

RADIO PLANS

UN GÉNÉRATEUR DE TITRES VIDÉO
L'AMPLI AUDIO PMI : LA CR DE COURANT
ORCAD ET LA LOGIQUE PROGRAMMABLE
LA MIRE PÉRIFÉLEC 2671
APPLICATIONS DE L'ICM 7218
EXTENSION MÉMOIRE POUR CPC
LES ANTENNES DE TÉLÉVISION



T 2438 - 517 - 22,00 F



SOMMAIRE

ETUDE ET CONCEPTION

- 25** Carte générateur de caractères vidéo
- 59** RDS : la carte microcontrôleur de traitement

MONTAGES

- 39** POKROM : extension mémoire pour CPC

CIRCUITS D'APPLICATIONS

- 67** L'ICM 7218 : la commande d'afficheurs simplifiée

MESURE ET INSTRUMENTATION

- 19** La mire 2671 Périfélec

TECHNIQUE

- 53** Le routage sur PC avec LAYO
- 87** La CR de courant appliquée à l'Audio

COMPOSANTS ET TECHNOLOGIE

- 11** Les filtres programmables : mise en œuvre
- 50** Orcad PLD

COMMUNICATION

- 43** Les antennes de télévision

INFOS

- 74** Lignes à retard CMS, Newport
Le kit de « supports », ARIES !
La série Alpha III Astec d'alimentations HT
- 78** Un nouveau support pour CI : le Thermal Clad CIF
- 80** L'annuaire européen est disponible
- 82** Digifrance : spécialiste ès-claviers sans contacts
- 83** Fluke 86, 88 : des multimètres pour l'automobile
Carte processeur de signal, Digimétrie
- 84** Un commutateur analogique ultra-rapide, le DG 601
Détecteur portatif de champ magnétique RS
- 86** Le détecteur de mauvaise masse, Raythéon RV 4140
Un transmetteur de données audio digitales

Ont participé à ce numéro :
J. Alary, C. Basso, F. de Dieuleveult, X. Fenard,
A. Garrigou, P. Gueulle, Ph. Horvat, C. Lefebvre,
R. Schnebelen, C. Soulard.

RADIO PLANS

ELECTRONIQUE APPLICATIONS

MENSUEL édité par la SPE
Société anonyme au capital de 1 950 000 F
Siège social
Direction-Rédaction-Administration-Ventes :
2 à 12, rue de Bellevue, 75940 Paris Cedex 19
Tél. : 42.00.33.05
Télex : PGV 230472F - Télécopie : 42.41.89.40
Président-Directeur Général,
Directeur de la Publication :
J.-P. VENTILLARD
Directeur de la Rédaction :
Bernard FIGHIERA
Rédacteur en chef adjoint :
Claude DUCROS
Publicité : Société Auxiliaire de Publicité
70, rue de Compans, 75019 Paris
Tél. : 42.00.33.05 - C.C.P. 37-93-60 Paris
Directeur commercial : J.-P. REITER
Chef de publicité : Francine FIGHIERA
Assistée de : Laurence BRESNU
Promotion : Société Auxiliaire de Publicité
Mme EHLINGER
Directeur des ventes : Joël PETAUTON
Inspecteur des ventes : Société PROMEVENTE
M. Michel IATCA
24-26, bd Poissonnière, 75009 Paris.
Tél. : 45.23.25.60 - Fax. 42.46.98.11
Abonnements : Odette LESAUVAGE
Service des abonnements :
2 à 12, rue de Bellevue, 75019 Paris.

Voir notre tarif
« spécial abonnement » en page 23.
Pour tout changement d'adresse, envoyer la dernière bande accompagnée de 2,20 F en timbres.
IMPORTANT : ne pas mentionner notre numéro de compte pour les paiements par chèque postal.

Electronique Radio Plans décline toute responsabilité quant aux opinions formulées dans les articles, celles-ci n'engageant que leurs auteurs. Les manuscrits publiés ou non ne sont pas retournés.

« La loi du 11 mars 1957 n'autorisant aux termes des alinéas 2 et 3 de l'article 41, d'une part, que « copies ou reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective » et, d'autre part, que les analyses et les courtes citations dans un but d'exemple et d'illustration, « toute représentation ou reproduction intégrale, ou partielle, faite sans le consentement de l'auteur ou de ses ayants-droit ou ayants-cause, est illicite » (alinéa premier de l'article 40). Cette représentation ou reproduction, par quelque procédé que ce soit, constituerait donc une contrefaçon sanctionnée par les articles 425 et suivants du Code Pénal ».

Ce numéro a été tiré à 60 700 exemplaires

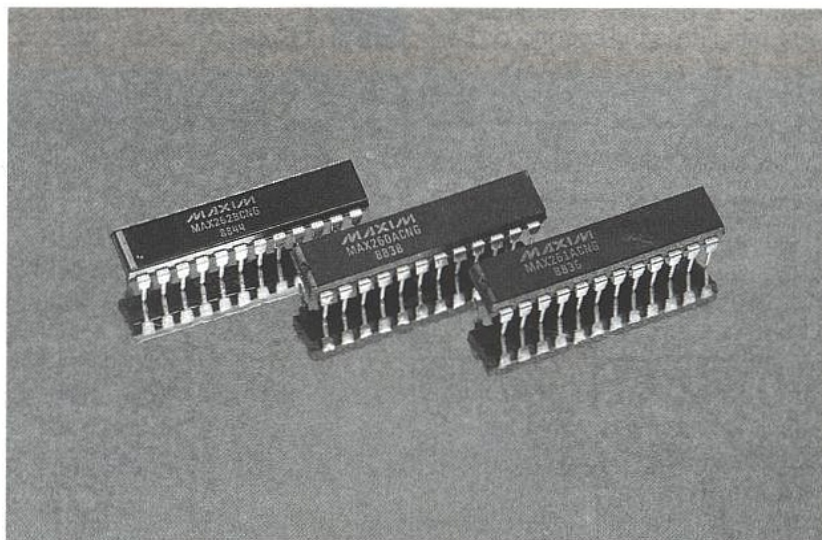
Dépot légal décembre 90 - Éditeur 1632 -
Mensuel paraissant en fin de mois.
Distribué par S.A.E.M. Transport-Presse.
Photocomposition COMPOGRAPHIA - 75019 PARIS -
Imprimerie SNIL Aulnay-sous-Bois et REG Lagny.
Photo de couverture : E. Malemanche.

Les filtres programmables MAXIM MAX 260/ 261 / 262

La technique des capacités commutées permet de réaliser des filtres actifs dépourvus des composants RC de précision habituellement associés à des amplificateurs opérationnels.

S'agissant dans une certaine mesure de circuits digitaux, on peut même songer à une programmation de leurs caractéristiques par des données numériques.

C'est cette idée qu'a développée MAXIM avec sa série MAX 260 à MAX 262 : ces composants permettent de réaliser une immense variété de filtres pour des fréquences allant de 0,01 Hz à 140 kHz.



La personnalisation se fait au moyen de codes appliqués sur un bus par un microprocesseur ou un micro-ordinateur, éventuellement sous le contrôle d'un logiciel de conception assistée (voir notre précédent numéro).

PRINCIPES DE BASE

Quelle que soit leur complexité, les filtres actifs de type RC exploitent les constantes de temps de charge et décharge de condensateurs à travers des résistances. Pour fixer leurs caractéristiques, on agit avec précision sur les valeurs de ces composants passifs.

Toutes proportions gardées, le filtre à capacités commutées est au filtre RC ce que l'alimentation à découpage est à l'alimentation

linéaire. Si on charge ou décharge un condensateur sous un courant constant, mais pouvant être haché par un interrupteur, il est clair que la fréquence et la durée de ces interruptions fixeront la constante de temps du circuit, exactement comme le ferait une résistance.

Or, ce hachage peut très facilement être placé sous le contrôle de circuits logiques plus ou moins élaborés. Un cas très représentatif est celui des décodeurs de fréquences utilisés notamment en signalisation téléphonique (DTMF), ces circuits intégrés sont fournis "pré-réglés", n'exigeant qu'un quartz de fréquence bien déterminée pour être parfaitement accordés grâce à des diviseurs internes synthétisant toutes les fréquences de commutation nécessaires.

Une autre approche consiste à utiliser des diviseurs programmables, sur lesquels on agira de l'extérieur pour personnaliser le filtre. Par la même occasion, on peut aussi rendre programmable l'interconnexion des divers éléments du filtre, afin de permettre la mise en œuvre de différents modes de fonctionnement.

La **figure 1** présente l'organisa-

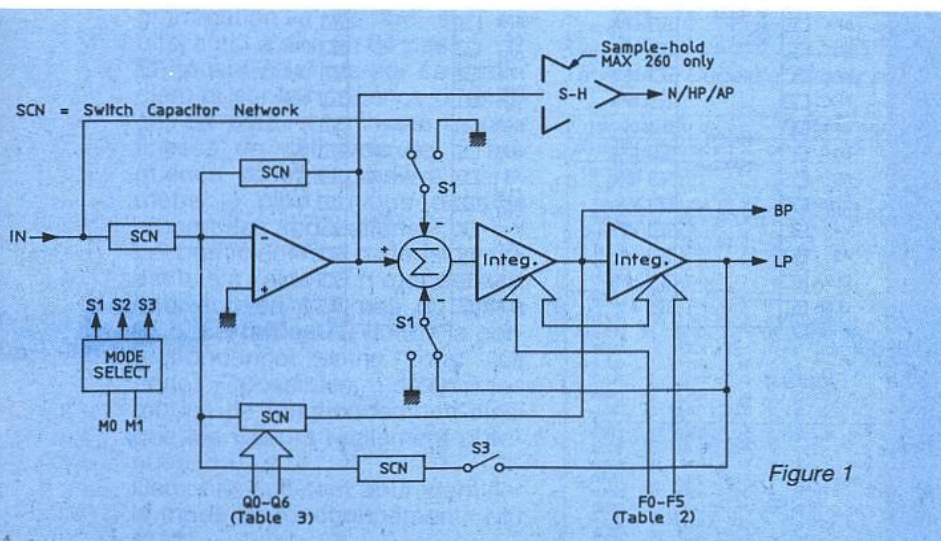


Figure 1

tion interne retenue par MAXIM pour concrétiser cette idée : plusieurs commutateurs programmables permettent de définir différents "modes" d'interconnexion d'un sommateur associé à divers intégrateurs, amplificateurs, et réseaux à capacités commutées (SCN).

Les paramètres de fonctionnement des principaux de ces éléments sont par ailleurs programmables, indépendamment du mode sélectionné.

La **figure 2** montre que les composants proposés contiennent deux tels filtres du second ordre

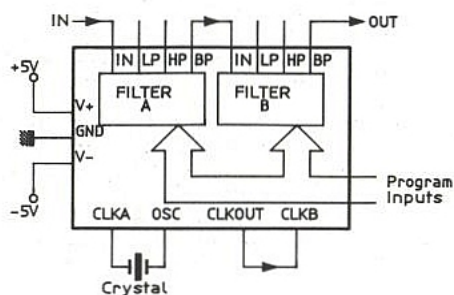


Figure 2

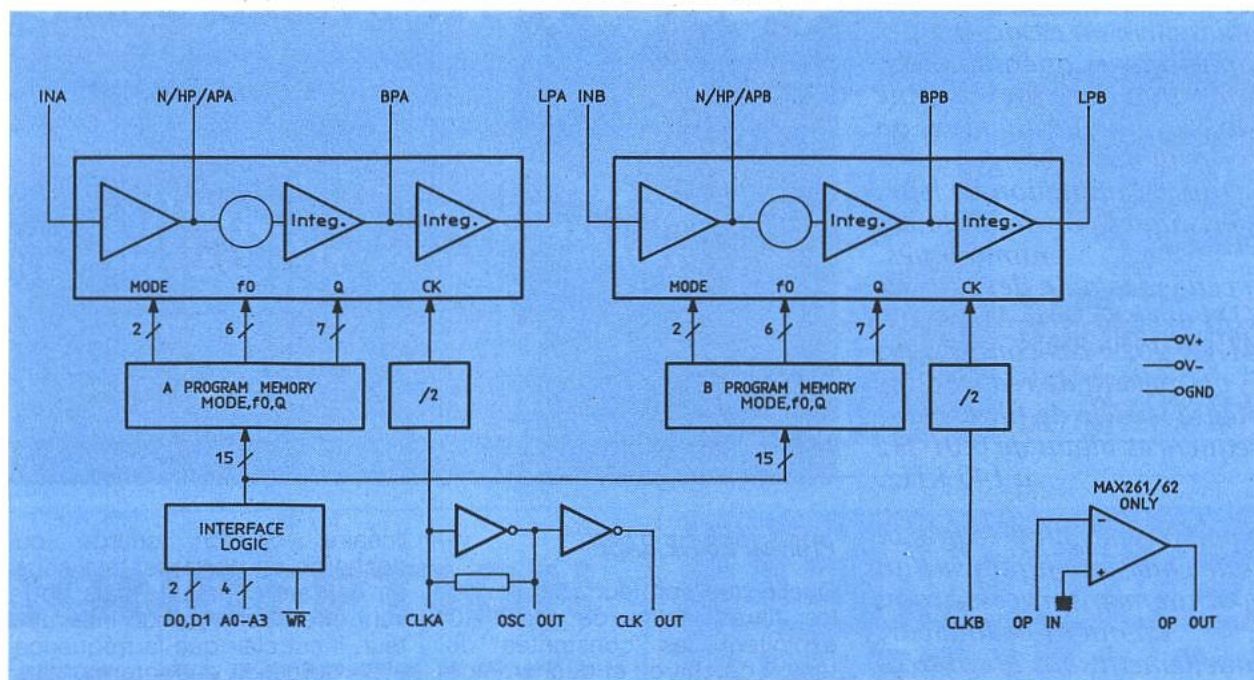


Figure 3

et un générateur de fréquence d'horloge, à quartz ou RC. Le bus de programmation est commun, des codes appropriés permettant toutefois la programmation séparée des deux sections. Les deux filtres peuvent être cascades ou utilisés indépendamment, tandis qu'ils peuvent fonctionner sous des fréquences d'horloge distinctes.

La **figure 3** détaille davantage cette structure, qui fait apparaître un amplificateur opérationnel supplémentaire dans le cas particulier des MAX 261 et 262.

Compte tenu de cette différence, la **figure 4** fournit les deux brochages possibles pour les trois références disponibles, adaptées chacune à un domaine de fréquence particulier :

- MAX 260, 0,01 Hz à 7,5 kHz
- MAX 261, 0,40 Hz à 57 kHz
- MAX 262, 1 Hz à 140 kHz

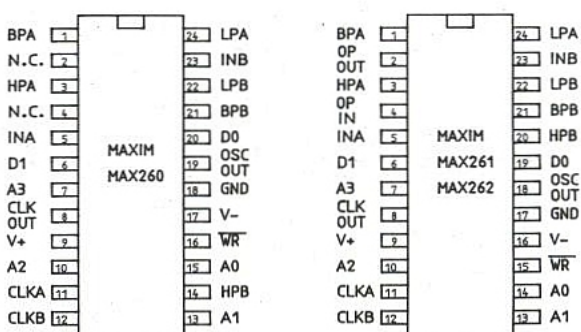


Figure 4

L'alimentation de ces boîtiers se fait en principe sous plus et moins 5 V, mais comme on le fait couramment avec les amplificateurs opérationnels, il est possible de se contenter de + 5 V en reconstituant une "masse fictive" à l'aide de deux résistances de 4,7 kΩ découplées par 4,7 μF et 0,1 μF.

Le signal à filtrer peut être directement appliqué à la broche d'entrée pourvu qu'il reste toujours compris entre 0 et + 5 V, composante continue comprise. Dans le cas contraire, un couplage capacitif s'impose, la broche d'entrée étant rappelée à la masse par une résistance fixant l'impédance d'entrée.

Pour plus de sûreté, on peut même interposer un amplificateur opérationnel monté en suiveur, ou introduisant si nécessaire un gain supplémentaire.

MISE EN ŒUVRE

Pour chaque section du filtre, trois paramètres peuvent être ajustés séparément : la fréquence centrale (f_0), le coefficient de surtension (Q), et le mode de fonctionnement (1, 2, 3, 3A ou 4). Le **tableau 1** indique les limites permises pour ces trois valeurs, selon la référence de filtre.

La fréquence centrale est liée à la fréquence d'horloge par un coefficient qui varie selon la référence du filtre et le mode de fonctionnement. Le **tableau 2** donne les valeurs de ce rapport dans toutes les configurations possibles, sachant que sa programmation s'effectue sur six bits, c'est à dire en 64 pas.

En jouant à la fois sur ce coefficient et sur la fréquence d'horloge, on peut obtenir une grande finesse de définition de la fréquence centrale du filtre, paramètre le plus critique dans la plupart des applications.

Le coefficient de surtension (Q) est fixé à l'aide d'un mot de sept bits, soit en 128 pas de 0,5 à 90,5. Le **tableau 3** donne la correspondance entre tous les codes possibles, selon les modes de fonctionnement, ainsi que les valeurs réellement obtenues.

Deux bits suffisent pour identifier le mode de fonctionnement : M0 et M1.

PART	Q	MODE	f_{CLK}	f_0
MAX260	1	1	1Hz-400kHz	0.01Hz-4.0kHz
	1	2	1Hz-425kHz	0.01Hz-6.0kHz
	1	3	1Hz-500kHz	0.01Hz-5.0kHz
	1	4	1Hz-400kHz	0.01Hz-4.0kHz
	8	1	1Hz-500kHz	0.01Hz-5.0kHz
	8	2	1Hz-700kHz	0.01Hz-10.0kHz
	8	3	1Hz-700kHz	0.01Hz-5.0kHz
	8	4	1Hz-600kHz	0.01Hz-4.0kHz
	64	1	1Hz-750kHz	0.01Hz-7.5kHz
	90	2	1Hz-500kHz	0.01Hz-7.0kHz
	64	3	1Hz-400kHz	0.01Hz-4.0kHz
	64	4	1Hz-750kHz	0.01Hz-7.5kHz
MAX261	1	1	40Hz-4.0MHz	0.4Hz-40kHz
	1	2	40Hz-4.0MHz	0.5Hz-57kHz
	1	3	40Hz-4.0MHz	0.4Hz-40kHz
	1	4	40Hz-4.0MHz	0.4Hz-40kHz
	8	1	40Hz-2.7MHz	0.4Hz-27kHz
	8	2	40Hz-2.1MHz	0.5Hz-30kHz

PART	Q	MODE	f_{CLK}	f_0
MAX261	8	3	40Hz-1.7MHz	0.4Hz-17kHz
	8	4	40Hz-2.7MHz	0.4Hz-27kHz
	64	1	40Hz-2.0MHz	0.4Hz-20kHz
	90	2	40Hz-1.2MHz	0.4Hz-18kHz
	64	3	40Hz-1.2MHz	0.4Hz-12kHz
	64	4	40Hz-2.0MHz	0.4Hz-20kHz
MAX262	1	1	40Hz-4.0MHz	1.0Hz-100kHz
	1	2	40Hz-4.0MHz	1.4Hz-140kHz
	1	3	40Hz-4.0MHz	1.0Hz-100kHz
	1	4	40Hz-4.0MHz	1.0Hz-100kHz
	8	1	40Hz-2.5MHz	1.0Hz-60kHz
	8	2	40Hz-1.4MHz	1.4Hz-50kHz
	8	3	40Hz-1.4MHz	1.0Hz-35kHz
	8	4	40Hz-2.5MHz	1.0Hz-60kHz
	64	1	40Hz-1.5MHz	1.0Hz-37kHz
	90	2	40Hz-0.9MHz	1.4Hz-32kHz
	64	3	40Hz-0.9MHz	1.0Hz-22kHz
	64	4	40Hz-1.5MHz	1.0Hz-37kHz

Tableau 1 : Coefficient de surtension et plage de fréquence selon le filtre, la fréquence d'horloge et le mode.

f_{CLK}/f_0 RATIO				PROGRAM CODE						
MAX260/61		MAX262		N	F5	F4	F3	F2	F1	F0
MODE 1,3,4	MODE 2	MODE 1,3,4	MODE 2							
100.53	71.09	40.84	28.88	0	0	0	0	0	0	0
102.10	72.20	42.41	29.99	1	0	0	0	0	0	1
103.67	73.31	43.98	31.10	2	0	0	0	0	1	0
105.24	74.42	45.55	32.21	3	0	0	0	0	1	1
106.81	75.53	47.12	33.32	4	0	0	0	1	0	0
108.38	76.64	48.69	34.43	5	0	0	0	1	0	1
109.96	77.75	50.27	35.54	6	0	0	0	1	1	0
111.53	78.86	51.84	36.65	7	0	0	0	1	1	1
113.10	79.97	53.41	37.76	8	0	0	1	0	0	0
114.67	81.08	54.98	38.87	9	0	0	1	0	0	1
116.24	82.19	56.55	39.99	10	0	0	1	0	1	0
117.81	83.30	58.12	41.10	11	0	0	1	0	1	1
119.38	84.42	59.69	42.21	12	0	0	1	1	0	0
120.95	85.53	61.26	43.32	13	0	0	1	1	0	1
122.52	86.64	62.83	44.43	14	0	0	1	1	1	0
124.09	87.75	64.40	45.54	15	0	0	1	1	1	1
125.66	88.86	65.97	46.65	16	0	1	0	0	0	0
127.23	89.97	67.54	47.76	17	0	1	0	0	0	1
128.81	91.08	69.12	48.87	18	0	1	0	0	1	0
130.38	92.19	70.69	49.98	19	0	1	0	0	1	1
131.95	93.30	72.26	51.10	20	0	1	0	1	0	0
133.52	94.41	73.83	52.20	21	0	1	0	1	0	1
135.08	95.52	75.40	53.31	22	0	1	0	1	1	0
136.66	96.63	76.97	54.43	23	0	1	0	1	1	1
138.23	97.74	78.53	55.54	24	0	1	1	0	0	0
139.80	98.86	80.11	56.65	25	0	1	1	0	0	1
141.37	99.97	81.68	57.76	26	0	1	1	0	1	0
142.94	101.08	83.25	58.87	27	0	1	1	0	1	1
144.51	102.19	84.82	59.98	28	0	1	1	1	0	0
146.08	103.30	86.39	61.09	29	0	1	1	1	0	1
147.65	104.41	87.96	62.20	30	0	1	1	1	1	0
149.23	105.52	89.54	63.31	31	0	1	1	1	1	1
150.80	106.63	91.11	64.42	32	1	0	0	0	0	0
152.37	107.74	92.68	65.53	33	1	0	0	0	0	1
153.95	108.85	94.25	66.64	34	1	0	0	0	1	0
155.51	109.96	95.82	67.75	35	1	0	0	0	1	1
157.08	111.07	97.39	68.86	36	1	0	0	1	0	0
158.65	112.18	98.96	69.98	37	1	0	0	1	0	1
160.22	113.29	100.53	71.09	38	1	0	0	1	1	0
161.79	114.41	102.10	72.20	39	1	0	0	1	1	1
163.36	115.52	103.67	73.31	40	1	0	1	0	0	0
164.93	116.63	105.24	74.42	41	1	0	1	0	0	1
166.50	117.74	106.81	75.53	42	1	0	1	0	1	0
168.08	118.85	108.38	76.64	43	1	0	1	0	1	1
169.65	119.96	109.95	77.75	44	1	0	1	1	0	0
171.22	121.07	111.53	78.86	45	1	0	1	1	0	1
172.79	122.18	113.10	79.97	46	1	0	1	1	1	0
174.36	123.29	114.66	81.08	47	1	0	1	1	1	1

f_{CLK}/f_0 RATIO				PROGRAM CODE						
MAX260/61		MAX262		N	F5	F4	F3	F2	F1	F0
MODE 1,3,4	MODE 2	MODE 1,3,4	MODE 2							
175.93	124.40	116.24	82.19	48	1	1	0	0	0	0
177.50	125.51	117.81	83.30	49	1	1	0	0	0	1
179.07	126.62	119.38	84.41	50	1	1	0	0	1	0
180.64	127.73	120.95	85.53	51	1	1	0	0	1	1
182.21	128.84	122.52	86.64	52	1	1	0	1	0	0
183.78	129.96	124.09	87.75	53	1	1	0	1	0	1
185.35	131.07	125.66	88.86	54	1	1	0	1	1	0
186.92	132.18	127.23	89.97	55	1	1	0	1	1	1
188.49	133.29	128.81	91.08	56	1	1	1	0	0	0
190.07	134.40	130.38	92.19	57	1	1	1	0	0	1
191.64	135.51	131.95	93.30	58	1	1	1	0	1	0
193.21	136.62	133.52	94.41	59	1	1	1	0	1	1
194.78	137.73	135.09	95.52	60	1	1	1	1	0	0
196.35	138.84	136.66	96.63	61	1	1	1	1	0	1
197.92	139.95	138.23	97.74	62	1	1	1	1	1	0
199.49	141.06	139.80	98.85	63	1	1	1	1	1	1

Tableau 2 : Code à appliquer en fonction du rapport F_{CLK}/f_0 et du mode.

PROGRAMMED Q		PROGRAM CODE							
MODE 1,3,4	MODE 2	N	Q6	Q5	Q4	Q3	Q2	Q1	Q0
0.500*	0.707*	0*	0	0	0	0	0	0	0
0.504	0.713	1	0	0	0	0	0	0	1
0.508	0.718	2	0	0	0	0	0	1	0
0.512	0.724	3	0	0	0	0	0	1	1
0.516	0.730	4	0	0	0	0	1	0	0
0.520	0.736	5	0	0	0	0	1	0	1
0.525	0.742	6	0	0	0	0	1	1	0
0.529	0.748	7	0	0	0	0	1	1	1
0.533	0.754	8	0	0	0	1	0	0	0
0.538	0.761	9	0	0	0	1	0	0	1
0.542	0.767	10	0	0	0	1	0	1	0
0.547	0.774	11	0	0	0	1	0	1	1
0.552	0.780	12	0	0	0	1	1	0	0
0.556	0.787	13	0	0	0	1	1	0	1
0.561	0.794	14	0	0	0	1	1	1	0
0.566	0.801	15	0	0	0	1	1	1	1
0.571	0.808	16	0	0	1	0	0	0	0
0.577	0.815	17	0	0	1	0	0	0	1
0.582	0.823	18	0	0	1	0	0	1	0
0.587	0.830	19	0	0	1	0	0	1	1
0.593	0.838	20	0	0	1	0	1	0	0
0.598	0.846	21	0	0	1	0	1	0	1
0.604	0.854	22	0	0	1	0	1	1	0
0.609	0.862	23	0	0	1	0	1	1	1

PROGRAMMED Q		PROGRAM CODE							
MODE 1,3,4	MODE 2	N	Q6	Q5	Q4	Q3	Q2	Q1	Q0
0.615	0.870	24	0	0	1	1	0	0	0
0.621	0.879	25	0	0	1	1	0	0	1
0.627	0.887	26	0	0	1	1	0	1	0
0.634	0.896	27	0	0	1	1	0	1	1
0.640	0.905	28	0	0	1	1	1	0	0
0.646	0.914	29	0	0	1	1	1	0	1
0.653	0.924	30	0	0	1	1	1	1	0
0.660	0.933	31	0	0	1	1	1	1	1
0.667	0.943	32	0	1	0	0	0	0	0
0.674	0.953	33	0	1	0	0	0	0	1
0.681	0.963	34	0	1	0	0	0	1	0
0.688	0.973	35	0	1	0	0	0	1	1
0.696	0.984	36	0	1	0	0	1	0	0
0.703	0.995	37	0	1	0	0	1	0	1
0.711	1.01	38	0	1	0	0	1	1	1
0.719	1.02	39	0	1	0	0	1	1	1
0.727	1.03	40	0	1	0	1	0	0	0
0.736	1.04	41	0	1	0	1	0	1	0
0.744	1.05	42	0	1	0	1	0	1	1
0.753	1.06	43	0	1	1	0	1	0	0
0.762	1.08	44	0	1	0	1	1	0	0
0.771	1.09	45	0	1	0	1	1	0	1
0.780	1.10	46	0	1	0	1	1	1	0
0.790	1.12	47	0	1	0	1	1	1	1

PROGRAMMED Q		PROGRAM CODE							
MODE 1,3,4	MODE 2	N	Q6	Q5	Q4	Q3	Q2	Q1	Q0
0.800	1.13	48	0	1	1	0	0	0	0
0.810	1.15	49	0	1	1	0	0	0	1
0.821	1.16	50	0	1	1	0	0	1	0
0.831	1.18	51	0	1	1	0	0	1	1
0.842	1.19	52	0	1	1	0	1	0	0
0.853	1.21	53	0	1	1	0	1	0	1
0.865	1.22	54	0	1	1	0	1	1	0
0.877	1.24	55	0	1	1	0	1	1	1
0.889	1.26	56	0	1	1	1	0	0	0
0.901	1.27	57	0	1	1	1	0	0	1
0.914	1.29	58	0	1	1	1	0	1	0
0.928	1.31	59	0	1	1	1	0	1	1
0.941	1.33	60	0	1	1	1	1	0	0
0.955	1.35	61	0	1	1	1	1	0	1
0.969	1.37	62	0	1	1	1	1	1	0
0.985	1.39	63	0	1	1	1	1	1	1
1.00	1.41	64	1	0	0	0	0	0	0
1.02	1.44	65	1	0	0	0	0	0	1
1.03	1.46	66	1	0	0	0	0	1	0
1.05	1.48	67	1	0	0	0	0	1	1
1.07	1.51	68	1	0	0	0	1	0	0
1.08	1.53	69	1	0	0	0	1	0	1
1.10	1.56	70	1	0	0	0	1	1	0
1.12	1.59	71	1	0	0	0	1	1	1
1.14	1.62	72	1	0	0	1	0	0	0
1.16	1.65	73	1	0	0	1	0	0	1
1.19	1.68	74	1	0	0	1	0	1	0
1.21	1.71	75	1	0	0	1	0	1	1
1.23	1.74	76	1	0	0	1	1	0	0
1.25	1.77	77	1	0	0	1	1	0	1
1.28	1.81	78	1	0	0	1	1	1	0
1.31	1.85	79	1	0	0	1	1	1	1
1.33	1.89	80	1	0	1	0	0	0	0
1.36	1.93	81	1	0	1	0	0	0	1
1.39	1.97	82	1	0	1	0	0	1	0
1.42	2.01	83	1	0	1	0	0	1	1
1.45	2.06	84	1	0	1	0	1	0	0
1.49	2.10	85	1	0	1	0	1	0	1
1.52	2.16	86	1	0	1	0	1	1	0
1.56	2.21	87	1	0	1	0	1	1	1

Notes: 5) In Modes 1, 3, and 4: $Q = 64/(128-N)$
6) In Mode 2, the listed Q values are those of Mode 1 multiplied by $\sqrt{2}$. Then $Q = 90.51/(128-N)$

Tableau 3 : Codes pour la sélection du facteur de surtension.

PROGRAMMED Q		PROGRAM CODE							
MODE 1,3,4	MODE 2	N	Q6	Q5	Q4	Q3	Q2	Q1	Q0
1.60	2.26	88	1	0	1	1	0	0	0
1.64	2.32	89	1	0	1	1	0	0	1
1.68	2.40	90	1	0	1	1	0	1	0
1.73	2.45	91	1	0	1	1	0	1	1
1.78	2.51	92	1	0	1	1	1	0	0
1.83	2.59	93	1	0	1	1	1	0	1
1.88	2.66	94	1	0	1	1	1	1	0
1.94	2.74	95	1	0	1	1	1	1	1
2.00	2.83	96	1	1	0	0	0	0	0
2.06	2.92	97	1	1	0	0	0	0	1
2.13	3.02	98	1	1	0	0	0	1	0
2.21	3.12	99	1	1	0	0	0	1	1
2.29	3.23	100	1	1	0	0	1	0	0
2.37	3.35	101	1	1	0	0	1	0	1
2.46	3.48	102	1	1	0	0	1	1	0
2.56	3.62	103	1	1	0	0	1	1	1
2.67	3.77	104	1	1	0	1	0	0	0
2.78	3.96	105	1	1	0	1	0	0	1
2.91	4.11	106	1	1	0	1	0	1	0
3.05	4.31	107	1	1	0	1	0	1	1
3.20	4.53	108	1	1	0	1	1	0	0
3.37	4.76	109	1	1	0	1	1	0	1
3.56	5.03	110	1	1	0	1	1	1	0
3.76	5.32	111	1	1	0	1	1	1	1
4.00	5.66	112	1	1	1	0	0	0	0
4.27	6.03	113	1	1	1	0	0	0	1
4.57	6.46	114	1	1	1	0	0	1	0
4.92	6.96	115	1	1	1	0	0	1	1
5.33	7.54	116	1	1	1	0	1	0	0
5.82	8.23	117	1	1	1	0	1	0	1
6.40	9.05	118	1	1	1	0	1	1	0
7.11	10.1	119	1	1	1	0	1	1	1
8.00	11.3	120	1	1	1	1	0	0	0
9.14	12.9	121	1	1	1	1	0	0	1
10.7	15.1	122	1	1	1	1	0	1	0
12.8	18.1	123	1	1	1	1	0	1	1
16.0	22.6	124	1	1	1	1	1	0	0
21.3	30.2	125	1	1	1	1	1	0	1
32.0	45.3	126	1	1	1	1	1	1	0
64.0	90.5	127	1	1	1	1	1	1	1

La **figure 5** montre l'organisation interne correspondant au mode 1, surtout utile pour réaliser des filtres passe-bande et passe-bas (sauf elliptiques).

Il peut aussi servir à réaliser des réjecteurs (notch), mais seulement du second ordre car les positions relatives des pôles et des zéros sont fixes.



C'est dans ce mode 1 que l'on peut utiliser les fréquences d'horloge les plus élevées.

La **figure 6** définit le mode 2, qui présente l'avantage par rapport au mode 1 d'autoriser des coefficients de surtension supérieurs, tout en introduisant moins de bruit (n'oublions tout de même pas que nous sommes en présence d'un système échantillonné...)

Le mode 3, et sa variante 3A, sont représentés aux **figures 7 et 8**, seul le mode 3 permet la confection de filtres passe-haut, le mode 3A servant à réaliser des réjecteurs par addition des signaux passe-haut et passe-bas. Il sert aussi à réaliser des filtres combinant des pôles et des zéros, par exemple elliptiques.

Le mode 4, décrit à la **figure 9**, est le seul qui permette la réalisation de filtres "passe-tout", utiles dans les systèmes d'égalisation de retard de groupe. Mais il peut aussi servir à construire des passe-bas et des passe-bande, comme le mode 1 mais avec des caractéristiques différentes.

Le **tableau 4** résume, pour terminer, les principales caractéristiques de ces différents modes de fonctionnement.

Reste maintenant à programmer réellement les filtres, c'est à dire à charger les coefficients voulus dans leurs registres internes qui, ne l'oublions pas, perdent évidemment leur contenu lors de la coupure de l'alimentation.

Le bus se compose de deux ligne de données (D0 et D1), de quatre lignes d'adresse (A0 à A3), et d'une ligne de validation d'écriture (/WR) très comparable au /STROBE d'une prise d'imprimante.

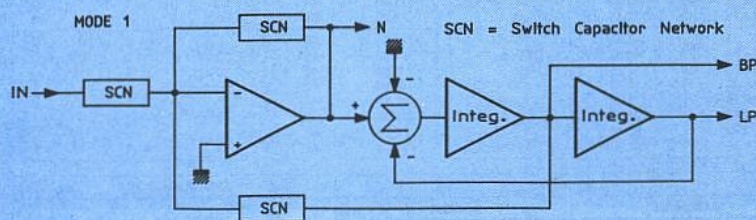


Figure 5

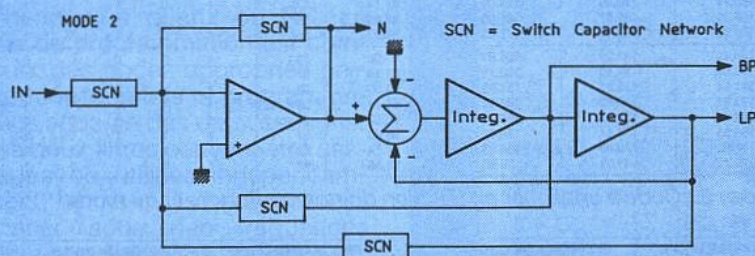


Figure 6

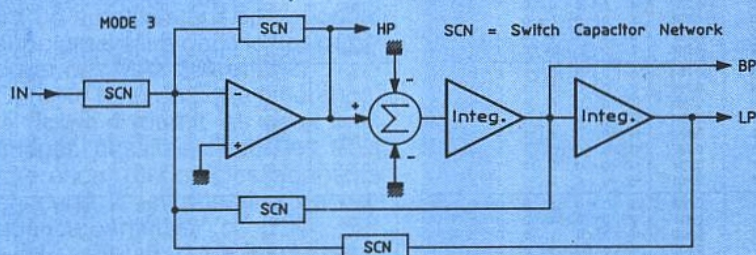


Figure 7

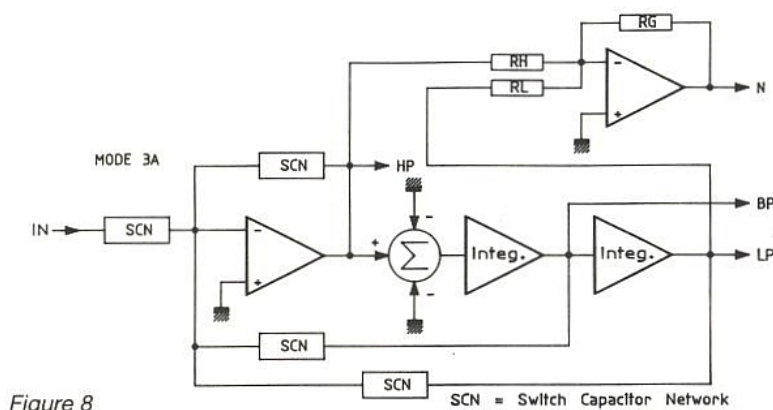


Figure 8

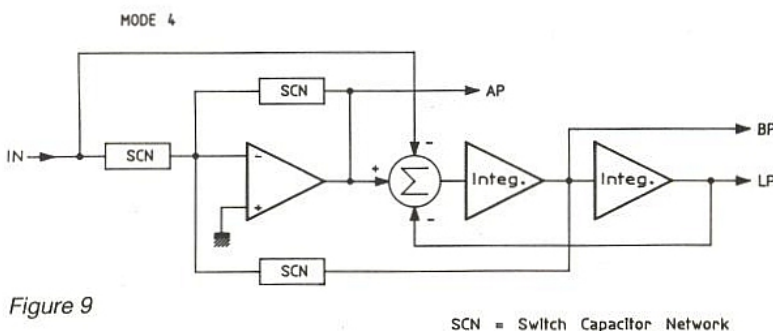


Figure 9

MODE	M1, M0	FILTER FUNCTIONS	f_0	Q	f_N	H_{OLP}	H_{OBP}	H_{ON1} ($f \rightarrow 0$)	H_{ON2} ($f \rightarrow f_{CLK}/4$)	OTHER
1	0, 0	LP, BP, N	f_0	1	f_0	-1	-Q	-1	-1	
2	0, 1	LP, BP, N	$f_0/\sqrt{2}$	0.5	$f_0/\sqrt{2}$	-0.5	-Q/\sqrt{2}	-0.5	-1	
3	1, 0	LP, BP, HP	f_0	1	f_0	-1	-Q	-1	-1	$H_{ON1} = -1$
3A	1, 0	LP, BP, HP, N	f_0	1	f_0	-1	-Q	$+ \frac{R_G}{R_L}$	$+ \frac{R_G}{R_L}$	$H_{ON1} = -1$
4	1, 1	LP, BP, AP	f_0	1	f_0	-2	-2Q			$H_{ON1} = -1$ $f_z = f_0, Q_z = Q$

Notes: f_0 = Center Frequency
 f_N = Notch Frequency
 H_{OLP} = Lowpass Gain at DC
 H_{OBP} = Bandpass Gain at f_0
 H_{ON1} = Highpass Gain as f approaches $f_{CLK}/4$

H_{ON1} = Notch Gain as f approaches DC
 H_{ON2} = Notch Gain as f approaches $f_{CLK}/4$
 H_{OAP} = Allpass Gain
 f_z, Q_z = f and Q of Complex Pole Pair

DATA BIT		ADDRESS				LOCATION
D0	D1	A3	A2	A1	A0	
FILTER A						
M0 _A	M1 _A	0	0	0	0	0
F0 _A	F1 _A	0	0	0	1	1
F2 _A	F3 _A	0	0	1	0	2
F4 _A	F5 _A	0	0	1	1	3
Q0 _A	Q1 _A	0	1	0	0	4
Q2 _A	Q3 _A	0	1	0	1	5
Q4 _A	Q5 _A	0	1	1	0	6
Q6 _A		0	1	1	1	7
FILTER B						
M0 _B	M1 _B	1	0	0	0	8
F0 _B	F1 _B	1	0	0	1	9
F2 _B	F3 _B	1	0	1	0	10
F4 _B	F5 _B	1	0	1	1	11
Q0 _B	Q1 _B	1	1	0	0	12
Q2 _B	Q3 _B	1	1	0	1	13
Q4 _B	Q5 _B	1	1	1	0	14
Q6 _B		1	1	1	1	15

Note: Writing 0 into Q0_A-Q6_A (address locations 4-7) on Filter A activates shutdown mode. BOTH filter sections deactivate.

Tableau 5 : Adressage.

Le "téléchargement" peut d'ailleurs se faire au moyen de la prise d'imprimante du premier PC venu (voir notre article du mois dernier).

Le tableau 5 donne les adresses de tous les bits permettant de fixer la totalité des paramètres des deux sections d'un boîtier. On notera que le fait de programmer uniquement des zéros dans Q0 à Q6 du filtre A met tout le boîtier en mode d'attente.

Tableau 4 : Mode pour les fonctions de second ordre (N = Notch, LP: Low-Pass, HP: High-Pass, BP: Band-Pass et AP: All-Pass).

EXEMPLES D'APPLICATIONS

Les applications de ces filtres, utilisés séparément ou en cascade, sont pratiquement illimitées. Nous allons nous attacher ici à en montrer quelques exemples simples, mais assez représentatifs, en fournissant les valeurs "N" définissant les principaux réglages (se reporter aux tableaux appropriés).

Pour les expérimenter pratiquement, on pourra utiliser le montage et le programme BASIC cités dans notre précédent article.

Rappelons que la détermination de ces réglages à partir des spécifications du filtre est grandement facilitée par les logiciels que MAXIM met à la disposition des concepteurs, et que nous avons justement présentés le mois dernier.

La fréquence d'horloge, qui intervient sur les caractéristiques des filtres au même titre que les coefficients programmés, peut être fixée par un quartz, un circuit RC éventuellement ajustable, ou un générateur externe. La figure 10 montre les différentes possibilités offertes par le générateur d'horloge incorporé.

Celui-ci alimente directement le filtre A, et possède une sortie que l'on peut employer pour attaquer le filtre B. L'utilisateur est cependant libre d'utiliser une source séparée, ou d'intercaler un diviseur de fréquence à ce niveau, certaines configurations nécessitent en effet des fréquences d'horloge différentes pour les deux sections d'un même boîtier.

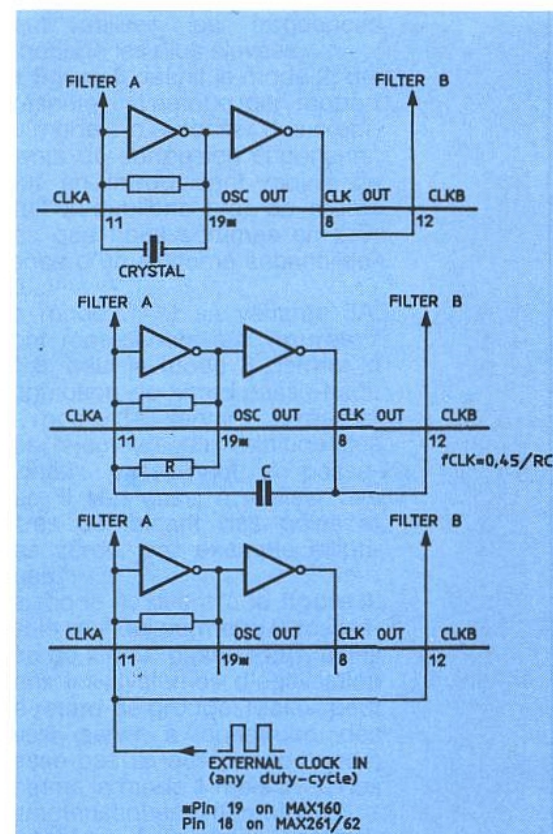


Figure 10

L'exemple de la **figure 11** concerne un filtre passe-bande du quatrième ordre, de type "Tchébycheff", obtenu par mise en cascade des deux sections du second ordre d'un MAX 260.

Il s'agissait d'obtenir les caractéristiques suivantes :

Fréquence centrale : 1 kHz
 Largeur de bande passante : 200 Hz
 Largeur de bande d'arrêt : 600 Hz
 Ondulation de bande passante : 0,5 dB maxi
 Atténuation mini : 15 dB

Le logiciel MAXIM permet d'obtenir rapidement les réglages à appliquer aux deux sections :

FOA : 904 Hz - QA : 7,05

FOB : 1106 Hz - QB : 7,05

Les deux sections doivent fonctionner en mode 1, avec la même fréquence d'horloge de 150 kHz. Les coefficients à programmer se déduisent facilement de ces données, soit à l'aide des tableaux précédents, soit en utilisant le logiciel MAXIM : ils sont reproduits en cartouche de la **figure 11**.

On obtient ainsi un gain de 16,4 (24,3 dB) à la fréquence centrale. Si ce chiffre ne convient pas, on peut ajouter un amplificateur ou un atténuateur supplémentaire.

La **figure 12** montre l'influence déterminante de la fréquence d'horloge sur la courbe de réponse du filtre, pour quatre valeurs étagées entre 750 kHz et 4 MHz : en fait, la fréquence centrale suit les variations de la fréquence d'horloge.

L'exemple de la **figure 13** se rapporte à un filtre passe-bande toujours de type Tchebycheff, mais affichant une bande passante plus large :

Fréquence centrale : 1 kHz
 Largeur de bande passante : 1 kHz
 Largeur de bande d'arrêt : 3 kHz
 Ondulation de bande passante : 1 dB maxi
 Atténuation mini : 20 dB

Soumises au logiciel MAXIM, ces caractéristiques conduisent à la mise en cascade d'un filtre réglé sur 639 Hz et d'un second réglé sur 1564 Hz, tous deux avec un Q de 2,01.

Afin de pouvoir utiliser la même fréquence d'horloge pour les deux sections, le filtre A fonctionnera en mode 1 et le filtre B en mode 2, qui permet des rapports plus importants entre fréquence d'horloge et fréquence centrale.

Avec l'exemple de la **figure 14**, nous abordons le domaine des fréquences plus élevées, nécessitant l'emploi d'un MAX 262 en mode 1.

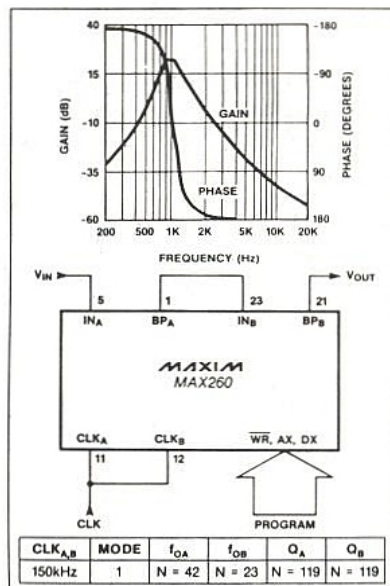


Figure 11

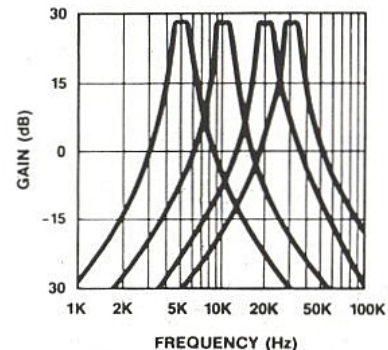


Figure 12

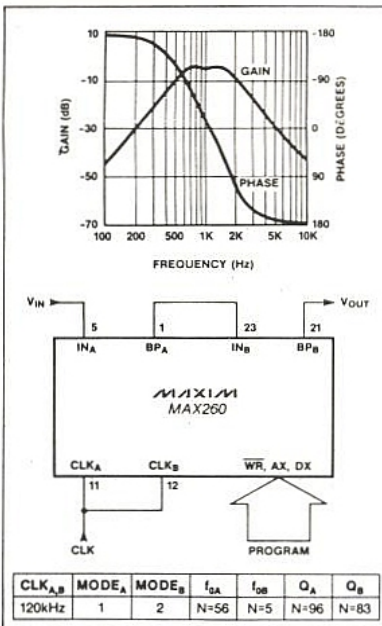


Figure 13

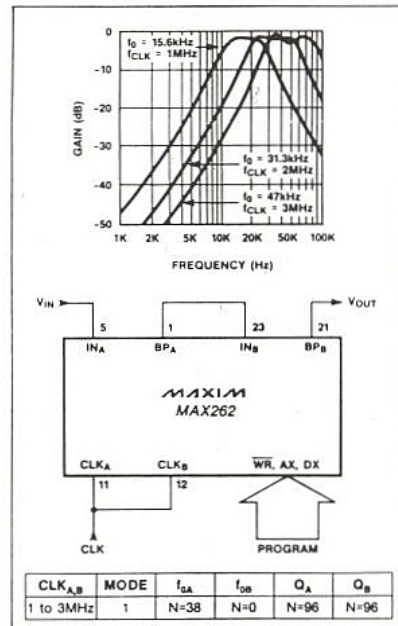


Figure 14

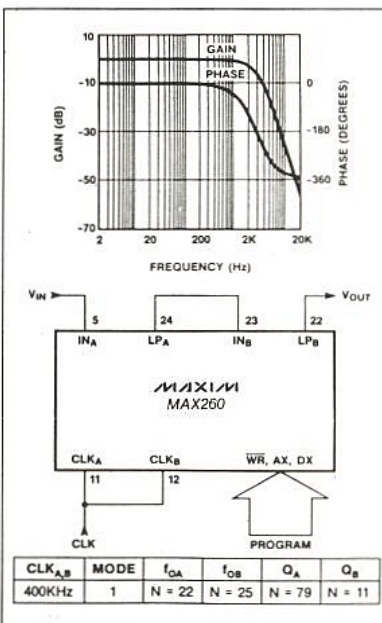


Figure 15

Trois réglages différents de l'horloge (1, 2 et 3 MHz) mènent à des fréquences centrales de 15,6, 31,3 et 47 kHz respectivement.

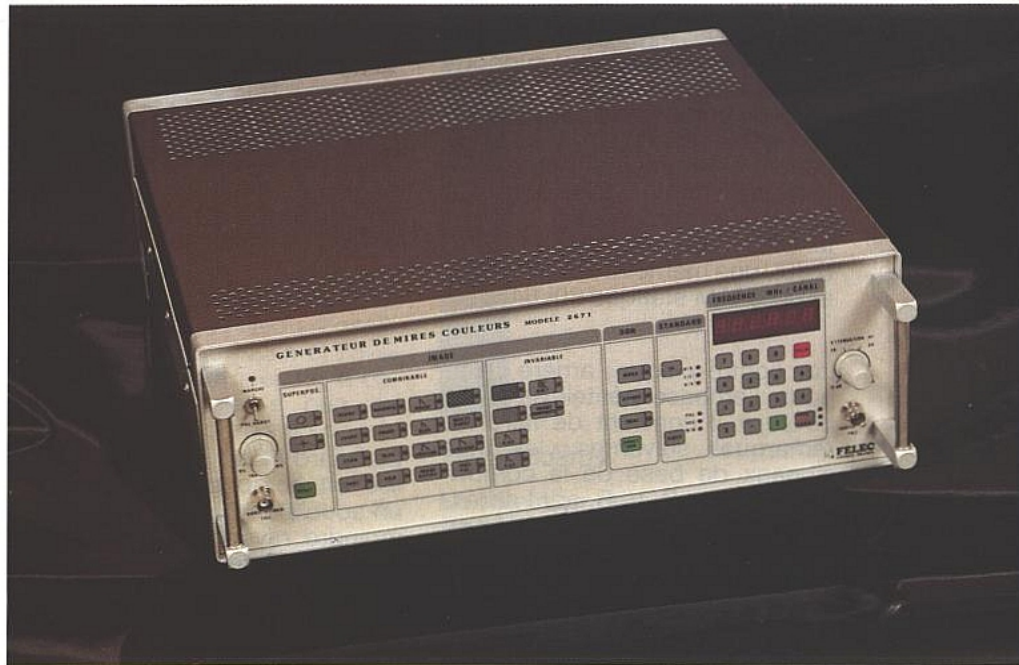
Très différent des précédents, l'exemple de la **figure 15** concerne un filtre passe-bas du quatrième ordre, de type "Butterworth", calculé pour une fréquence de coupure de 3 kHz.

Il est obtenu par mise en cascade des deux sections d'un MAX 260, réglées toutes deux sur 3 kHz, mais avec des Q respectifs de 1,307 et 0,541. Les deux sections fonctionnent en mode 1, avec une fréquence d'horloge de 400 kHz.

Patrick GUEULLE

Générateur de mires couleurs Felec modèle 2671

Les techniques de télévision évoluent sans cesse, aussi bien dans le domaine de la vidéo que dans celui des transmissions haute fréquence. Le respect des normes d'émission est devenu impératif en raison de la conception internationale de nombreux circuits. Les matériels de plus en plus complexes, souvent équipés de circuits intégrés personnalisés, imposent des signaux d'une précision extrême pour leur réglage et leur vérification.



Conscient de ces problèmes, PERIFEEC a concocté un générateur de mires couleur PAL/SECAM et noir et blanc, dont la qualité des signaux permet de résoudre toutes les difficultés posées par ces évolutions technologiques. Et, tour de force supplémentaire, ce petit bijou est proposé à un prix on ne peut plus attractif.

Sobre et efficace

Le boîtier réalisé en aluminium épais est certes un peu rustique, mais rassurant par son aspect robuste. La face avant en Lexan est conçue pour s'affranchir des outrages du temps et des manipulations brutales. L'appareil a été fabriqué pour assurer de longs services dans un laboratoire, pas pour orner une cheminée de salon. Cette apparente rusticité ne nuit d'ailleurs ni à l'agrément d'utilisation, ni à l'ergonomie ; les indications portées par la partie frontale, sur et au-dessus des touches sensibles sont claires et précises, si évidentes même qu'un mode d'emploi est presque superflu. Ce dernier, spartiate lui aussi dans sa présentation, est complet et tout

aussi précis que la mire qu'il détaille. Outre le portrait physique de l'appareil et les principales utilisations qui peuvent en être faites, la notice comprend un descriptif technique complet et un manuel de maintenance.

L'ensemble des commandes est situé sur la partie frontale, ainsi que les sorties vidéo composite, et haute fréquence, toutes deux sur connecteur BNC. La sortie haute fréquence est réglable par potentiomètre de 0 à -30 dB. Un second potentiomètre permet d'ajuster le niveau des burst en standard PAL de 0 à 150 % ; le niveau des burst est fixe à 100 % lorsque ce potentiomètre est débrayé.

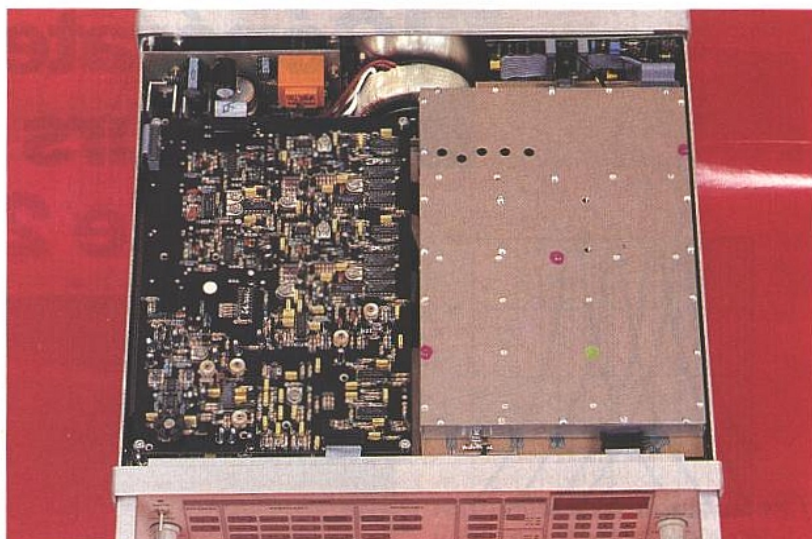
La partie arrière du générateur est un exemple de sobriété, et ne comporte que la prise secteur, et une embase péritélévision.

UNE CONSTRUCTION EXEMPLAIRE

La surprise survient à l'ouverture du coffret. L'aspect extérieur ne laisse pas supposer un tel soin, une telle qualité, nous allions dire un tel luxe de fabrication. Le

constructeur n'as pas lésiné sur la taille et l'épaisseur des blindages, ni sur le soin apporté à l'assemblage.

L'alimentation est classique, chaque circuit étant alimenté au moyen de régulateurs déportés. La carte maîtresse est bien sûr la carte mémoire qui s'articule autour de plusieurs batteries d'EPROM C-MOS 27C256 O.T.P. de circuits logiques programmables PAL 16L8. La carte qui double la face avant supporte essentiellement, outre les touches de commandes, les 36 DEL de visualisation, et les 6 afficheurs 7 segments destinés à l'affichage de la fréquence. Le board microprocesseur contient le CPU (Z80) à 4 MHz et 6 PIO (Z80), une mémoire 256 K O.T.P., et une RAM statique 60L64.



L'ouverture du capot supérieur n'offre qu'un faible aperçu d'une électronique dense et soignée. On appréciera l'épaisseur du blindage de la section H.F.

La contre-plaque arrière supporte l'embase péritelévision ; à ce sujet il convient de faire les remarques suivantes : les trois signaux de base de la composante image R, V, B, sont adressés à trois transistors montés en émetteur suiveur, et sont présents en permanence sur les broches 15, 11 et 7 ; les cosse 8 (commutation lente) et 5 (commutation rapide) sont alimentées en permanence ; la cosse 14 qui est normalement inutilisée, est alimentée ici en 5 V, ce qui permet une double utilisation de la prise ; montage vidéo standard avec la commutation assurée par la broche 8, ou utilisation RVB, mode imposé au téléviseur par les broches 8 et 16, et mise à la masse de la broche 14.

Le mode de fonctionnement de la plaque YRB est tout à fait original ; afin de compenser le retard lié aux systèmes de modulation et de filtrage, il est courant de faire passer le signal Y dans une ligne à retard, avec pour conséquences une limitation de la bande passante et des problèmes d'adaptation. Les ingénieurs de Felec ont préféré avoir recours à une série de latches commandés par l'horloge principale ; les signaux R, V, B, et les commandes à niveau TTL sont transférées d'un boîtier vers le suivant sur chaque flanc positif de l'horloge, l'ensemble de la chaîne donnant un retard de 889 ns. Pour faciliter les commandes une mémoire SEQUENCE CHROMA a été écrite ; les adresses sont lues selon l'horloge à 1,68 MHz divisée par 54 et "resetée" à chaque top trame.

Le board FI est entièrement réalisé en composants CMS dans un souci de gain de place et de moindre rayonnement H.F. ; les trois oscillateurs comprennent chacun un système d'asservissement et de stabilisation en fréquence possédant un diviseur fixe, un diviseur programmable piloté par quartz (4 MHz), un PLL, une diode varicap double commandée par un ampli op. auquel est appliqué la tension d'asservissement.

Le boîtier haute fréquence fonctionne en hyper fréquence, la qualité du blindage est l'un des garants des caractéristiques de la pureté spectrale ; le circuit imprimé est réalisé en verre epoxy 0,8 double face, dont une face est utilisé en plan de masse ; la technologie utilisée, du type micro-strip, impose des impédances constantes, et soigneusement déterminées sur tous les circuits de mixage, de filtrage et les liaisons ; chaque portion de piste du circuit imprimé a donc été calculée et dessinée en fonction de son utilisation et de la fréquence devant y transiter.



CARACTÉRISTIQUES

Images

Les images sont codées sur 54 octets par ligne (432 points) et sont de caractères : invariables, combinables ou superposables ; leur sélection se fait à l'aide des touches sur la face avant, dont certaines sont de type substitution, et d'autres, de type marche/arrêt. Une LED rouge visualise les touches sélectionnées.

1) Les images invariables.

a) Image composite (codée couleur) comprenant un damier noir et blanc 75 % délimitant les bords, des barres de convergences blanches 75 % sur fond gris 22,5 %, des transitions jaune/rouge/jaune, des transitions blanc 100 %/noir/impulsion blanche 100 % de 1,5 T, noir/blanc 100 %, des transitions noir/blanc 100 %/impulsion noire, de 1,5 T/ blanc 100 %, noir, un damier noir/blanc 75 %, une échelle de couleurs normalisée à 8 paliers, avec blanc 75 %, un repérage du centre de l'écran par une croix blanche sur fond noir, un escalier de luminance linéaire à 8 paliers de 0 à 75 %, un multiburst à 6 fréquences avec délimitation des changements, une dent de scie dans le rouge et le bleu, des pavés anti-PAL (codés uniquement sur la position PAL), et un cercle blanc 100 % ; bonjour la mémoire !

b) Sinus carré (noir et blanc) comprenant une impulsion 3 T (300 ns) de 0/45/75 %, un fond

UTILISATION

Il ne peut être fait mention que des seules applications directes, pour lesquelles les différents signaux ont été conçus. Il est bien évident que l'utilisateur saura imaginer d'autres utilisations pour ce générateur de mires très universel.

L'affichage de la mire composite sur l'écran d'un récepteur permet d'un simple coup d'œil de vérifier le fonctionnement global de ce dernier : géométrie, réponse aux transitoires, dégradés de couleurs et bande passante. En test général, on lui substituera le signal qui mettra le mieux en évidence l'éventuel défaut constaté, et autorisera alors une analyse aisée à l'oscilloscope.

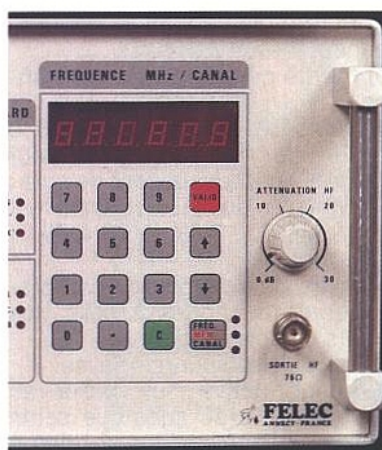
Le signal sinus carré, difficile à transmettre en raison de son spectre de fréquence très particulier, aussi bien en amplitude qu'en phase, sera utilisé pour déterminer l'étage responsable de suroscillations, la recherche d'échos dus à la transmission dans les câbles ou des réseaux mal équilibrés.

La mire de convergence d'abord utilisée en statique (noir et blanc) puis en dynamique, permet de régler les deux types de convergences, ainsi que l'équilibrage des trois canons d'un tube ; elle permet aussi d'apprécier la bande passante d'un ampli vidéo du fait de la présence des barres verticales.

Les points, qui correspondent au croisement des barres horizontales et verticales sont un bon moyen d'étalonnage de la focalisation d'un tube récepteur.

La dent de scie 4,43 met en évidence tout défaut de transmission (saturation, mauvaise polarisation) ; la visualisation à l'oscilloscope d'un minimum de sous-porteuse 4,43 sur la voie luminance permet d'ajuster l'accord du piège 4,43 qui équipe de nombreux récepteurs couleur.

Outre le réglage du piège 4,43 cité précédemment, l'escalier permet de déceler les défauts de transmission basse fréquence (clap, découplage) ; le palier 100 % est du plus haut intérêt car il représente la limite théorique supérieure d'amplitude à transmettre. La déformation de la sous-porteuse 4,43 sur ce palier traduit un fonctionnement limite n'autorisant aucune réserve ni pour le gain ni pour la polarisation.



Panneau de commande de la partie H.F. Sortie H.F. et son atténuateur.

Les signaux combinables ont tous une fonction couleur associée, raison pour laquelle ils sont codables SECAM ou PAL, et éventuellement en noir et blanc. En mode PAL le niveau du burst peut être ajusté afin de voir la sensibilité de la chrominance vis-à-vis de ce signal de synchronisation chroma.

L'image est PAL qui n'a pas d'équivalent SECAM, autorise un réglage complet du récepteur ; tous les réglages peuvent se faire à l'œil, en regardant l'écran ; toutefois un bon niveau de précision ne sera obtenu qu'avec le concours d'un oscilloscope, de préférence double trace. Les deux premières bandes verticales servent à l'ajustage d'asservissement en phase du démodulateur, les deux suivantes permettent le réglage du décalage à 90° pour la voie décalée (R-Y) ; le réglage de la ligne à retard s'effectue en égalisant la séparation entre les bandes colorées.

Les images de pureté permettent de juger de l'action du démagnétiseur, de l'état des canons du

tube, et sur certains modèles de téléviseurs de régler les CAG. La pureté blanche ne se traduit pas de la même façon en SECAM ou en PAL ; dans ce dernier cas, il n'y a pas d'information CHROMA sur la ligne, alors qu'en SECAM, les fréquences des zéros sont directement déterminantes du zéro des discriminateurs. L'image noire correspondant à la seule transmission du signal de synchro, toute apparition de lumière ou de déchirures signifie une panne de CAG, voire un problème sur le circuit de séparation des tops de synchro.

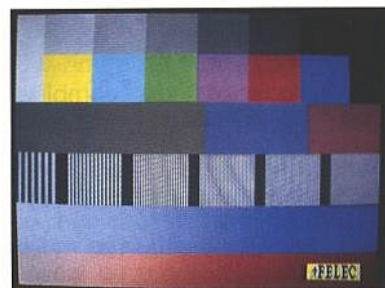
L'examen à l'oscilloscope des dents de scie rouges et bleues permet de juger les niveaux relatifs des sorties couleur, la linéarité des démodulateurs R-Y et B-Y, et la recherche d'intermodulation entre les deux voies.

L'escalier couleur suppose l'utilisation d'un oscilloscope et le respect de la suite logique du fonctionnement de l'équipement sous test, généralement indiquée par le constructeur et schématisée sur les notices de maintenance. Il est indispensable à l'accord des circuits, au réglage du gain relatif des voies et des démodulateurs, des transitions et des compensations.

L'escalier linéaire, image typique de la télévision, permet de suivre une chaîne amplificatrice et d'analyser son comportement, de corriger les défauts de transmission afin que l'espace régulier entre les marches soit respecté. Un manque de lumière peut résulter du manque d'amplitude du signal de luminance, d'un affaiblissement de la THT, et même d'une fatigue du tube cathodique.



La mire composite permet d'un coup d'œil, d'apprécier l'état de fonctionnement d'un téléviseur.



Exemple de combinaison d'images. Il est possible d'en superposer jusqu'à huit si nécessaire.

Le damier donne un aperçu de la réponse générale de l'amplificateur, une transition nette implique une bande passante correcte ; des raies indiquent une surcompensation, et un flou, une difficulté à transmettre les fronts raides.

Le signal multiburst est un signal à appliquer à l'entrée de tout système de transmission, et son analyse doit se faire au moyen d'un oscilloscope ; les niveaux d'entrée des 6 fréquences étant égaux, il faut visualiser les variations d'amplitude sur la durée d'une ligne ; une bande passante trop réduite peut provoquer des perturbations dues à l'atténuation et à la rotation de phase pour la transmission des couleurs. Tout défaut de la réponse en amplitude provoque irrémédiablement une dégradation de la transmission.

L'image active à plusieurs applications : réglage du temps de réponse d'un CAG, le palier de blancs doit se substituer au palier de couleur sans donner d'impression de pompage ; l'oscilloscope permettra d'analyser plusieurs lignes à la fois. L'image mobile enregistrée permettra à un magnétoscope de travailler en accéléré ou en arrêt sur image avec des niveaux normalisés.

Applications professionnelles et sorties HF

La précision des signaux générés par la mire, le respect des normes couleur permettent à la mire 2671 de trouver quantité d'applications en studio, en régie, en source de test sur les émetteurs, ou les têtes de réseaux câblés. Un signal supplémentaire, comprenant 3 lignes test (escalier de gris semi-linéaire avec blanc 100 % en lignes 17 et 329, sinus carré en lignes 18 et 330, et multiburst en lignes 19 et 331) permet de vérifier la réaction du CAG d'un émetteur, ou d'un ampli télévision.

La pureté spectrale du signal et la linéarité en sortie sur l'ensemble des fréquences délivrées par la partie HF, autorisent des applications avancées telles que réglage des filtres ou vérification des installations collectives sur toutes les fréquences, test de réseaux câblés, etc... (une option pour l'atténuation de la bande latérale est disponible sous la référence 02671F1).

EN BREF

Un outil convivial, robuste, remarquablement fabriqué, indispensable dès qu'il s'agit de vérifier le comportement d'un appareil vidéo ; sa conception est une réussite, sa fabrication est exemplaire et son prix, un petit exploit.

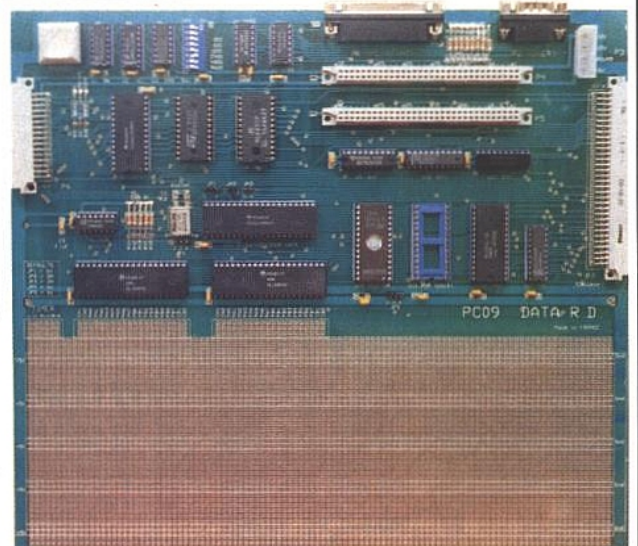
FELEC
ANNECY FRANCE
Prix env. : 12000 F HT

Les PC09 arrivent : Des kits 6809 sur PC/AT

La PC09 est une carte **6809** livrée avec un logiciel intégré genre "turbo" (*). Un logiciel super-simple à utiliser : écran couleur, menus déroulants, touches d'aide... Vous développez votre application 6809 sur PC, puis vous transférez le code hexa. dans la PC09 et vous déboguez en temps réel. Tout ça, pour un prix incroyablement bas...

Note : La PC68 est une version **68000**.

(*) Toutes les innovations présentes dans la PC09 ont été brevetées par DATA R.D. Le générique "Turbo" est une marque déposée BORLAND.

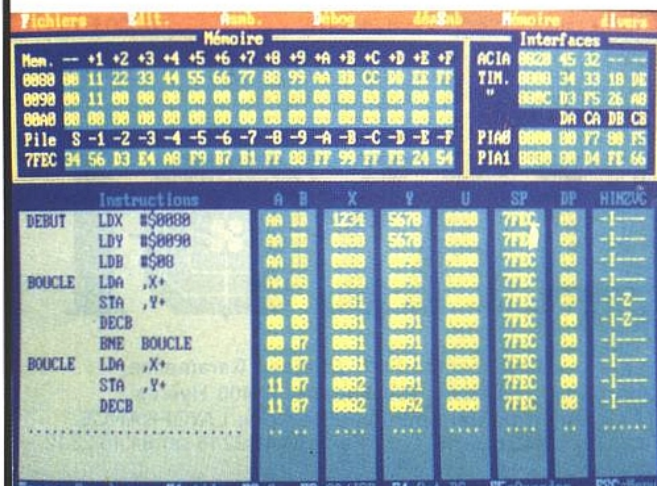


Logiciels sur PC/AT : Editeur, Assembleur compatible MOTO-ROLA, Désassembleur, Gestion de fichiers, Débogueur puissant (voir photo), Fonctions diverses, Sous-programmes...

Matériels PC09 : uP. 6809, RAM CMOS, 2 PIA disponibles, 2xRS232 (6850) à BRG par dip-switch, 1 timer, 2 slots G64 bufférisés, grande zone de wrapping, CI sur supports.

PRESENT A
EDUCATEC
AU CNIT PARIS
LA DEFENSE
DU 11 AU 14 DECEMBRE
STAND D 304

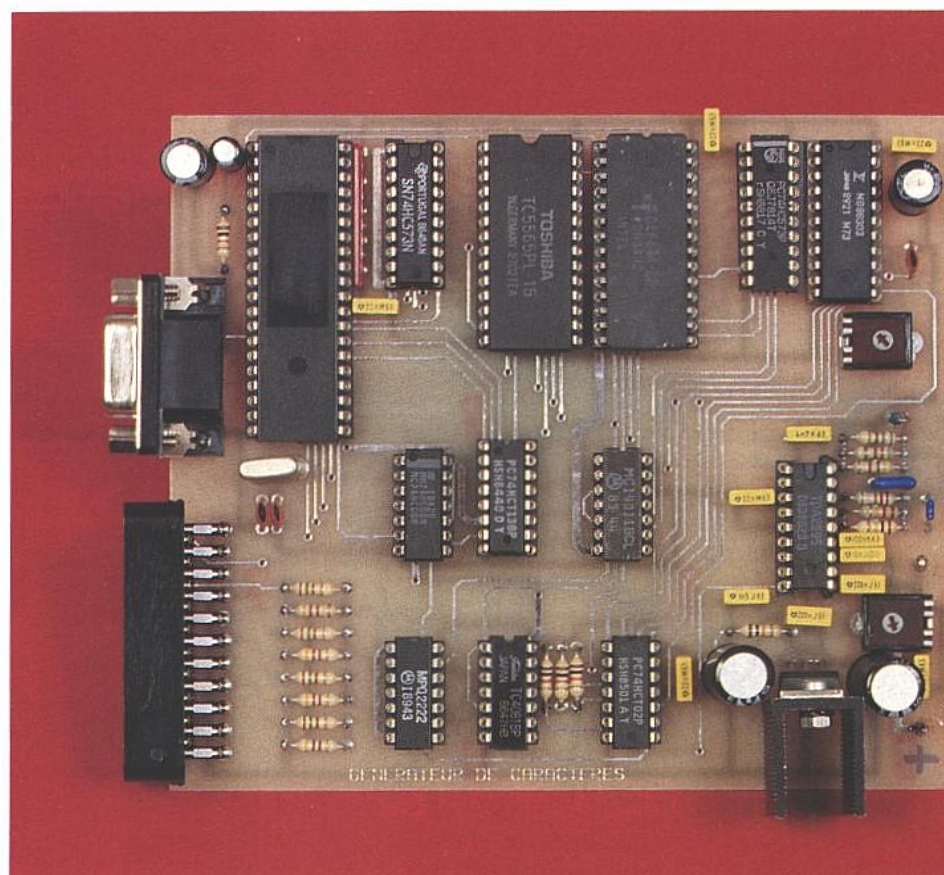
DATA R.D.
14, rue Gaspard Monge
Z.A. de l'Armailler
26500, BOURG-Lès-VALENCE
Tél. 75.42.27.25



Application du circuit Fujitsu MB 88303 : Incrustation de titres

Dans ce numéro nous aborderons un sujet assez peu traité dans les revues d'électronique : l'affichage de caractères alphanumériques sur un écran.

Pourtant ce type d'affichage se développe à une vitesse considérable. La plupart des téléviseurs et magnétoscopes sont désormais munis d'une fonction dite OSD - On Screen Display -. Ce procédé gagne du terrain et un récepteur TV Satellite, par exemple, ne saurait être conçu sans affichage sur écran.



Le but de cet affichage est en principe double : diminution du coût du matériel et amélioration de la convivialité.

La diminution du coût est évidente, on profite du tube écran pour afficher menus, messages, éventuellement télétexte et dans ces conditions, un magnétoscope ou récepteur TV par satellite peut être totalement dépourvu de système d'affichage : écran LCD ou afficheurs sept segments. Les informations affichées sont en principe beaucoup plus complètes et explicites que leurs homologues sur un simple afficheur à diodes électroluminescentes.

Dans le cas d'un récepteur équipé de la fonction OSD, rien n'est plus simple que d'afficher en clair :

« Veuillez sélectionner une fréquence, en MHz, à recevoir. » Le

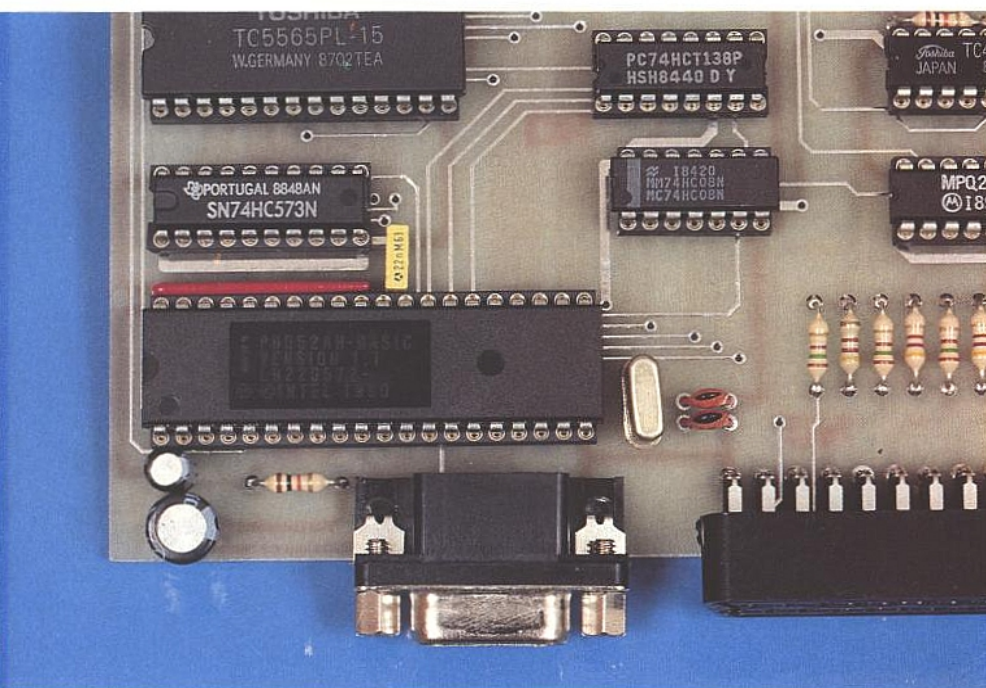
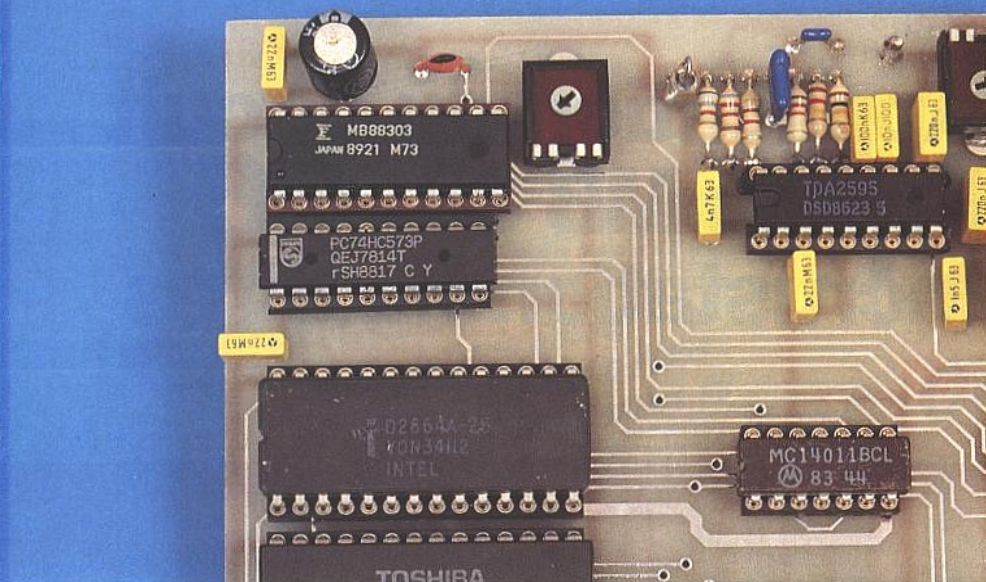
même message est difficilement concevable avec des afficheurs à diodes électroluminescentes.

La suppression des afficheurs LED ou LCD s'accompagne évidemment de la suppression des drivers d'affichage et de toute la logique de commande, la grande gagnante étant l'alimentation basse tension.

On aboutit alors à une réduction globale du coût, de l'encombrement, du poids et de la consommation.

Les appareils grand public ne sont pas les seuls concernés par ce type d'affichage. Tout appareil muni d'un tube cathodique, et ceci quel que soit le type de déflexion, peut intégrer la fonction OSD.

Quoi de plus normal de voir apparaître : oscilloscope, analy-



seurs logiques et analyseurs de spectre équipés de la fonction affichage sur écran. Pour la convivialité, la démonstration est plus ardue. Dans le cas des équipements grand public comme dans le cas des appareils de mesure, les concepteurs semblent oublier quelques règles élémentaires. Ce type d'affichage, initialement destiné à faciliter l'utilisation, bien souvent la complique à loisir. Perdu dans les méandres des sous-menus, à la recherche en vain de la touche "exit" quel est celui d'entre nous qui n'a pas purement et simplement actionné l'interrupteur secteur en vue d'une réinitialisation du système. Heureusement ces cas extrêmes sont assez peu fréquents. Il est certain que ces techniques

assez récentes, souvent employées à mauvais escient car totalement abandonnées aux programmeurs, rarement à l'utilisateur lui-même, arriveront vite à maturité. Nanti de ces considérations, nous avons donc choisi un circuit intégré d'emploi relativement simple. Dans ce numéro nous examinerons le fonctionnement de ce circuit, le Fujitsu MB 88303, et nous vous proposerons la réalisation d'une carte bâtie autour du microcontrôleur 8052 AH Basic. Pour les circuits d'incrustation de texte nous avons un assez vaste choix dont bien sûr les circuits SGS/Thomson et Philips. Nous avons provisoirement abandonné le bus I2C que nous retrouverons prochainement avec le SAA 5244 accomplissant non seulement l'incrustation de

texte mais aussi le décodage télétexte - CEEFAX -.

GENERATION DE CARACTERES ET SURIMPRESSION

Pour bien comprendre l'utilisation des circuits dits générateurs de caractères il est nécessaire de décortiquer la fonction et de bien comprendre chaque opération effectuée dans les différents sous-ensembles.

Le schéma synoptique de la **figure 1** représente l'incrustateur le plus élémentaire que l'on puisse imaginer.

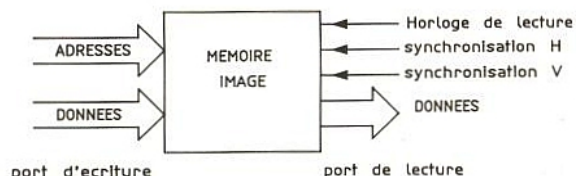


Figure 1 : Analogie entre une mémoire double port et un circuit générateur de caractères.

Il s'agit en fait d'une mémoire à double accès : écriture des données dans la RAM en accès aléatoire et lecture de ces mêmes données avec un accès séquentiel régi par le système d'affichage.

Le fonctionnement d'un tel système est simple. Considérons que la mémoire est une mémoire pixel organisée en 200 lignes de 300 points. Le système d'écriture place par exemple un 1 dans la cellule mémoire correspondant à un point allumé. Ce système simple ne donne qu'une incrustation monochrome.

A la lecture, dès qu'un niveau 1 est détecté, l'image en arrière plan est supprimée et une ou plusieurs couleurs activées.

Pour disposer de huit couleurs il suffit simplement de multiplier le nombre de plans mémoire. Avec trois plans mémoire, R, V, B et un bit par couleur on accède bien à huit couleurs y compris noir et blanc.

Ce système est élémentaire car si nous voulions afficher la lettre A par exemple, il faudrait inscrire dans la mémoire autant de 1 qu'il le faut pour composer cette lettre.

La mémoire regroupe, et stocke c'est évident, toutes les informations relatives à une page d'incrustation. Pour fabriquer une autre page il faut effacer la mémoire et charger de nouveaux

caractères ou symboles. Retenons donc que dans ce cas les caractères sont chargés pixel par pixel et que le système d'écriture a une tâche complexe : définition de la forme du caractère, de son emplacement et éventuellement de sa couleur.

Les circuits contrôleurs d'affichage, tel le FUJI MB 88303 que nous utiliserons, sont à la fois plus performants et plus simples d'emploi. Vu du côté interface avec le téléviseur il n'y a pas de changement et le téléviseur voit toujours les ports de sortie d'une mémoire.

Du côté interface avec le système d'écriture le changement est de taille.

Les caractères sont définis dans une mémoire morte interne. Le rôle du système d'écriture en mémoire se limite alors aux opérations suivantes : prendre un caractère parmi les caractères situés dans la table des modèles et l'inscrire dans la RAM à tel endroit, lui donner telle taille ou couleur ou attribut...

En réalité le processus est un peu différent. Le plan mémoire est découpé en emplacement de caractères élémentaires. A chaque emplacement un message particulier indique qu'il faut lire tel ou tel caractère en ROM.

Ce processus a pour principal intérêt la réduction de la mémoire RAM.

Les manipulations de chaîne de caractères sont extrêmement simplifiées puisque le programme a recours à des modèles existants. Toute médaille a son revers et dans ce cas-ci il est impossible de modifier l'aspect des caractères prédéfinis.

De tels circuits ouvrent la porte à de nombreuses applications telle celle du schéma synoptique de la figure 2.

Ce synoptique représente la base de l'appareil complet que nous vous proposerons dans un prochain numéro : incrustateur de texte pour cassettes vidéo.

Le titrage de cassettes est l'application la plus répandue mais l'incrustateur de texte peut aussi être employé en télédistribution dans des petites ou moyennes installations.

Le synoptique est extrêmement simple. Un signal Pal/Secam ou SVHS est préalablement décodé et transformé en R, V, B.

A ce stade on additionne, ou pas, les informations en provenance de la mémoire image. Les nouveaux signaux R, V, B ainsi constitués représentent à la fois l'image et le texte, le texte étant prioritaire sur l'image.

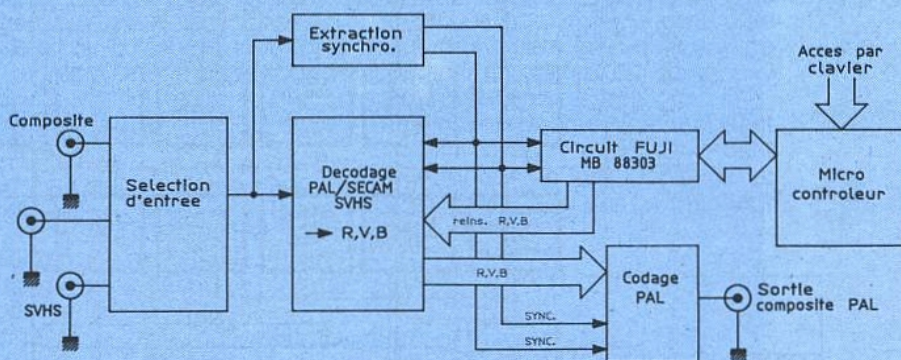


Figure 2 : Exemple d'application - générateur de titres.

Les signaux R, V, B sont finalement recodés en Pal pour distribution ou enregistrement.

Un microcontrôleur reçoit ses ordres d'un clavier permettant la sélection d'un caractère, de son emplacement et de sa taille.

Comme nous vous l'avons annoncé dans ce numéro nous ne nous intéresserons qu'au circuit MB 88303. Avant de concevoir un appareil complet il nous a semblé utile de décrire l'interfaçage du circuit Fuji avec le téléviseur et le microcontrôleur.

Il est aussi intéressant de bien connaître le protocole de communication entre le microcontrôleur et le circuit Fujitsu si l'on destine ce circuit à une toute autre application, comme par exemple un récepteur TV par satellite haut de gamme.

DESCRIPTION SOMMAIRE DU MB 88303

Le circuit Fujitsu est un circuit contrôleur d'affichage pour téléviseur capable d'afficher 180 caractères alphanumériques répartis en 9 lignes de 20 caractères.

Sur une page, tous les caractères ont la même couleur.

Ce circuit est prévu pour s'interfacer avec différents types de microcontrôleurs 4 ou 8 bits.

Le MB 88303 peut être utilisé avec des systèmes à balayage entrelacé ou non.

Finalement, seule une tension d'alimentation standard de + 5 V est nécessaire, et la consommation comprise entre 80 et 120 mA.

Utilisation et synoptique

Le schéma de la figure 3 est assez évocateur quant à l'utilisation du circuit. A gauche du circuit on trouve les différents signaux pour l'interface avec un microcontrôleur et à droite du circuit les signaux d'interface avec le système d'affichage. Ce schéma est intéressant car il situe parfaitement le circuit dans un synoptique général : intercalé entre le contrôleur, les circuits de synchronisation et les amplificateurs vidéo de sortie.

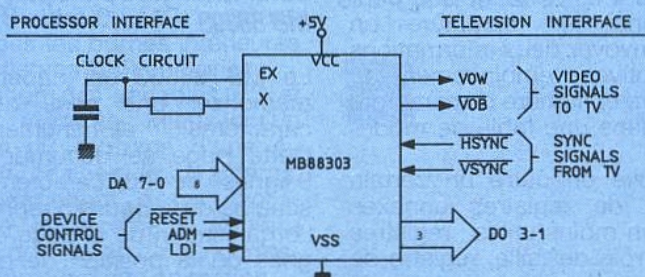


Figure 3 : Interfaçage du MB 88303.

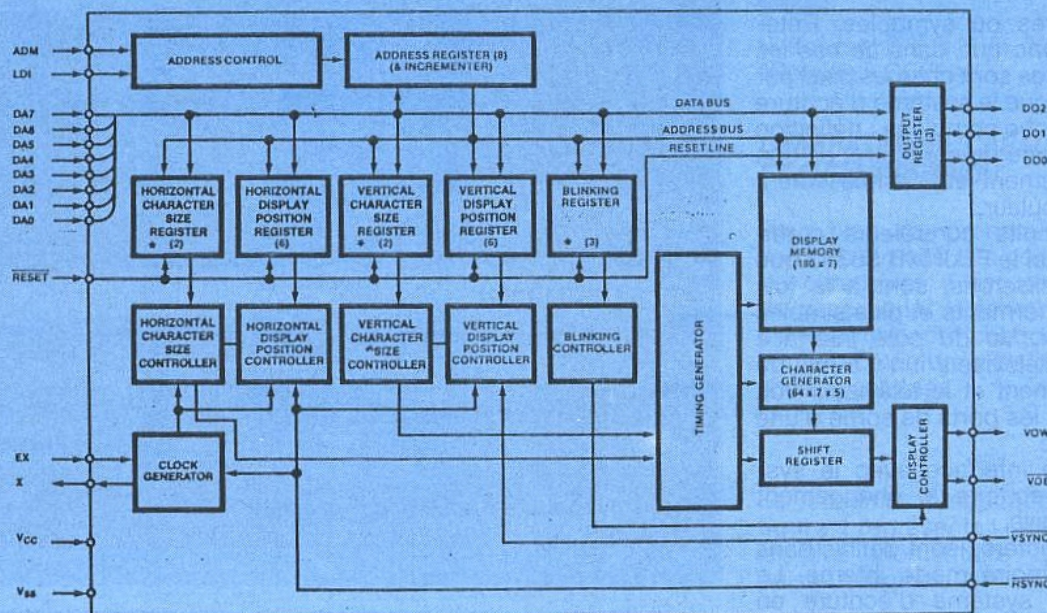


Figure 4 : Synoptique interne du MB 88303.

HORIZONTAL ADDRESSES		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19
S	0	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19
1	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	
2	40	41	42	43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59	
3	60	61	62	63	64	65	66	67	68	69	70	71	72	73	74	75	76	77	78	79	
4	80	81	82	83	84	85	86	87	88	89	90	91	92	93	94	95	96	97	98	99	
5	100	101	102	103	104	105	106	107	108	109	110	111	112	113	114	115	116	117	118	119	
6	120	121	122	123	124	125	126	127	128	129	130	131	132	133	134	135	136	137	138	139	
7	140	141	142	143	144	145	146	147	148	149	150	151	152	153	154	155	156	157	158	159	
8	160	161	162	163	164	165	166	167	168	169	170	171	172	173	174	175	176	177	178	179	

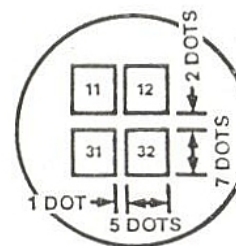


Figure 5 : Adresse des caractères sur l'écran.

Pour descendre plus bas dans la structure interne du circuit on a recours au synoptique de la **figure 4**.

L'élément essentiel du circuit est bien entendu la mémoire d'affichage.

Le bus DA₀ à DA₇ combiné avec les signaux ADM et LDI accède directement au plan mémoire. Dès lors il est évident que pour positionner un caractère on devra envoyer deux informations consécutives : emplacement du caractère et numéro du caractère choisi dans une table de modèles.

On trouve en outre un certain nombre de registres annexes mais non moins utiles : registres de contrôle de taille, registre de contrôle de position de la fenêtre, registre de clignotement et un registre d'usage libre, fonction à définir par le concepteur.

Toutes les opérations internes sont cadencées par une horloge. La mise en phase entre les deux sous-ensembles : mémoire d'affichage et image TV est assurée grâce à l'injection des deux signaux de synchronisation H et V.

Caractéristiques principales du MB 88303

Le MB 88303 est capable de mémoriser une page de 180 caractères alphanumériques. Cette page se décompose en 9 lignes de 20 caractères. Le schéma de la **figure 5** représente l'organisation de la page de 9 lignes où la position de chaque caractère est représentée par un nombre compris entre 0 et 179. Sur la même figure on constate que les caractères sont définis

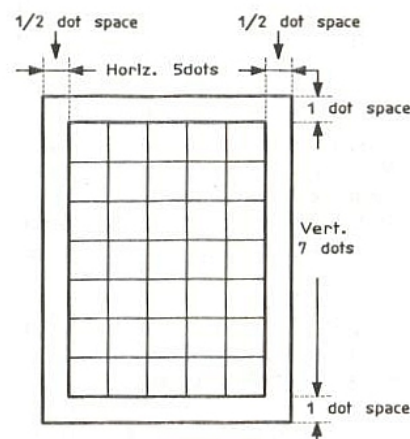


Figure 6 : Définition du caractère dans la matrice 7 x 5.

HEXA	DECIMAL	caractère
0	0	A
1	1	B
2	2	C
3	3	D
4	4	E
5	5	F
6	6	G
7	7	H
8	8	I
9	9	J
A	10	K
B	11	L
C	12	M
D	13	°
E	14	
F	15	blank
10	16	N
11	17	O
12	18	P
13	19	Q
14	20	R
15	21	S
16	22	T
17	23	U
18	24	V
19	25	W
1A	26	X
1B	27	Y
1C	28	Z
1D	29	:
1E	30	■
1F	31	[
20	32	0
21	33	1
22	34	2
23	35	3
24	36	4
25	37	5
26	38	6
27	39	7
28	40	8
29	41	9
2A	42	?
2B	43	!
2C	44	,
2D	45	.
2E	46	■
2F	47	] ↑
30	48	↓
31	49	←
32	50	→
33	51	+
34	52	-
35	53	*
36	54	/
37	55	=
38	56	&
39	57	
3A	58	
3B	59	
3C	60	
3D	61	,
3E	62	~
3F	64	☐

Figure 7 : Table des caractères en mémoire.

dans une matrice 7 x 5.

Dans le sens horizontal chaque caractère est distant de ses voisins de 1 pixel et dans le sens vertical distant de deux pixels. Le détail de la matrice caractères est représenté au schéma de la figure 6.

La page de 180 caractères constitué de 9 lignes de 20 caractères n'est utilisable que pour ceux de taille minimale.

Nous verrons par la suite les proportions dans lesquelles cette page se réduit lorsque l'on augmente la taille des caractères.

Le tableau de la figure 7 regroupe le jeu des 64 caractères en mémoire. Dans ce tableau nous avons volontairement omis les caractères 58, 59 et 60 non utilisables en occident.

Pour afficher un caractère sur l'écran à un emplacement donné, par exemple pour écrire "NOEL" sur la quatrième ligne avec une marge de trois caractères, il suffit, en suivant le protocole ad-hoc, de décrire la page de la manière suivante :

- emplacement 83, caractère 10H
- emplacement 84, caractère 11H
- emplacement 85, caractère 04H
- emplacement 86, caractère 0BH

La fenêtre de surimpression regroupant au maximum 180 caractères n'occupe pas nécessairement la totalité de l'écran. L'occupation dépend de la cadence de l'horloge de lecture - fréquence nominale de 6,00 MHz - et de la sélection de taille des caractères.

Le schéma de la figure 8 montre la position du plan de caractères alphanumériques par rapport à l'écran du téléviseur. Cette position est fonction de deux variables notées HS et VS.

Ces deux variables HS et VS déterminent respectivement les décalages par rapport au bord gauche et au bord supérieur.

HS doit être comprise entre 7 et 63 et VS entre 0 et 63, pour ces tolérances les bornes inférieures et supérieures sont comprises.

L'utilisation des variables HS et VS est évidente. Mieux qu'un cadrage ou centrage d'une ou plusieurs chaînes de caractères, elles permettent assez facilement le déplacement de l'ensemble de l'image ce qui correspond bien sûr à une animation. Dans notre exemple précédent, nous avons écrit "NOEL" sur la ligne centrale avec trois caractères

res de marge. Bien sûr il eut été possible de décaler le message en réécrivant le même mot avec une marge de 4 caractères puis 5 etc... Chaque décalage coûte autant d'opérations qu'il y a de caractères dans la chaîne, y compris les espaces.

En incrémentant HS on obtient le même effet avec seulement une opération par décalage et ceci quelle que soit la longueur de la chaîne.

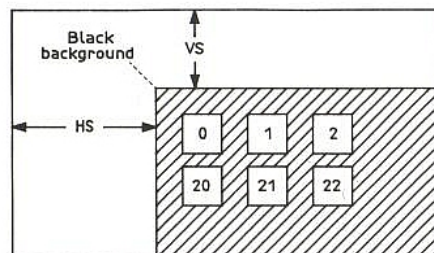


Figure 8 : Position de la fenêtre d'incrustation dans l'écran.

Cet exemple montre comment effectuer un décalage de gauche à droite mais tous les cas sont permis, bas en haut, haut en bas et même en diagonale si on le souhaite.

Réduction du format de la page

le format de la page est de 9 lignes de 20 caractères pour les caractères de taille minimale. Lorsque les tailles des caractères augmentent, le format diminue.

A titre d'exemple nous avons relevé quelques nouvelles valeurs ne figurant pas dans la documentation originale. La taille horizontale des caractères affecte le nombre de caractères horizontaux et la taille verticale le nombre de lignes.

Avec la taille horizontale 0 on dispose de 20 caractères par ligne puis en ordre croissant de taille : taille 1, 14 caractères ; taille 2, 9 caractères et finalement taille 3, 7 caractères.

Avec la taille verticale 0 on dispose de 9 lignes, pour la taille verticale 1 ce nombre passe à 7 et à 4 pour la taille 3.



Registres spéciaux

Pour comprendre le fonctionnement du MB 88303 nous allons aborder rapidement la programmation, sans l'approfondir et nous reviendrons sur ce point plus longuement dans un prochain paragraphe.

Vu du microcontrôleur, le MB 88303 peut être considéré comme un ensemble de registres ; nous avons premièrement 180 registres correspondant aux 180 positions utilisables des 64 caractères et deuxièmement quatre registres spéciaux dont la définition est donnée au tableau de la figure 9.

Ces quatre registres sont numérotés de 180 à 183.

Le registre numéro 180 correspond à la variable HS codée sur six bits de HP0 à HP5. Les deux bits les plus significatifs sont en permanence à 0. HS pouvant prendre 57 valeurs différentes de 7 à 63, bornes comprises.

Le registre numéro 181 correspond à la variable VS codée sur six bits de VP0 à VP5. Pour cette variable il n'y a pas de restriction et VP prend 64 valeurs différentes de 0 à 63. Seuls les deux bits les plus significatifs sont en permanence à 0.

Le registre numéro 182 affecte cinq fonctions différentes, il faudra donc le manipuler bit à bit avec quelques précautions.

Les quatre bits les moins significatifs sont dédiés au choix de la taille du caractère.

Le plan de 180 caractères - 9 lignes de 20 caractères - n'est visible en totalité que lorsque ces quatre bits sont à zéro.

Le tableau de la figure 10 regroupe les tailles de caractères en fonction des quatre bits les moins significatifs.

Le quatrième bit noté BLK est important car il permet d'inhiber entièrement l'affichage : 0 pas d'affichage et 1 affichage autorisé.

Le processus de fonctionnement est le suivant :

Inhibition de l'affichage, préparation de la page caractère par caractère jusqu'au dernier puis validation de l'affichage.

Cette procédure évite la visualisation de la page caractère par caractère.

Le cinquième bit est noté BLKB et est relatif au détournage du caractère. Avec 0 le caractère est affiché tel que sur l'image en cours, avec 1, tous les points de la matrice 7 x 5, y compris les bords non utilisés par le caractère sont noirs. Ceci correspond à un caractère blanc ou de couleur sur un fond rectangulaire noir.

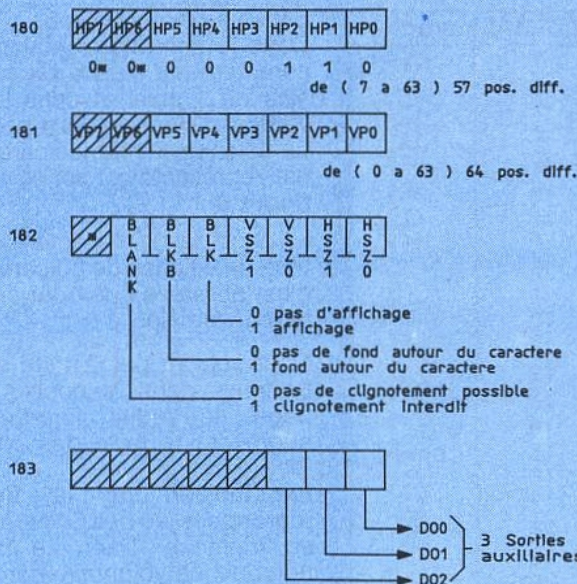


Figure 9 : Définition des registres spéciaux.

HS Z1	HS Z0	Taille du caractère
0	0	10 T
0	1	20 T
1	0	30 T
1	1	40 T

T : unité de temps = $1/f_{clock}$

T : 167 ns si $f_{clock} = 6$ MHz.

VS Z1	VS Z0	Taille du caractère
0	0	14 H
0	1	28 H
1	0	42 H
1	1	56 H

H : lignes de balayage.

Figure 10 : Relation entre les quatre bits les moins significatifs du registre 182 et les dimensions du caractère affiché.



En principe le détournage du caractère - fond noir - améliore considérablement la lisibilité du message.

Le septième bit est noté BLINK et correspond au clignotement. En fait il s'agit simplement d'une autorisation de clignotement car cette opération s'effectue en deux temps.

Si BLINK est au zéro, le clignotement est interdit et si BLINK est à un le clignotement est autorisé. Le positionnement de ce bit ne suffit pas car le clignotement est une fonction qui affecte un ou plusieurs caractères et non pas tous les caractères de la même page.

Nous avons vu que la table en mémoire morte comportait 64 motifs, ou caractères différents ; ceci signifie a priori que seuls six bits sont nécessaires à la définition du caractère.

Dans la pratique le septième bit est utilisé pour signifier que le caractère clignote ou non.

Reprenons notre exemple précédent et supposons que nous voulions faire clignoter "NOEL", on pratiquera, par exemple, de la manière suivante :

- emplacement 83, caractère 144 décimal,
- emplacement 84, caractère 145 décimal,
- emplacement 85, caractère 132 décimal,
- emplacement 86, caractère 139 décimal,

Le mot "NOEL" s'inscrit sur la ligne centrale avec une marge de trois caractères. Jusqu'à présent il n'y a aucun changement par rapport à l'exemple précédent. Pour obtenir le clignotement le bit BLINK passe à 1 et l'ensemble du mot clignote.

Il est évident que si au lieu d'écrire 144 en position 83 on écrit 16 seules les trois dernières lettres clignoteront.

Le quatrième et dernier registre spécial, numéroté 183, ne concerne pas directement l'affichage. Ce registre pilote simplement trois bascules totalement indépendantes de l'affichage. Le concepteur peut affecter ces sorties à des fonctions annexes variées. Dans notre cas ces trois sorties seront employées pour la sélection de couleur.

Ceci signifie que l'on pourra disposer d'une couleur parmi 8,

sachant qu'une seule couleur n'est possible par page. Nous arrivons au terme de la description matérielle du circuit et avant d'aborder la programmation et la description d'une carte de test, examinons la procédure de chargement des 184 registres internes.

Programmation des 184 registres internes

Nous connaissons désormais l'utilité de chacun des 184 registres internes : 180 registres de position et 4 registres spéciaux. Tous ces registres sont au maximum des registres 7 bits. Pour qu'un affichage ait effectivement lieu un microcontrôleur doit nécessairement écrire un certain nombre de données à l'intérieur du MB 88303. Pour pouvoir adresser 184 registres internes l'adresse de chacun de ces registres est codée sur 8 bits.

Pour chacun de ces registres le contrôleur doit donc spécifier une adresse codée sur huit bits et les données codées sur 7 bits. Dans le cas d'une mémoire statique standard les bus d'adresse et de données sont distincts. Tel n'est pas le cas avec le MB 88303 car les adresses et les données transitent sur un même bus 8 bits.

La sélection adresse/données s'effectue de la manière indiquée à la **figure 11**.

Au bus d'entrée DA₀-DA₇ on adjoint deux entrées supplémentaires permettant deux modes d'écriture différents.

L'entrée ADM sélectionne le type de procédure d'écriture, lorsque ADM est à zéro ce mode est dit adressage direct et lorsque ADM passe à 1 le mode est dit à incrémentation automatique d'adresse.

Mode adressage direct.

La valeur envoyée sur DA₀ à DA₇ est prise comme adresse par le front montant de LDI et la valeur envoyée sur DA₀ à DA₆ est prise comme donnée sur le front descendant de LDI.

Mode adressage avec incrémentation automatique.

Dans ce mode la valeur envoyée sur DA₀ à DA₇ n'a aucune importance sur le front montant de LDI. L'adresse effective est calculée de manière interne et est égale à la valeur de l'adresse précédemment reçue + 1.

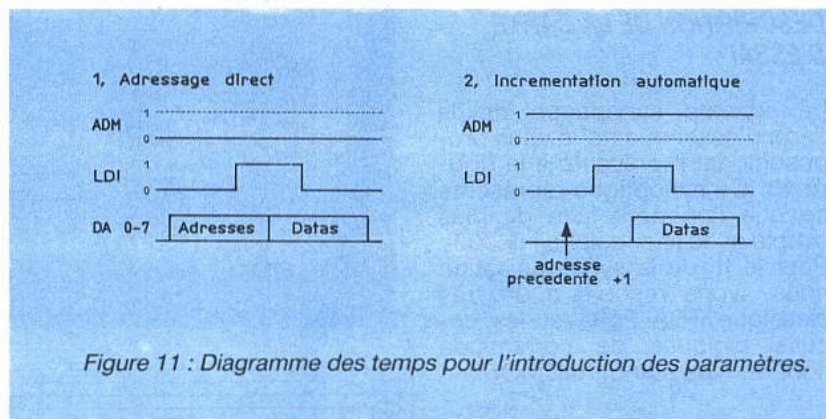


Figure 11 : Diagramme des temps pour l'introduction des paramètres.

Interface avec le téléviseur

Le schéma de la **figure 12** représente l'état des deux signaux de sortie VOW et VOB pendant une ligne particulière.

Si un caractère est sur un fond noir VOB est à l'état bas, si ce caractère est directement en surimpression sur l'image VOB est à l'état haut.

Le signal VOW correspond à l'information à incruster : VOW = 0 signifie pas d'incrustation donc image d'arrière plan et VOW = 1 signifie incrustation en remplacement de l'image d'arrière plan.

Ces deux signaux combinés aux trois sorties d'usage général seront utilisés pour piloter les entrées R, V, B et l'entrée commutation rapide.

Nous avons maintenant toutes les informations nécessaires pour passer à la description, réalisation et programmation de la carte d'essai.

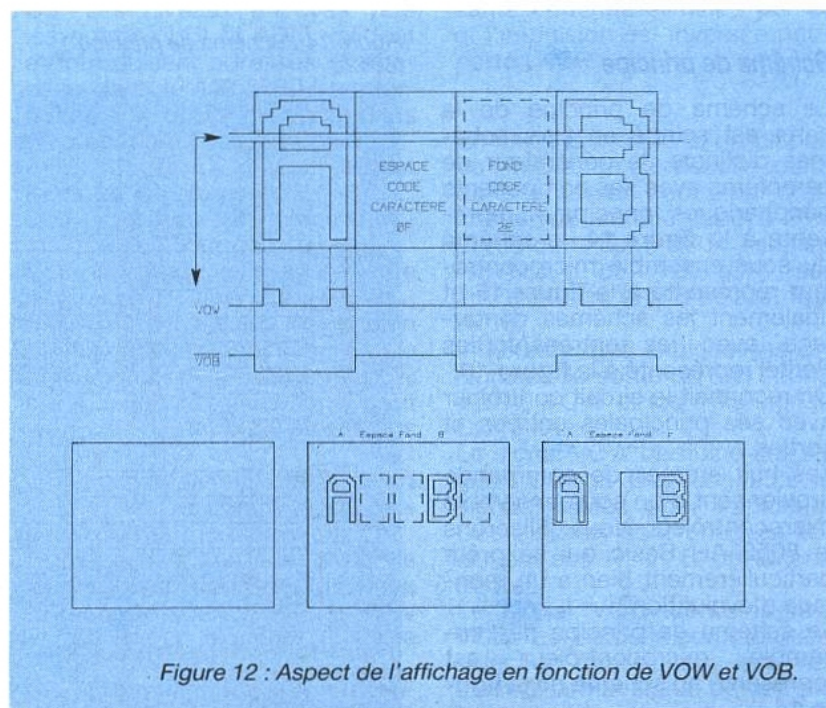


Figure 12 : Aspect de l'affichage en fonction de VOW et VOB.

DESCRIPTION DE LA CARTE D'ESSAI

Le schéma synoptique de la carte d'essai que nous vous proposons est représenté à la **figure 13**. Ce synoptique représente ce que l'on peut faire de plus simple avec le circuit Fuji 88303. Pour le tri de la synchronisation nous avons recours à un très classique TDA 2595 et les circuits logiques de commande sont du type standard CMOS.

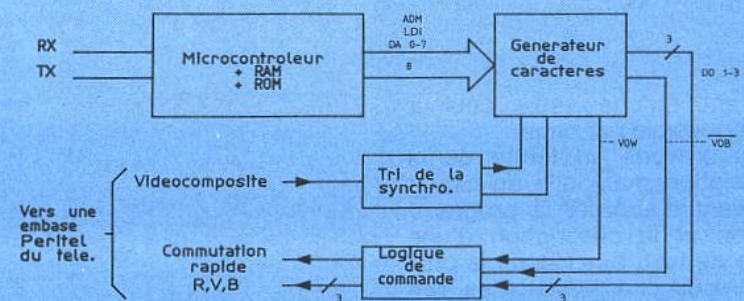


Figure 13 : Schéma synoptique application.

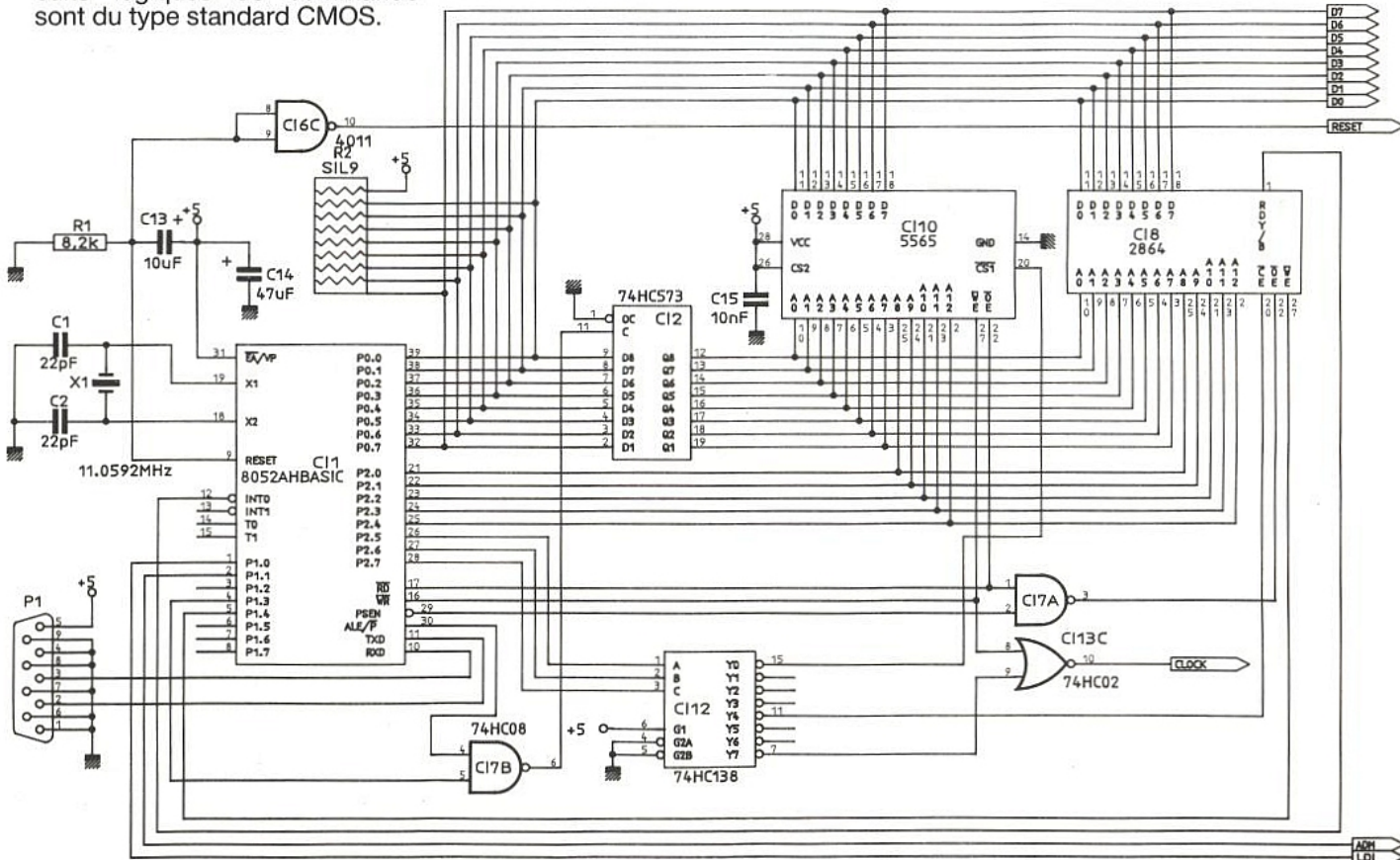


Figure 14 : Schéma de principe 1 (8052).

Schéma de principe

Le schéma de principe de la carte est scindé en trois schémas distincts, le générateur de caractères avec ses composants périphériques représentés à la **figure 14**, le schéma du sous-ensemble microcontrôleur représenté à la **figure 15** et finalement les schémas d'interface avec les entrées/sorties Péritel représentés à la **figure 16**. On reconnaît le circuit contrôleur avec ses principales entrées et sorties.

Les huit entrées de commande proviennent d'un sous-ensemble microcontrôleur. Nous utiliserons le 8052 AH Basic qui se prête particulièrement bien à un montage d'évaluation.

Le schéma de principe de l'ensemble microcontrôleur est représenté au schéma de la **figure 14**.

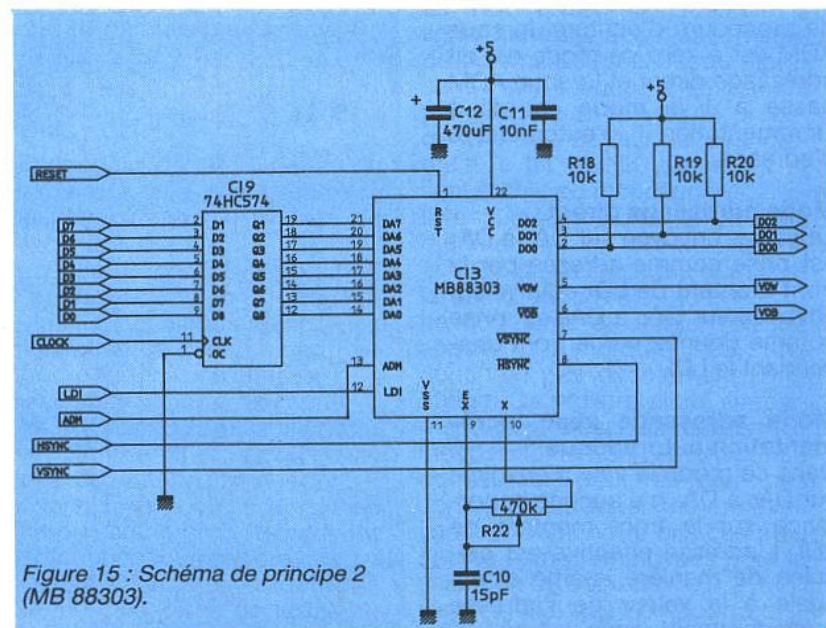


Figure 15 : Schéma de principe 2 (MB 88303).

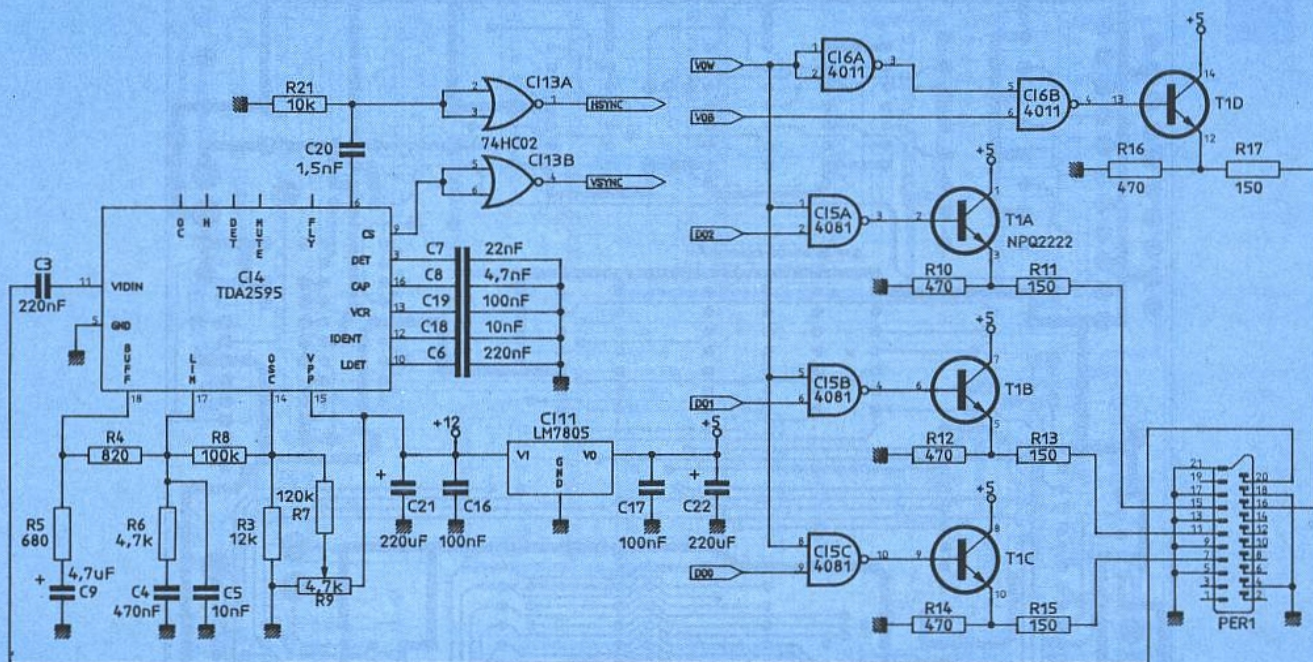


Figure 16 : Schéma de principe 3 (Synchro).

Il s'agit purement et simplement de l'application de ce contrôleur avec simplement quelques adjonctions mineures dues à l'interfaçage avec le MB 88303. Les sorties P1.0 et P1.1, broches 1 et 2 du microcontrôleur, sont envoyées vers les entrées LDI et ADM du MB 88303. Le signal de reset dû aux composants R1 et C13 est inversé par la porte U6C et envoyé vers l'entrée correspondante du MB 88303.

Le bus de données P0.0 à P0.7 est directement envoyé vers le circuit Fujitsu. Les données effectivement destinées au circuit Fujitsu seront latchées dans une bascule actionnée par le signal noté clock. Le signal d'horloge est une combinaison d'un signal de décodage d'adresse et du signal d'écriture WR.

Pour le microcontrôleur, le circuit MB 88303 peut être considéré comme une mémoire à écriture seulement, située à un endroit particulier du champ d'adresses. Le dialogue microcontrôleur-PC s'effectue classiquement via les deux lignes Rx-Tx.

Pour la translation des niveaux 0, +5 V en -12 V +12 V nous laissons le choix de la solution : circuit intégré Maxim par exemple ou plus simplement deux transistors.

La mémoire RAM est du type 8K8 et la mémoire programme est une E2PROM 8K8 type 2864 ou équivalent.

La mémoire E2PROM pourra à l'issue des essais être éliminée et remplacée par une 2764 bien meilleur marché. La mémoire 2864 est ensuite effacée et pourra servir à des développements ultérieurs.

Le schéma de l'ensemble contrôleur d'affichage est représenté à la figure 15.

Les informations issues du microcontrôleur, dans le cas où elles sont destinées au contrôleur d'affichage MB 88303, sont stockées dans l'octuple bascule U9. Les niveaux envoyés vers les entrées LDI et ADM valident et introduisent adresses et données dans le MB 88303 conformément au protocole décrit dans un précédent paragraphe.

Entre l'entrée EX et la sortie X on rencontre les éléments R22 et C10. Ces deux éléments fixent la fréquence de l'horloge interne.

Pour la valeur nominale de cette fréquence, 6 MHz, le potentiomètre est voisin de la position donnant la résistance maximale et la valeur du condensateur C10 n'a que peu d'influence et peut varier de 15 à 68 pF selon nos essais.

Les trois sorties à drain ouvert DO0 à DO2 reçoivent trois charges externes : R18 et R20.

Finalement l'interface avec le téléviseur se compose de deux signaux de sortie VOB et VOW et de deux signaux d'entrée HSYNC et VSYNC.

Ces quatre signaux vont ou proviennent de l'ensemble dit de

synchronisation dont le schéma est représenté à la figure 16.

Le schéma de la figure 16 regroupe deux sous ensembles ayant chacun une ou plusieurs liaisons avec la prise Péritel.

Le premier de ces sous ensembles est le générateur de synchronisation bati autour d'un classique TDA 2595.

La synchronisation trame est disponible à la broche 9 et inversée par la porte U13 B.

La synchronisation ligne est disponible à la broche 6, la composante continue éliminée par C20 et l'impulsion est inversée par la porte U13A.

En fait à la broche 6, on dispose de l'impulsion sandcastle, ce qui dans le cas du contrôleur d'affichage n'a aucune espèce d'importance. Les deux signaux HSYNC et VSYNC sont envoyés vers le MB 88303, figure 15.

Il ne reste qu'à exploiter les cinq signaux de sortie du MB 88303 : VOB, VOW et les trois signaux DO0 à DO3.

Le signal VOW combiné aux signaux DO0 et DO2 constitue les signaux utiles pour l'affichage. Ces signaux sont envoyés vers les entrées R, V, B de la prise Péritel.

Le signal VOW combiné avec VOB constitue la commande de sélection des signaux externes, c'est-à-dire le signal de commutation rapide.

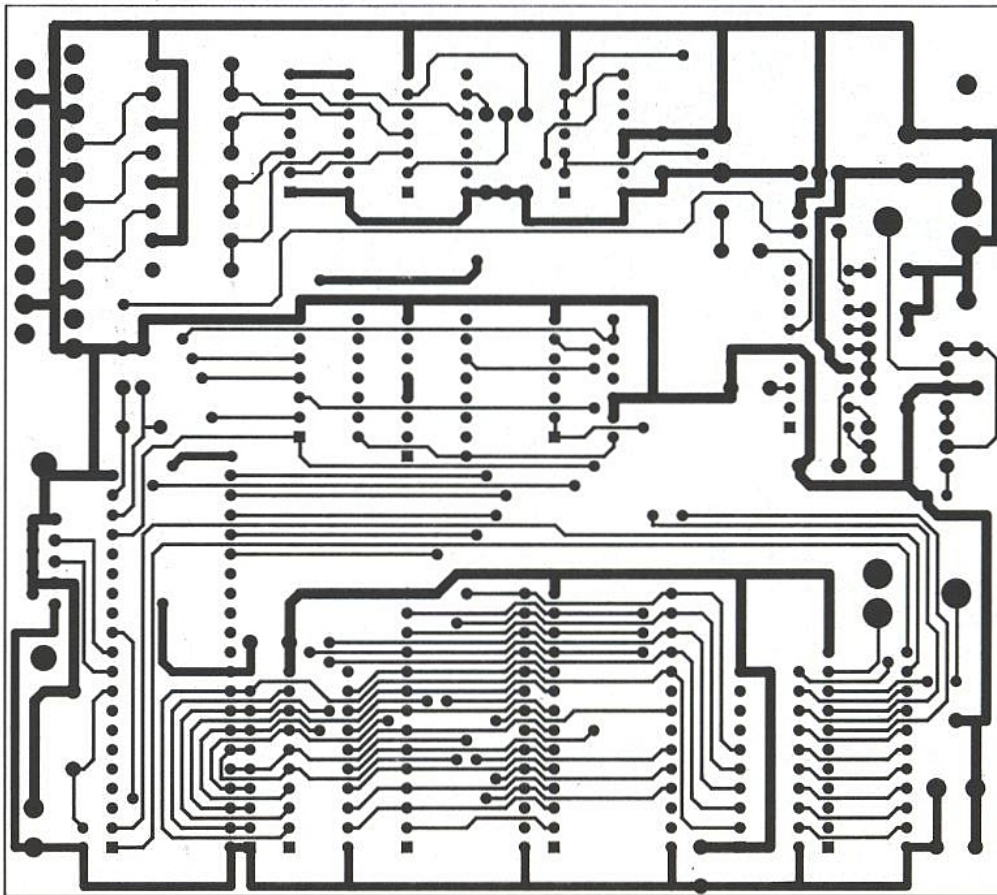


Figure 17 : Pistes côté cuivre.

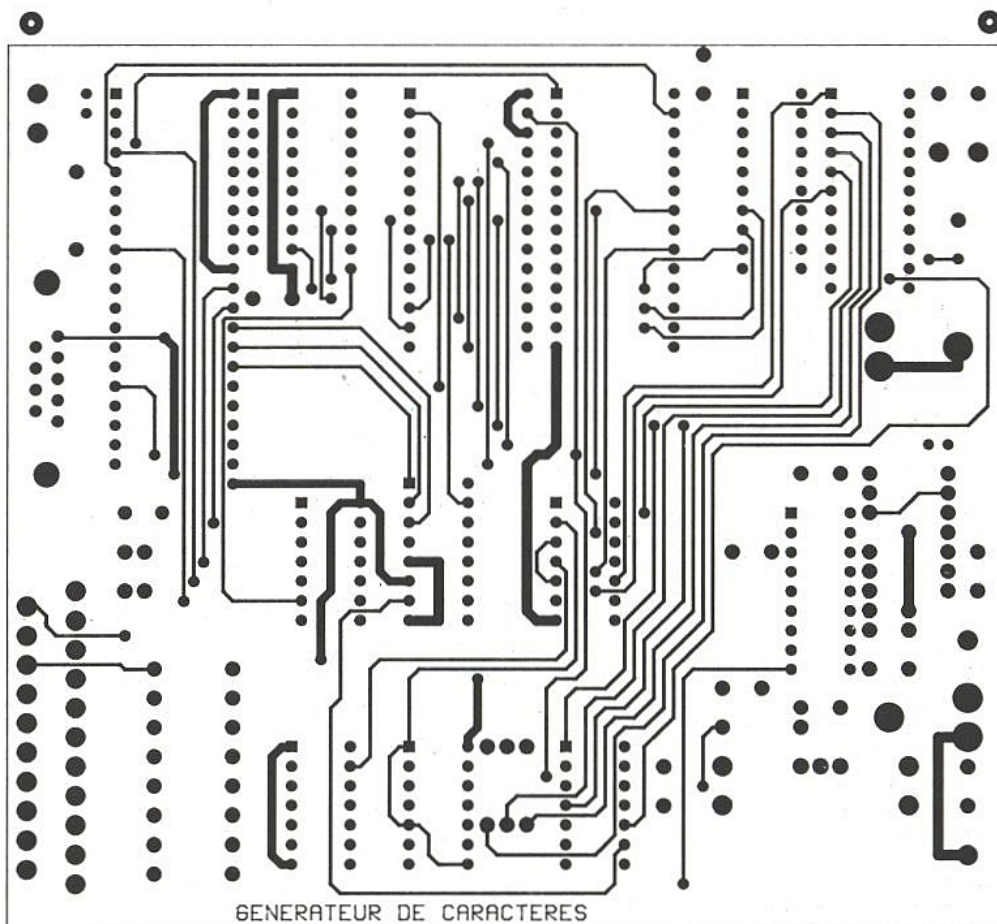


Figure 18 : Pistes côté composants.

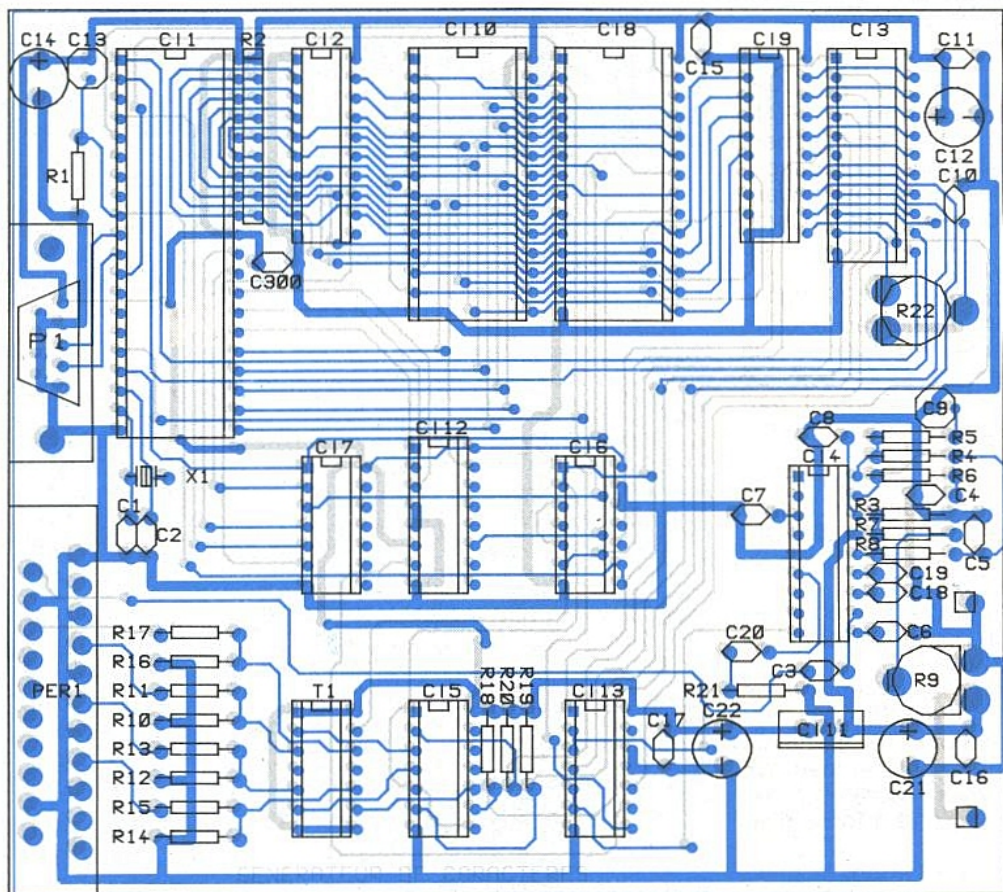


Figure 19 : Implantation des composants.

Nous en avons terminé avec la description du schéma de principe et nous pouvons rapidement passer à la réalisation pratique puis à la programmation.

REALISATION PRATIQUE

Tous les composants des figures 14, 15 et 16 sont implantés sur une carte double face de faibles dimensions.

L'équipement de la carte ne pose aucun problème, tous les composants sont traditionnels et les circuits intégrés peuvent tous être montés sur support.

Bien évidemment en cas de demande suffisante il nous sera possible de vous fournir le circuit imprimé double face à trous métallisés étamé et percé.

Pour ce circuit le tracé des pistes côté cuivre est représenté au schéma de la **figure 17**, côté composants à la **figure 18** et l'implantation des composants à la **figure 19**.

Mise sous tension et réglages

On applique une tension continue filtrée de valeur voisine de + 15 V DC. Comme d'habitude on s'assure que la consommation n'est pas excessive et qu'il

n'y a pas d'échauffement anormal.

Pour que la carte devienne opérationnelle, deux éléments doivent être réglés : résistance ajustable R22 et potentiomètre ajustable R9.

Ces deux réglages peuvent être faits avec ou sans injection d'un signal vidéocomposite.

R9 est ajusté de manière à obtenir un signal de synchronisation ligne ayant une période de 64 μ s. Ce signal est observé à la broche 6 du TDA 2595.

R22 est ajusté de manière à ce que la fréquence de l'oscillateur interne du MB 88303 soit assez voisine de 6 MHz.

Pour cet oscillateur la tolérance est assez grande et l'on peut admettre au moins plus ou moins dix pour cent.

Cette valeur définit la largeur du pixel. Une modification de la fréquence de l'oscillateur n'a pour effet que d'étirer ou compresser les caractères dans le sens de la largeur.

Plus la fréquence augmente et plus les caractères sont comprimés, plus la fréquence diminue et plus les caractères sont étirés, telle est la loi qui lie largeur du pixel et fréquence.

Sauf circuit imprimé d'une qualité déplorable, la mise en route

de cette carte est donc un jeu d'enfant. Evidemment il n'y a pas encore de caractères affichés mais rassurez-vous cela ne va pas tarder.

La carte doit être reliée d'une part au téléviseur et d'autre part à une console ayant une sortie RS 232.

La liaison carte-téléviseur est assurée par un câble Péritel-Péritel totalement câblé ayant les entrées/sorties vidéo et audio croisées. Ce type de câble est un accessoire vidéo standard.

Si ce câble standard manufacturé vous semble un peu cher - c'est en général le cas - vous pourrez fabriquer votre câble mais cette manipulation est prodigieusement "rasoir".

Pour la liaison carte console nous avons prévu un connecteur DB9.

Sur ce connecteur, en plus des fils RX et TX, on trouve l'alimentation 0, + 5 V destinés au translateur de niveau.

Pour la console il existe de nombreuses solutions, véritable console style VT 100, Minitel ou PC.

La dernière solution est certainement la plus pratique.

Programmation du système

Avant de passer à la programmation on doit s'assurer que l'ensemble microcontrôleur + RAM + E2PROM est parfaitement opérationnel. Nous vous suggérons donc les opérations suivantes où l'on suppose n'avoir aucune connaissance du contenu de l'E2PROM.

Enlever la mémoire E2PROM de son support. Alimenter la carte et la console. Appuyer sur la barre espace de la console. Le micro doit obligatoirement renvoyer sa signature par le message MCS Basic etc...

Pour s'assurer que toute la mémoire est présente, on frappe le message suivant : ?MTOP, auquel on est censé obtenir la réponse suivante : 8191.

La mémoire 8K8 a été reconnue comme telle par le microcontrôleur, tout est OK.

Avec la carte sous tension on place la mémoire E2PROM.

Cette opération ne présente aucun risque ni pour la mémoire ni pour le micro surtout si on dispose un support à force d'insertion nulle.

Il suffit alors de frapper le message PROG1 qui inscrit dans l'E2PROM deux variables définissant la vitesse de transfert entre le micro et la console.

Cette opération est à la fois la plus sûre et la plus efficace pour le démarrage de l'ensemble. En effet, n'ayant aucune connaissance des deux valeurs stockées dans les deux premiers octets de la mémoire il est impossible de calculer la vitesse de transfert micro-console.

Même dans le cas où la mémoire peut être lue sur un système auxiliaire il y a peu de chance pour que ces deux variables correspondent à une vitesse standard 300, 600, 1200, 2400 etc... bauds.

Après PROG1 les nouvelles valeurs définissant la vitesse de transfert sont stockées et il ne sera plus nécessaire de répéter cette opération.

Nous vous proposons, dernière étape avant la programmation réelle du MB 88303, la frappe et l'exécution d'un programme d'effacement de l'E2PROM (figure 20).

Ce programme efface la mémoire en écrivant zéro à toute les adresses, excepté les deux premières concernant la vitesse c'est évident.

L'exécution de ce programme est assez longue mais nécessaire si l'on souhaite travailler dans de bonnes conditions.

```

10 REM PROGRAMME D'EFFACEMENT DE L'E2PROM 8K.8
20 REM LES INFORMATIONS CONTENUES EN 8001H ET 8002H
30 REM FIXANT LA VITESSE DE TRANSFERT
40 REM SONT CONSERVEES
50 DBY(44)=XBY(296) : DBY(65)=XBY(297)
60 DBY(27)=A0H : DBY(25)=00H
70 DBY(26)=80H : DBY(24)=02H
80 DBY(31)=20H : DBY(30)=00H
90 PGM

```

Figure 20 : Programme d'effacement.

```

list
5 REM PROGRAMME D'ESSAI GENERATEUR DE CARACTERES
6 Z=0F000H
7 FOR A=0 TO 179
8 D=0FH
9 GOSUB 1000
10 NEXT A
12 A=180 : D=010H : GOSUB 1000
14 A=181 : D=010H : GOSUB 1000
16 A=182 : D=070H : GOSUB 1000
18 A=183 : D=003H : GOSUB 1000
20 A=64 : D=14H : GOSUB 1000
30 A=65 : D=00H : GOSUB 1000
40 A=66 : D=03H : GOSUB 1000
50 A=67 : D=08H : GOSUB 1000
60 A=68 : D=11H : GOSUB 1000
70 A=69 : D=0FH : GOSUB 1000
80 A=70 : D=12H : GOSUB 1000
90 A=71 : D=08H : GOSUB 1000
100 A=72 : D=00H : GOSUB 1000
110 A=73 : D=10H : GOSUB 1000
120 A=74 : D=15H : GOSUB 1000
130 END
1000 REM ROUTINE D'ECRIURE VERS LE MS 88303
1010 PORT1=0FCH
1020 XBY(2)=A
1030 PORT1=0FDH
1040 XBY(2)=D
1050 PORT1=0FCH
1060 RETURN

```

READY
>

Figure 21 : Programme général.

Programme type d'écriture d'une page de caractères

Le listing du programme d'écriture dans le circuit Fujitsu est donné à la figure 21.

L'architecture de ce programme est extrêmement simple et devra être adoptée dans le cas général. Vu de la carte microcontrôleur le circuit Fujitsu MB 88303 est un circuit de sortie adressé dans le dernier segment de 8K octets du plan mémoire. Pour le microcontrôleur 8052 AH Basic ce plan vaut 64K octets. Il en résulte que toute sortie du microcontrôleur effectuée à l'adresse 65535 est valide pour le MB 88303.

La ligne 6 fixe cette adresse. Le sous-programme compris entre les lignes 1000 et 1060 est essentiel. Ce sous-programme écrit les données D à l'adresse A. On se situe donc dans le cas du mode d'adressage direct. Ceci explique pourquoi PO.1 est à zéro en permanence et PO.0 passe de 0 à 1 pour valider les adresses et de 1 à 0 pour valider les données.

Les lignes 7 à 10 concernent la remise à zéro de la mémoire RAM interne du MB 88303. Cette

remise à zéro est impérative à chaque début de programme ou à chaque fois que l'on remplace une page par une autre.

Cette opération de remise à zéro s'effectue en garnissant tous les registres caractères de 0 à 179 par la donnée correspondant à un caractère transparent.

On passe ensuite à l'écriture des quatre registres spéciaux 180 à 183.

A la ligne 12, la position horizontale de la fenêtre d'incrustation est fixée à 010H. A la ligne 14 la position verticale de cette fenêtre est fixée à la même valeur : 010H.

A la ligne 16 on sélectionne les attributs d'affichage et la taille des caractères, avec la valeur 070H on sélectionne les caractères les plus petits, le premier ciblé vaut 7 et signifie que l'on autorise l'affichage, éventuellement le clignotement et que les caractères sont affichés sur un fond noir.

Finalement la ligne 18 termine la seconde partie du programme.

A la ligne 18 deux des trois sorties d'usage général passent à 1 ce qui pour notre application correspond à la validation du vert et du bleu. Les caractères sont donc blanc sur fond noir.

Les lignes 20 à 120 concernent le message à afficher et nous vous laissons la surprise.

Comme on le constatera les lignes 12 à 120 ont la même structure, définition de l'adresse, de la valeur à écrire à cette adresse et envoi de ces paramètres vers le sous-programme d'écriture dans le MB 88303.

Pour des programmes personnalisés nous vous conseillons d'adopter la même structure qui se décompose de la manière suivante :

- remplissage de caractères transparents, adresse 0 à 179.
- écriture dans les registres spéciaux 180 à 183.
- écriture du message de 0 à 179.

En combinant les possibilités offertes par les timers internes du 8052 on peut générer un grand nombre de pages défilant de manière cyclique, des messages mobiles etc...

Il est aussi possible d'agir sur la taille, la couleur ou le clignotement du caractère.

Arrivés à ce stade vous pouvez laisser libre cours à votre imagination.

Si vos enfants sont fascinés par la télévision, hélas il y en a, vous n'aurez aucune difficulté à générer un message les invitant à se diriger vers leur chambre en cas de dépassement de l'heure autorisée.

Cette première application en forme de gadget ou de jeu pourra évidemment laisser la place à de nombreuses applications plus professionnelles : publicité, vidéosurveillance etc...

Dans notre application un circuit de tri de synchronisation TDA 2595 pilote le contrôleur d'affichage MB 88303 : signaux sync H et sync V.

Le contrôleur peut être utilisé dans des systèmes, non TV, et s'insérer sur un bus R, V, B, sync H, sync V entre une carte graphique et un moniteur.

L'interface logique à réaliser est rudimentaire, inversions des synchro si nécessaires et portes logiques ou analogiques sur les signaux de couleur.

Une autre application intéressante est la prise de vue d'écran. Dans l'exemple d'une publication, d'un rapport ou d'une pré-

sentation sur un projecteur une ou deux lignes de caractères peuvent remplacer une portion d'image.

Ces lignes sont alors utilisées pour un titre ou une légende.

Il va de soi que ce composant se prête particulièrement bien à un emploi dans tout périphérique vidéo et nous regrettons de ne pas avoir pensé à un tel circuit lors de la conception du commutateur Péritel présenté il y a quelques mois... Ce n'est peut-être que partie remise.

Nous retrouverons le MB 88303 dans le prochain numéro consacré à un sous-titre pour cassettes vidéo. Au signal original Secam, Pal ou SVHS on additionnera une page de caractères. Le signal résultant sera du type PAL, on pourra ainsi conserver ses cassettes avec titres, dates et commentaires variés.

François de DIEULEVEULT.

Nomenclature

Résistances

R₁ : 8,2 kΩ
 R₂ : Réseau SIL 10 kΩ
 R₃ : 12 kΩ
 R₄ : 820 Ω
 R₅ : 680 Ω
 R₆ : 4,7 kΩ
 R₇ : 120 kΩ
 R₈ : 100 kΩ
 R₉ : 4,7 kΩ
 R₁₀, R₁₂, R₁₄, R₁₆ : 470 Ω
 R₁₁, R₁₃, R₁₅, R₁₇ : 150 Ω
 R₁₈, R₁₉, R₂₀, R₂₁ : 10 kΩ
 R₂₂ : 470 kΩ

Condensateurs

C₁, C₂ : 22 pF
 C₃, C₆ : 0,22 μF
 C₄ : 0,47 μF
 C₅, C₁₁, C₁₅, C₁₈ : 10 nF
 C₇ : 22 nF
 C₈ : 4,7 nF
 C₉ : 4,7 μF/10 V
 C₁₀ : 15 pF
 C₁₂ : 470 μF/10 V
 C₁₃ : 10 μF/10 V
 C₁₄ : 47 μF/10 V
 C₁₆, C₁₇, C₁₉ : 100 nF
 C₂₀ : 1,5 nF
 C₂₁, C₂₂ : 220 μF/16 V

Circuits intégrés

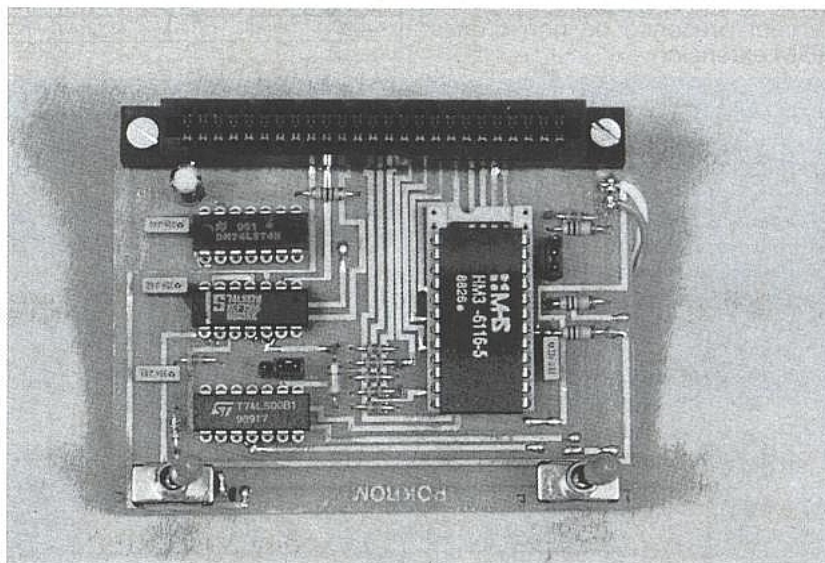
U₁ : 8052AHBASIC
 U₂ : 74HC573
 U₃ : MB 88303
 U₄ : TDA 2595
 U₅ : 4081
 U₆ : 4011
 U₇ : 74HC08
 U₈ : 2864 EPROM
 U₉ : 74HC574
 U₁₀ : 5565 RAM statique
 U₁₁ : LM7805
 U₁₂ : 74HC138
 U₁₃ : 74HC02

Divers

P₁ : connecteur DB9
 PER₁ : embase Péritel
 T₁ : 2N2222
 X₁ : Quartz 11,0592 MHz

POKROM et les CPC

Si à l'allumage de votre CPC 464 / 664 / 6128 AMSTRAD, vous souhaitez (comme le BASIC Locomotive) disposer immédiatement de vos RSX préférées : nouvelles commandes, Sprite, texte... ou Booter des programmes contenus dans des mémoires supplémentaires, améliorer et augmenter le système d'exploitation (ex : mini GEM, Booter le CPM, etc...), c'est POKROM qu'il vous faut ! Cette carte est à même d'assurer toutes les fonctions décrites et bien d'autres... Elle augmentera aussi la mémoire morte de votre CPC de 2 ou 8 K octets.



Il existe actuellement dans le commerce des cartes appelées "ROM extensions" ou "cartouches CPC", qui utilisent comme composant principal une EPROM. De ce fait, elles imposent les contraintes de programmation des EPROM's : disposer d'un programmeur, d'un effaceur, de beaucoup de temps pour les transferts et les manipulations. C'est bien lourd pour la mise au point des programmes et les tests !

Notre interface POKROM va rendre désormais la programmation des ROM extensions plus facile, plus rapide et pour un coût - avec une mémoire 2 Ko (6116) - dérisoire.

LES POSSIBILITES DE POKROM

Deux types de mémoires statiques peuvent prendre place sur le "support composant" de la carte : une 2 kO :6116-2) ou 8 kO (6264-2).

Le choix s'effectuera par déplacement d'un cavalier.

La possibilité d'être un véritable SUPPORT EPROM 8 k pour CPC a été prévue, ce qui permettra lorsque tout sera au point d'utiliser POKROM comme lecteur d'EPROM 8 k (2764).

Un inverseur ECRITURE/LECTURE autorise le dialogue en RAM ou l'émulation ROM EXTENSION - SUPPORT EPROM.

Un deuxième inverseur permet de déconnecter l'interface et

donc la rendre "invisible" à l'ordinateur lors de la mise sous tension.

Une pile bas de gamme 4,5 V sauvegardera "en STAND-BY" les données de la RAM statique lorsque l'ordinateur sera éteint. La longévité de sauvegarde est d'au moins un mois. On pourra la doubler en choisissant une pile alcaline.

Bref rappel

L'espace mémoire réservé aux ROMS extensions se situe de &C000 à &FFFF. Un numéro est attribué pour chacune d'elles, codé sur le bus de données. Sur 6128, un maximum de 251 ROMS extensions est autorisé. La ROM disquette (AMSDOS) a le numéro 7, celle du BASIC 0 (système). Sur 464, 252 ROM extensions peuvent être connectées, car la ROM disquettes n'est pas intégrée (figure 1).

&A000	&4000	&8000	&C000	&FFFF
RAM	RAM	RAM	RAM VIDEO	
ROM SYSTEME			ROM BASIC No 0	
			ROM DISC No 7	
			ROM EXT	

Figure 1

Principe

Le Kernel (noyau du système d'exploitation) vérifie à chaque allumage de votre CPC la présence d'éventuelles ROM exten-

sions connectées. Pour cela, un programme émet à une adresse de sortie réservée à cet effet, un octet (numéro de ROM) sur le bus de données. Il lit ensuite la première case mémoire de la ROM extension qui, suivant son contenu indiquera si il y a effectivement présence ou non d'une ROM extension.

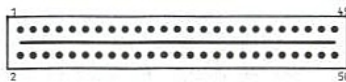


Figure 2 : Brochage partiel du connecteur.

3:A15	7:A11	11:A7	15:A3	19:D7	23:D3	2 & 49:GND	32:RD
4:A14	8:A10	12:A6	16:A2	20:D6	24:D2	27:VCC	33:WR
5:A13	9:A9	13:A5	17:A1	21:D5	25:D1	28:MREQ	41:RESET
6:A12	10:A8	14:A4	18:A0	22:D4	26:D0	31:TORQ	43:ROMDIS

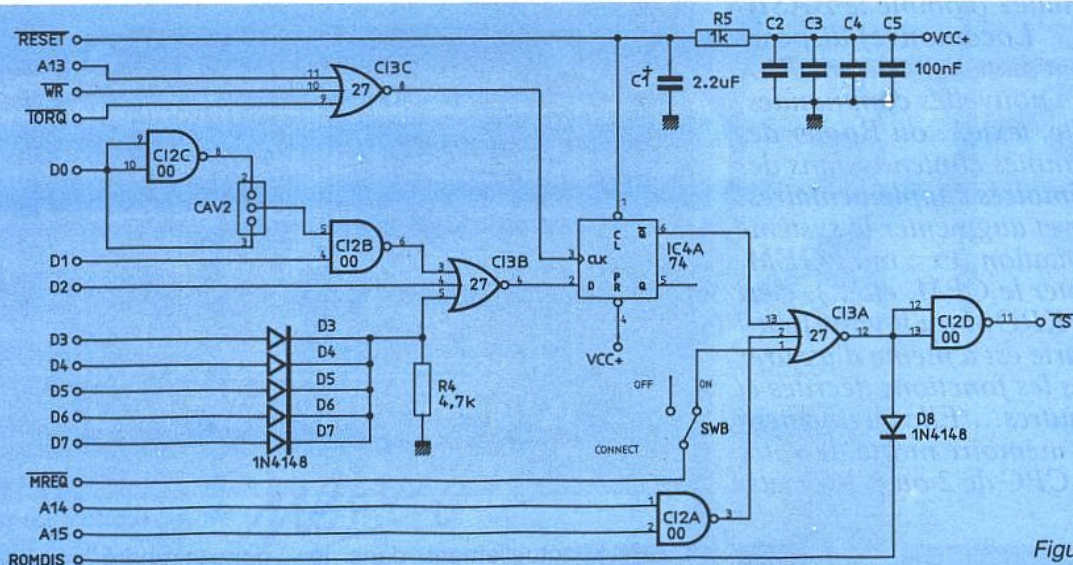


Figure 3

Si oui, il en initialisera les RSXs. L'octet émis (le numéro de ROM) commence à 7 pour un 464 et à 15 pour un 6128. Il est décrémenté jusqu'à 0 (le BASIC final) afin de vérifier chacune d'entres elles. Donc toutes les ROM extensions supérieures à 7 ou à 15 suivant le CPC ne seront pas initialisées à la mise sous tension. On pourra pourtant y accéder par l'intermédiaire d'un programme adéquat.

SCHÉMA DE L'INTERFACE

Les signaux nécessaires à la carte se trouvent (heureusement... !) sur le port extension, situé à l'arrière des CPCs. La figure 2 en donne le brochage partiel (seuls les signaux utilisés sont mentionnés).

Les curieux s'interrogeront tout de suite sur le rôle de ROMDIS : ce signal est connecté sur la pin OE barre de la ROM interne Amstrad, maintenue à 0V par une résistance. Ceci nous permettra de déconnecter la ROM interne, en y appliquant un niveau haut. Commençons par l'analyse du codage de CS barre, Chip Select de la mémoire supplémentaire POKROM (voir schéma figure 3). Le bus de données code le numéro de ROM. Nous nous sommes laissé la possibilité de connecter 2 interfaces POKROM. Les numéros de ROMS possibles se sélectionne-

ront grâce au cavalier inverseur 2 chargé de décoder un 2 ou un 3 (voir figure 4). On a donc, quel que soit le numéro choisi, D1 haut, et D2 à D7 bas.

Seul D0 changera d'état suivant le numéro désiré. Les bits de données D3 à D7 passent par une porte à diodes formant un OU logique. Une telle porte est bien plus facile à mettre en œuvre qu'une succession de OU(s) intégrés. La résistance R4 polarise la sortie au 0V lorsque toutes les entrées sont bloquées. Cette sortie est appliquée à une des entrées de la porte IC3B (NOR à 3 entrées). Le bit D2 est directement amené sur la deuxième entrée d'IC3B. Nous décodons D0 et D1 au niveau haut avec CAV2 en position 3, par la porte NAND IC2B. Elle nous délivrera un état bas que nous appliquons à la troisième entrée d'IC3B.

CAV2 en position 2 inverse D0 par la porte NAND IC2C. La sortie IC3B délivrera un niveau haut au moment précis où le bus de données présentera le code (l'octet) sélectionné par le cavalier. Donc deux numéros de ROM extension sont possibles (numéro 2 ou numéro 3). Attention, deux cartes POKROM nécessiteront une alimentation externe afin de ne pas tirer exagérément sur le 5V du CPC.

Cette information issue de IC3B

	D0	D1	D2	D3	D4	D5	D6	D7
2:	0	1	0	0	0	0	0	0
3:	1	1	0	0	0	0	0	0

Figure 4

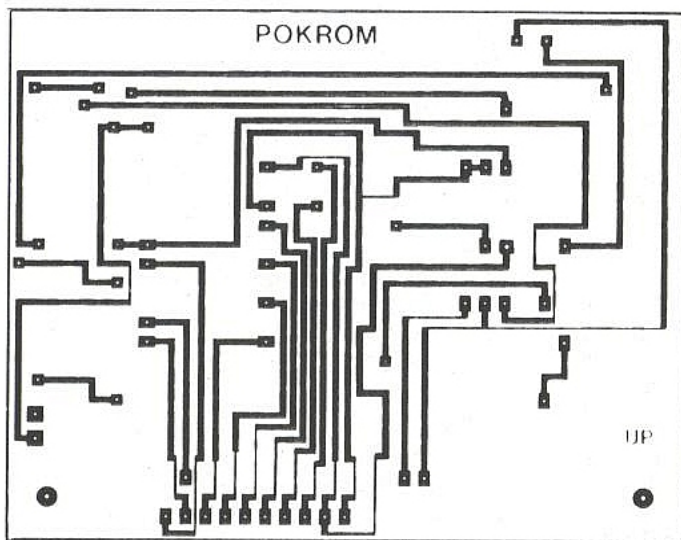
doit être mémorisée pour autoriser l'initialisation et l'accès à la ROM extension sélectionnée. Pour cela, le Kernel utilise une adresse réservée à cet effet en positionnant A13 à l'état bas. Nous mémoriserons alors la sortie IC3B dans la bascule IC4A. Le signal de transition bas-haut de la bascule est confié à la porte IC3C qui décode A13, IORQ barre (demande d'entrée-sortie), WR barre (écriture sur le bus de données), à l'état bas.

Un montage temporisateur R5-C1 est placé sur le RESET barre du CPC et de la bascule IC1A. Lorsque le Kernel, pour accéder à POKROM, émettra à l'adresse réservée le bon numéro sur le bus de données, la sortie Q barre de la bascule passera au niveau bas. Un accès à une autre ROM extension, ROM basic ou ROM disquette délivrera à la sortie Q barre un état haut.

Pour adresser notre ROM extension dans la zone réservée à cet effet (&C000 à &FFFF, voir figure 5), nous décodons les bits A14 et A15 à l'état haut par l'intermédiaire de la porte NAND IC2A. Sa sortie est connectée à la première entrée de la NOR IC3A. MREQ barre (demande de lec-

Les résistances R_1 , R_2 , R_3 maintiennent grâce à la pile, un niveau haut sur les signaux de commandes quand l'ordinateur est éteint : placée en stand-by, la mémoire statique conserve son contenu.

La **figure 7** représente le circuit imprimé double face et son implantation. On pourra aisément se passer de trous métallisés si on utilise de la barrette sécable pour construire les supports des circuits intégrés. Le connecteur à wrapper sera placé côté composants et stabilisé à 5 mm du CI au moyen de deux colonnettes. Si on apporte un peu de soin à la réalisation, le fonctionnement de POKROM est assuré une fois la dernière soudure refroidie.

[illegible]

The schematic diagram shows the CAV1 microcontroller connected to a 28-pin support package. The package pins are labeled A12, A7, A6, A5, A4, A3, A2, A1, A0, D0, D1, D2, D7, D6, D5, D4, and D3. The CAV1 chip has pins for LIT, SWA, WR, RD, CS, and RD. Resistors R1, R2, and R3 are 10k. Diodes D1 and D2 are 1N4148. The circuit is powered by OVCC+ and OVCC-.

Figure 6

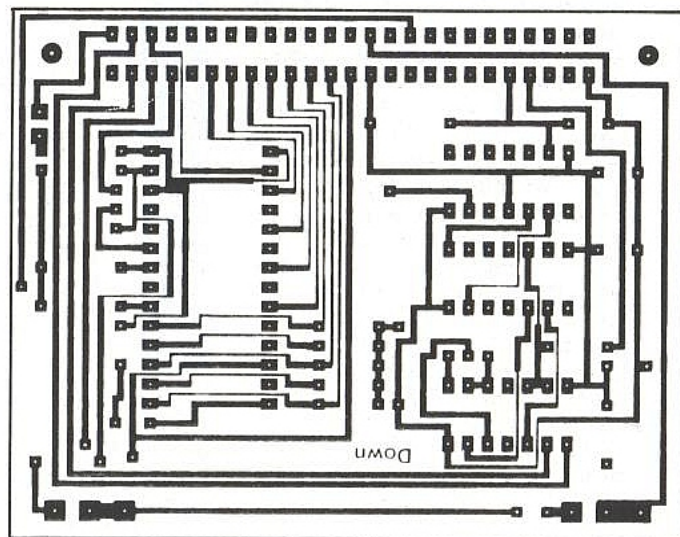


Figure 7

ELECTRONIQUE RADIO PLANS 517 41

ATTENTION : ne JAMAIS insérer ni retirer POKROM le CPC allumé (idem pour toutes les autres interfaces d'ailleurs).

LES PROGRAMMES

ROMPOL.BIN (figure 8)

Ce court programme vous permettra d'écrire ou lire dans votre ROM extension.

Nous utilisons pour cela la commande assembleur RST &18. Elle configure l'espace mémoire de &C000 à &FFFF en y connectant la ROM extension choisie.

L'instruction RST &18 est suivie immédiatement de l'adresse sur deux octets, (adresse du programme à exécuter sous la configuration mémoire). Le troisième octet indique le numéro de ROM extension.

ROMPOK.BIN est placé exclusivement en &A000. L'appel du programme se fait par un CALL &A000, X, Y, Z. La valeur X représente l'adresse de départ des données que vous voulez transférer dans POKROM (préalablement logées en mémoire). L'adresse d'arrivée (Y) pour les données à transférer pourra se situer de &C000 à &C7FF ou &DFFF suivant la mémoire engagée dans le support de POKROM.

La longueur du programme est représentée par la valeur Z. Une lecture des données dans POKROM sera possible si vous mettez une valeur de départ située en ROM extension (&C000 à &FFFF).

ROMRSX.BIN (figure 9)

Ce programme vous présente la structure pour intégrer des RSXs dans POKROM, disponibles dès l'allumage. Deux RSXS (IN1, IN2) sont données à titre d'exemple. Elles afficheront soit un "A", soit un "B". ROMRSX.BIN sera transféré dans POKROM par ROMPOK.BIN. Les programmes qui doivent figurer dans une ROM extension sont assemblés à une adresse relative à &C000, comme pour ROMRSX.BIN.

Les quatre premiers octets sont utilisés par le système d'exploitation, ensuite les 5 et 6^e octets représentant l'adresse où se trouve la table ASCII des noms RSX.

Suivent les sauts "JP" aux programmes correspondant à chaque RSX (ex : le 1^{er} saut correspond à la 1^{ère} RSX dans la table ASCII, le 2^e saut à la 2^e RSX, etc...).

La première RSX est auto-exécutée à l'allumage de l'ordinateur, ce qui permettra de booter modification ou programme.

```
ORG &A000
CP 3
RET NZ
LD H,(IX+5)
LD L,(IX+4)
LD D,(IX+3)
LD E,(IX+2)
LD B,(IX+1)
LD C,(IX+0)
RST &18
DEFW BLOC
RET
BLOC DEFW PROG
DEFB 3
PROG LDIR
RET
```

; y a t-il 3 paramètre x,y,z
;
; chargement des paramètres
; restart &18
; adresse du bloc paramètre
; fin
; adresse prog sous rom connectée
; n° de rom extension à connecter
; transfert

Figure 8 : ROMPOL. BIN

```
ORG &C000
DEFB 01
DEFB 00
DEFB 00
DEFB 00
DEFW TABLE
JP N1
JP N2
TABLE DEFW N
DEFB "1"&B0
DEFW N
DEFB "2"&B0
N1 LD A,65
CALL &BB5A
RET
N2 LD A,66
CALL &BB5A
RET
```

; assemblage relative à &C000
; bloc 4 octets pour system
; adresse de la table ascii rsx
; saut au programme 1er rsx (booter)
; saut ,, ,, 2eme rsx
; rsx in1 (bit 7 a 1)
; rsx in2 ,, ,,
; programme rsx in1
; programme rsx in2

Figure 9 : ROMRSX. BIN

```
5 -TEST.BAS
10 MEMORY &FFFF
20 MODE 2:PRINT"-Programme test-"
30 LOAD "romrsx.bin",&6000
40 LOAD "rompok.bin",&A000
50 INPUT "Numero attribue par le cavalier 2 pour POKROM (2 ou 3):"N
60 IF N=2 OR N=3 THEN GOTO 70 ELSE GOTO 50
70 POKE &A01B,N
80 INPUT "Capacité de la mémoire (2Ko ou 8Ko):"C
90 IF C=2 OR C=8 THEN GOTO 100 ELSE GOTO 80
100 IF C=2 THEN long=2047 ELSE long=8191
110 PRINT "Numero :";N; " Mémoire :";C;"Ko"
120 INPUT "Ok (o/n)";a$
130 IF a$="n" OR a$="N" THEN GOTO 50 ELSE GOTO 140
140 PRINT"Fermer les 2 inverseurs et appuyer sur touche":CALL &BB18
150 MODE 2:CALL &A000,&6000,&C000,long:MODE 2
160 PRINT"Ouvre l'inverseur SWA":CALL &BB18
170 PRINT"Pour le resultat faites un reset "
180 PRINT"Un 'A' doit apparaitre
```

Figure 10 : TEST.BAS

Tout de suite après les sauts se trouve la table des RSXs : elle représente les caractères majuscules, codés en ASCII, des RSXs. Le dernier caractère de chaque RSX a son bit 7 à 1 pour marquer la fin. Ceci est obtenu en ajoutant &80.

TEST.BAS (figure 10)

Ce programme vous permettra de vous assurer du bon fonctionnement de l'interface et des programmes. Il charge les deux fichiers binaires. Suivre scrupuleusement les instructions relatives aux états des inverseurs.

Le succès sera visible lors de la réinitialisation du CPC : un "A" en plus de la page habituelle indiquera le bon fonctionnement de POKROM. Les deux RSXs test seront disponibles : IN1, IN2.

CONCLUSION

Vous disposez maintenant d'une extension ROM, programmable instantanément, qui vous donne facilement la possibilité d'élaborer des programmes résidents dans vos CPCs.

Un grand merci à Jean Alary pour son aide précieuse.

Luc & Christian SOULARD

Nomenclature

R₁ à R₃ : 10 kΩ
R₄ : 4,7 kΩ
R₅ : 2,2 kΩ

Condensateurs

C₁ : 2,2 μF
C₂ à C₅ : 100 nF

Circuits intégrés

IC₁ : 6116-2 ou 6264-2 ou 2764
IC₂ : 74 LS 00
IC₃ : 74 LS 27
IC₄ : 74 LS 74

Diodes

D₁ à D₈ : 1 N 4148

Divers

Connecteur HE 902 (à wrapper)
6 picots + 2 cavaliers
2 inverseurs sur CI
1 pile plate 4,5 V

Supports

3 x 14 broches
1 x 28 broches
ou l'équivalent en barrettes sécables

Les antennes de télévision

En forêts denses sur les toits de nos villes, pointées vers l'horizon, ou isolées, dans la bourrasque, sur le pignon de nos fermes : les antennes de télévision. Quoi de plus banal ? Et pourtant tellement méconnues : combien de fanas de vidéo, d'intoxiqués de télé, d'accros de la radio et de zappeurs fous connaissent ne serait-ce que le B-A BA de ce modeste accessoire... ?

Que les rois de la Yagi me pardonnent, les as du doublet demi-onde m'absolvent, cet article n'est pas pour eux. Il s'adresse au profane pétillant de curiosité, avide de télévision et assidu d'Electronique Radio-Plans, à qui nous tenterons très modestement d'exposer, au fil de ces quelques pages, les principes de base qui régissent le fonctionnement d'antennes de télévision. Suivez le guide...

Figure 1 : le sommet d'un puissant émetteur de télévision. On remarquera les rangées de dipôles horizontaux.

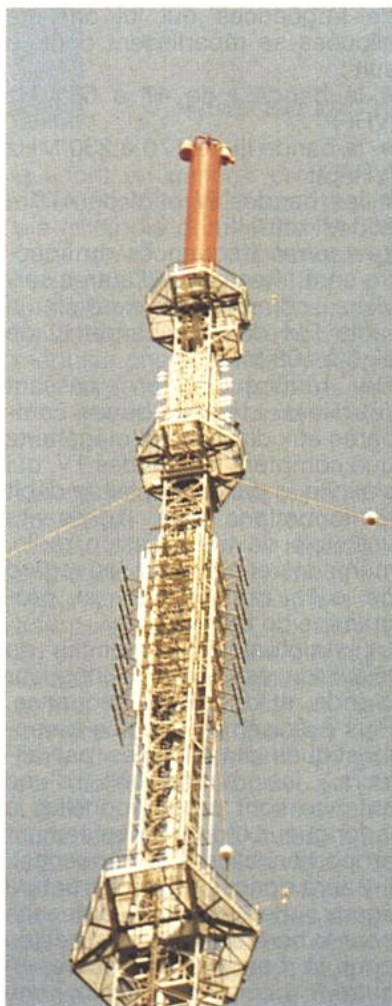


Figure 2 : Ensemble d'antennes de réception individuelle.



TÉLÉVISION ET TRANSMISSION HERTZIENNE

Nous ne reviendrons pas sur le choix historique qui a été fait de diffuser les programmes de télévision par voie hertzienne, ni sur les développements ultérieurs et complémentaires que sont la transmission de ces programmes par satellites de diffusion directe ou par l'intermédiaire des réseaux câblés.

Contentons-nous de rappeler que la manière la plus immédiate et initialement (compte tenu évidemment des acquis technologiques de l'époque) la plus rationnelle de transmettre les programmes a été de confier leur transport à des ondes électromagnétiques qu'un émetteur (figure 1, par exemple) rayonne vers des récepteurs individuels (figure 2) disséminés dans une zone de desserte dont l'étendue est directement dépendante de la puissance d'émission et de la qualité de propagation de l'onde sur le site.

L'anatomie des organes d'émission et/ou de réception de ces ondes électromagnétiques, les antennes qui nous occupent ici, découle bien évidemment directement de la nature et des propriétés physiques de ce type d'onde.

Rappelons rapidement qu'une onde électromagnétique n'est autre qu'une variation périodique rapide d'un champ électrique et d'un champ magnétique associés, imposée à l'espace environnant par un émetteur qui pour ce faire dissipe de l'énergie. La variation de ces champs due à cet émetteur, par exemple un conducteur électrique excité par un générateur sinusoïdal... une antenne donc ! ne se transmet pas instantanément à l'ensemble de l'espace, mais se déplace comme l'ébranlement de la surface d'une mare où l'on a jeté un caillou : nous sommes en présence d'une onde.

L'énergie que l'émetteur dépense pour provoquer cette onde se propage avec elle à la vitesse de la lumière, soit la bagatelle de 300 000 km/seconde.

Et les physiciens vous diront que tout ceci est admirablement décrit par les équations différen-

tielles d'un dénommé Maxwell (James Clerk de son prénom, 1831/1879), dont je vous fais grâce. Souvenons-nous simplement que dans le cas ordinaire d'une propagation dans le vide ou dans un mélange de gaz comme notre atmosphère, les champs électrique et magnétique sont perpendiculaires à la direction de propagation et perpendiculaires entre eux.

Par ailleurs, la vitesse de l'onde est si vertigineuse, que même pour des fréquences d'oscillation de l'onde très élevées, la longueur d'onde (distance sur l'axe de propagation entre deux points de même phase) est loin d'être microscopique. Pour une fréquence de 100 MHz soit cent millions de périodes par seconde, la longueur d'onde est de trois mètres ; à 1 GHz (10 fois plus...), elle est encore de 30 cm (10 fois moins...).

OCCUPATION SPECTRALE ET PLAN DE FRÉQUENCE

Compte tenu du débit important d'informations que représente un programme de télévision composé d'une image complète codée en SECAM par exemple et associée à une voie son, il va de soi qu'un ensemble de plusieurs programmes devant être transmis simultanément sur un même site représente un encombrement spectral important.

En effet, l'encombrement spectral est la plage de fréquence occupée par une onde lorsque celle-ci véhicule une information. Dans ce cas au lieu d'une fréquence unique stable le signal occupe, dans l'échelonnement des fréquences (ou spectre), une fourchette de fréquences d'autant plus large que le débit d'informations à transmettre est plus important (pour plus de détails sur les problèmes d'occupation spectrale, le lecteur se reportera à notre article "la modulation de fréquence" (ERP n° 484). Une image de télévision, mouvante et colorée nécessite un énorme débit d'informations. Un programme de télévision complet occupe, si l'on se conforme aux normes européennes de codage et de transmission analogique, une largeur spectrale de 8 MHz, et il en consommerait bien plus encore s'il était transmis sous forme numérique.

L'échelle des fréquences utilisées en transmission hertzienne est partagée entre différents types de services : radio et télédiffusion, radiotéléphones, CB, services de gendarmerie et de

police, balises radio, etc... La coexistence de tous ces services pose de graves problèmes d'encombrement spectral ; La télévision, de par les grands débits d'informations qu'elle réclame, est particulièrement gourmande dans ce domaine. Les bandes de fréquences qui lui ont été allouées se répartissent comme suit :

- la bande I de 47 à 68 MHz (VHF)
- la bande III de 170 à 230 MHz (VHF)
- les bandes IV et V de 470 à 860 MHz (UHF)

Les autres fréquences du spectre sont affectées à d'autres services, comme par exemple la radio FM dans la bande II, de 87,5 à 108 MHz.

On remarquera en passant l'étroitesse de cette bande comparée aux dizaines de mégahertz que comptent les bandes TV, qui s'explique par le très faible débit d'informations que représente une voie de transmission radio, même stéréophonique, en regard de celle requise par un programme de télévision.

La structure des antennes de télévision est liée à la longueur d'onde, et donc à la fréquence. Plus précisément, toutes caractéristiques étant égales par ailleurs, les dimensions d'une antenne sont proportionnelles à la longueur d'onde (inversement proportionnelles à la fréquence). Il y aura donc, à gain et structure égaux, de grandes antennes pour la bande I et de plus petites pour la bande V. Il faudra en outre, pour concevoir une antenne convenant à une large plage de fréquences, faire des compromis dégradant tel ou tel paramètre : une antenne "large bande" sera toujours moins bonne qu'une antenne "bande étroite", pour les fréquences pour lesquelles cette dernière aura été conçue.

Du dipôle élémentaire à l'antenne Yagi

Intéressons-nous maintenant à l'antenne elle-même. Sous sa forme la plus simple, celle-ci se réduit à un brin métallique droit unique à l'extrémité duquel on connecte, en général par l'intermédiaire d'un câble de raccordement, le circuit électronique qui injecte (dans le cas d'un émetteur) ou recueille (un récepteur) le signal.

Citons dans cette catégorie des antennes "fouet" la majorité des antennes de voiture. Il y a "couplage" entre le circuit électroni-

que et l'onde électromagnétique (dans le sens émission ou réception). Le couplage se fait de manière optimale avec une onde dont l'axe de propagation est perpendiculaire au brin d'antenne, et dont le champ électrique oscillant est parallèle au brin (le champ magnétique est alors perpendiculaire aux deux). Une antenne de voiture supposée verticale reçoit ainsi préférentiellement de manière omnidirectionnelle toute onde se propageant horizontalement dont le champ électrique reste vertical (champ dit "de polarisation verticale").

Le débit d'énergie échangé entre le circuit électrique "d'excitation" et l'onde est optimal à une fréquence où le brin mesure sensiblement le quart de la longueur d'onde : l'antenne fouet est dite en " $\lambda/4$ ". Une telle antenne rayonne si le brin émerge sensiblement perpendiculairement d'un conducteur électrique servant de référence des potentiels et connecté à la masse du circuit d'excitation. Dans le cas d'un véhicule, c'est la carrosserie qui joue ce rôle.

À la fréquence "d'accord" ou "de résonance" de l'antenne, correspondant à la condition sur la longueur d'onde énoncée plus haut, le transfert d'énergie du circuit d'excitation vers l'onde (ou réciproquement) est quasi total (si l'antenne est "bien adaptée").

Dans le cas d'une antenne rayonnant de manière omnidirectionnelle, le flux d'énergie est le même dans toutes les directions. Si maintenant le même circuit d'excitation alimente une association de conducteurs électriques, le débit maximal d'énergie qu'il peut fournir restera bien sûr le même. Si la nouvelle antenne ainsi constituée n'est pas isotrope (omnidirectionnelle dans tous les plans), le flux d'énergie rayonné sera maintenant supérieur à celui de l'antenne isotrope dans certaines directions et inférieur à celui-ci dans d'autres, de manière à maintenir un "bilan" constant.

La **directivité** ainsi obtenue s'accompagne d'un **gain d'antenne** qui caractérise l'accroissement de flux obtenu dans la direction préférentielle de rayonnement.

On s'est bien sûr ingénié à obtenir des directivités élevées, afin notamment d'avoir des gains élevés, c'est-à-dire des sensibilités d'antenne importantes (dans la direction préférentielle de rayonnement bien entendu).

Dans la pratique l'antenne fouet est inexploitable lorsqu'il s'agit

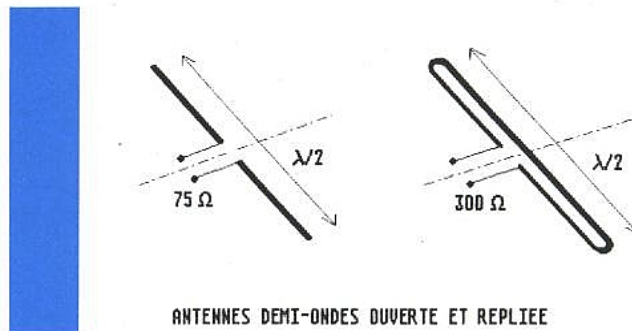
d'émettre ou de recevoir une onde électromagnétique polarisée horizontalement, qui nécessiterait un plan de masse vertical peu commode. On utilise dans ce cas de façon généralisée une autre antenne appelée le dipôle "demi-onde" (en " $\lambda/2$ "), constituée de deux antennes fouet alignées (voir **figure 3**) alimentées en opposition de phase par le circuit d'excitation. Le plan de masse n'a plus dans ce cas besoin d'être matérialisé, ce qui allège substantiellement la réalisation des antennes.

En revanche, aucun des deux brins n'est plus connecté à la masse électrique du circuit d'excitation ce qui impose d'intercaler entre celui-ci et l'antenne un **transformateur** ou "**balun**" permettant d'alimenter l'antenne en mode différentiel.

En électronique des hautes fréquences, le transfert d'énergie d'un organe vers l'autre ne peut être total que si l'impédance (à la fréquence considérée) que l'organe A "montre" à l'organe B, est identique à celle que B montre à A (plus exactement et en toute rigueur, dans l'expression sous forme de nombres complexes que les électroniciens utilisent pour les grandeurs électriques qu'ils manipulent les impédances de A et B doivent être des "complexes conjugués").

Pour que notre antenne en dipôle demi-onde puisse rayonner (ou recevoir, le problème de l'émission/réception est symétrique) toute l'énergie que le circuit d'excitation est capable de lui fournir, il est donc indispensable que l'impédance qu'elle montre à ses bornes corresponde à celle du circuit d'excitation lui-même. L'impédance la plus couramment utilisée en radio/télévision est 75Ω . Celle que montre un dipôle demi-onde rayonnant librement est de l'ordre de 73Ω si l'épaisseur des brins rayonnant est négligeable devant la longueur d'onde à la fréquence où ils équivalent à $\lambda/4$, et baisse lorsque l'on épaissit les brins. Il semblerait donc au premier abord que les impédances des circuits électroniques et du dipôle sont particulièrement bien adaptées l'une à l'autre.

En fait, il n'en est rien car l'indispensable transformateur symétriseur provoque une modification de l'impédance. un circuit électronique ou un câble coaxial asymétrique de 75Ω , suivi d'un symétriseur de construction simple montre en bout de ligne une impédance symétrique de l'ordre de 300Ω . C'est une des raisons



ANTENNES DEMI-ONDES OUVERTE ET REPLIEE

Figure 3.

qui font en général préférer au dipôle demi-onde "ouvert" simple le dipôle demi-onde "replié" qui montre une impédance de l'ordre de 300Ω (figure 3).

Le dipôle replié présente en outre l'avantage de rayonner correctement sur une plage de fréquence plus large que le dipôle ouvert, et d'être mécaniquement beaucoup plus robuste.

Le "diagramme de rayonnement" du dipôle (qu'il soit ouvert ou replié), c'est-à-dire la répartition angulaire de son gain, montre un maximum de gain dans la direction perpendiculaire aux brins et un gain nul dans l'axe des brins. Quand on parle de **gain de l'antenne**, il s'agit en fait du gain maximal dans la direction optimale de rayonnement. Le gain du dipôle demi-onde est de 1,8 dB environ, c'est-à-dire supérieur de 1,8 dB à celui d'une antenne idéale théorique qui serait parfaitement isotrope. Suivant les cas, le gain des antennes plus complexes est exprimé par rapport à l'antenne isotrope idéale (qui est une vue de l'esprit...) ou par rapport à celui du dipôle : attention donc quand on compare le gain des antennes dans le catalogue des constructeurs !

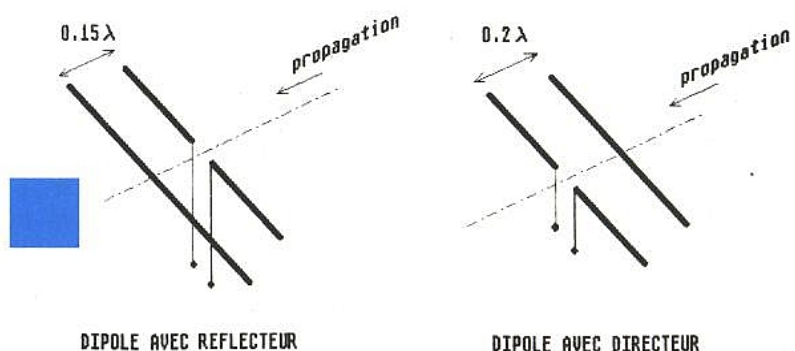
Un dipôle horizontal présente le même gain dans les deux directions horizontales diamétralement opposées perpendiculaires aux brins. Les concepteurs d'antennes ont développé des antennes dérivées du dipôle replié qui montrent des gains beaucoup

plus importants, et ce dans une direction seulement, ce qui permet de "viser" un émetteur avec une bonne sensibilité sans être trop perturbé par les autres émetteurs situés dans des directions différentes.

Une première méthode consiste à associer plusieurs dipôles actifs alimentés en parallèle par le même circuit, éventuellement en imposant des déphasages particuliers aux signaux d'excitation. On tire ainsi parti des effets d'interférences entre les antennes. Ces méthodes sont évidemment coûteuses et délicates et sont en général réservées aux émetteurs (figure 1), ce qui permet en outre de répartir les fortes puissances d'émission sur plusieurs dipôles et d'éviter les problèmes de charge, ou à des ensembles récepteurs à forte directivité destinés à "repêcher" un émetteur faiblement reçu parmi des émetteurs puissants angulairement proches (systèmes d'antennes "en nappe").

Un autre procédé plus simple, économique et universellement employé pour augmenter le gain d'un dipôle est de lui adjoindre des dipôles "passifs", c'est-à-dire non connectés au circuit d'excitation, et qui perturbent d'une manière judicieusement choisie le diagramme de rayonnement du dipôle actif.

Le premier type d'élément passif permettant de modifier le diagramme de rayonnement est appelé réflecteur : il s'agit (voir **figure 4**) d'un brin unique paral-



DIPOLE AVEC REFLECTEUR

DIPOLE AVEC DIRECTEUR

Figure 4.

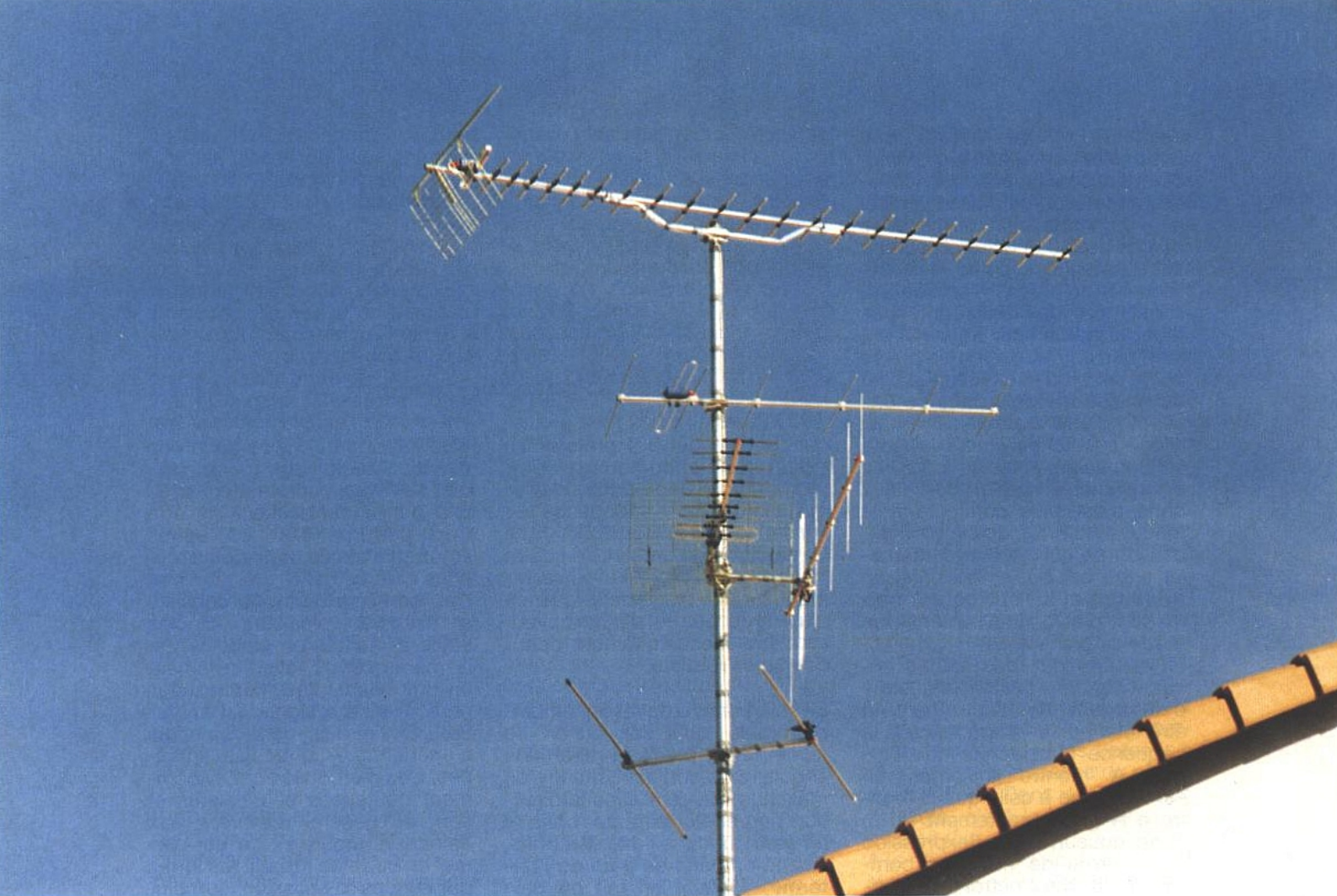


Figure 5 : Divers types d'antennes de réception.

lèle au dipôle et situé, par rapport à celui-ci, du côté opposé à la direction dans laquelle le gain doit être amélioré. Tout brin parallèle au dipôle "se couple" à celui-ci, c'est-à-dire qu'il est le siège d'une oscillation électrique qui se combine avec celle du dipôle actif ; le brin passif se comporte comme une antenne recevant l'onde et la réémettant à son tour. Le déphasage entre l'onde reçue ou émise directement par le dipôle actif et celle que celui-ci reçoit du dipôle passif dépend de l'écartement entre les brins et du déphasage entre l'onde reçue par le brin passif réflecteur et celle qu'il renvoie.

Si la longueur du dipôle passif est rigoureusement de $\lambda/2$ et que celui-ci est disposé à $\lambda/4$ du dipôle actif, on assiste à un phénomène de directivité : l'onde dans la direction indiquée par la flèche sur la figure 4 est reçue directement par le dipôle actif, mais elle est également reçue, avec un décalage de phase dû à la distance de propagation, par le dipôle passif qui la réémet (la "réfléchit") ; la superposition sur le dipôle actif de l'onde directe et de l'onde réfléchie est **constructive**, car dans notre cas ces signaux sont en phase. Pour la direction opposée à la flèche au

contraire ils se trouvent en opposition de phase et donc **s'annihilent**, au moins partiellement.

Le gain de l'antenne composite ainsi constituée sera plus important pour l'onde reçue (ou émise) dans le sens de la flèche que pour celle de sens opposé. De surcroît si le brin réflecteur est légèrement plus long que $\lambda/2$ il se comportera comme un élément inductif (une self) et le décalage de phase supplémentaire que cela provoque permettra de raccourcir la distance entre celui-ci et le dipôle actif. Dans la pratique on ramène cette distance à $0,15 \times \lambda$ en rallongeant le brin passif de 5 % environ (voir antenne en bas de mât, **figure 5**). Un autre organe permettant d'augmenter la directivité et donc le gain est le brin "directeur". C'est un dipôle passif légèrement plus court que le dipôle actif (96 % de $\lambda/6$) et distant de celui-ci de $0,2 \times \lambda$ environ.

Il se comporte de manière capacitive et son effet est alors de renforcer le gain pour l'onde arrivant de son côté (sens de la flèche sur la figure 4). L'accroissement de directivité obtenue peut se cumuler avec celle que procure un brin réflecteur ;

mieux, plusieurs brins réflecteurs et directeurs peuvent être associés qui permettent d'accroître considérablement le gain du dipôle isolé (jusqu'à plus de 15 dB). Les brins réflecteurs composent alors une sorte d'écran en arrière du dipôle actif alors que les brins directeurs sont disposés en échelle en avant de celui-ci : nous voilà en présence de la **fameuse antenne Yagi**.

L'antenne Yagi et ses variantes

L'antenne Yagi est aujourd'hui universellement employée dans la réception des émissions de télévision. Non qu'elle soit l'unique type d'antenne utilisable dans cette bande de fréquences : citons entre autres possibilités l'antenne à réflecteur parabolique ou l'antenne hélicoïdale ou encore l'antenne bicone. Mais la Yagi demeure la plus séduisante par sa simplicité de fabrication : un dipôle actif muni de son symétriseur, une barre longitudinale portant l'échelle des éléments directeurs et le ou les éléments réflecteurs disposés en panneau. La **figure 6** montre un modèle élémentaire d'antenne Yagi composée dans le cas considéré d'un dipôle en $\lambda/2$ ouvert, de quatre élé-

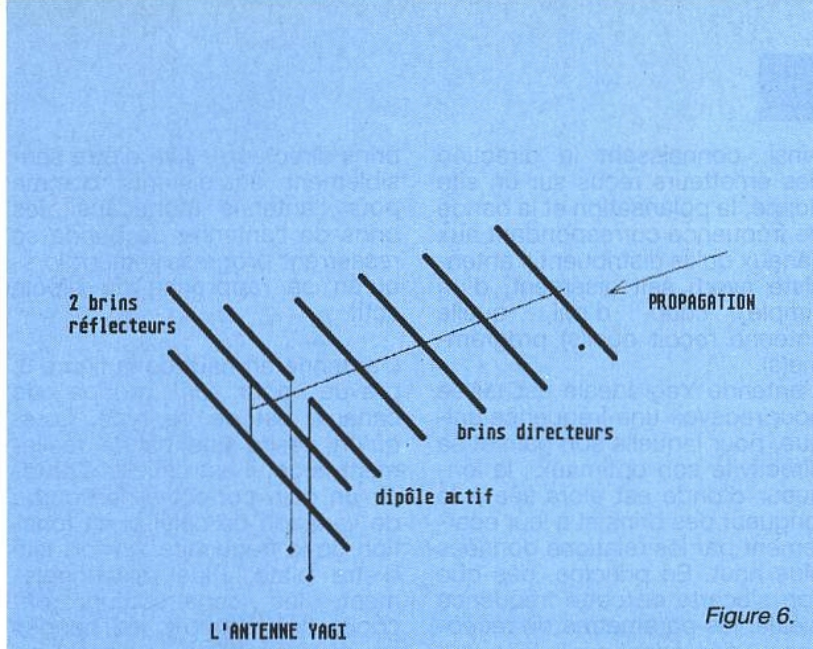


Figure 6.

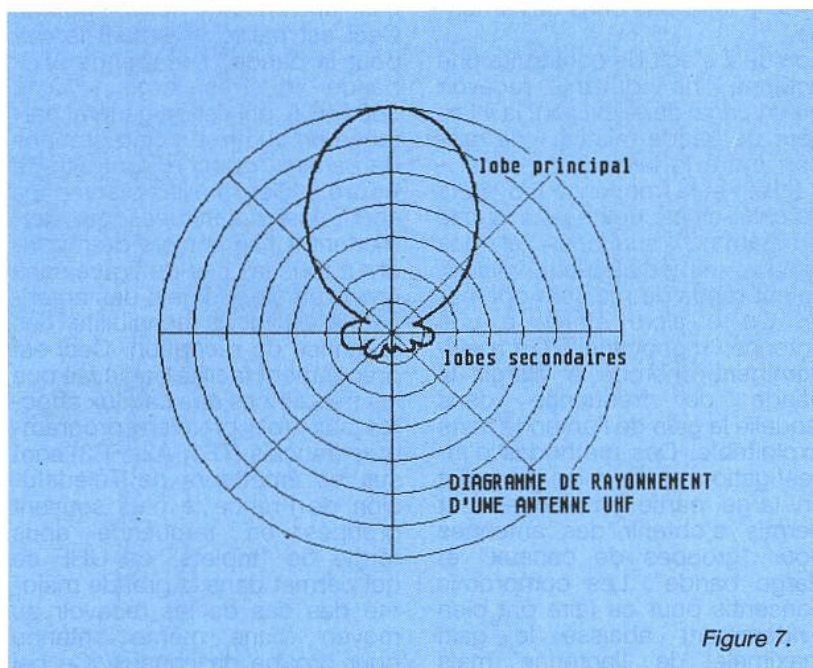


Figure 7.



Figure 8 : Une antenne UHF (en haut) et une antenne VHF (en dessous).

ments directeurs et de deux éléments réflecteurs. Le "diagramme de rayonnement" de l'antenne (figure 7) donne le gain de celle-ci en fonction de l'angle que fait le faisceau d'ondes avec l'axe de l'antenne : le gain est maximal pour une propagation dans l'axe de l'antenne (flèche en figure 6) et pour une zone angulaire autour de cette position d'autant plus étroite que l'antenne est plus directive (et son gain plus grand). On dit qu'on est alors sur le "lobe principal" de rayonnement de l'antenne. Dans les autres directions le gain est réduit et le diagramme de rayonnement montre en général d'autres lobes plus petits séparés par des zones de gain très faibles. Ces lobes sont dits "secondaires". Un paramètre important parfois spécifié par les constructeurs est le rapport avant/arrière qui est la différence entre le gain au centre du lobe principal et celui observé dans la direction diamétralement opposée.

Notre antenne Yagi se caractérise par une directivité (et corrélativement un gain) d'autant plus grand qu'elle comporte davantage d'éléments directeurs ; la qualité et/ou le nombre des réflecteurs, qui d'ailleurs peuvent être ramenés à une grille en dièdre comme sur l'antenne au sommet du mât de la figure 2 ou 8, conditionne principalement quant à elle la valeur du rapport avant/arrière.

Les antennes réelles sont plus complexes que notre antenne élémentaire de la figure 6 car les constructeurs doivent tenir compte des problèmes mécaniques (fixation, vibrations dues au vent), électriques (dipôle replié et symétriseur) et enfin chimiques...

En effet, une antenne de télévision est très exposée aux fumées, à la pluie, aux brouillards salins en bord de mer et sa durée de vie provient essentiellement de sa résistance à la corrosion. La qualité d'une antenne ne dépend donc pas uniquement de ses performances électriques (gain, rendement, éventuellement sélectivité) mais aussi pour une grande part de sa robustesse mécanique, de la résistance des pièces isolantes en plastique qu'elle comprend (fixation des brins, boîtier du symétriseur) aux intempéries et au rayonnement ultraviolet solaire, et enfin de la qualité et de la continuité de la protection anticorrosion (anodisation) des pièces métalliques.

Les variantes de l'antenne Yagi sont nombreuses (figures 2, 5 et 7) et les grands constructeurs ont recherché des structures d'antennes améliorant le rendement, le gain et la directivité de l'antenne Yagi de base. Citons (entre autres...) l'antenne LAMBDA de RPIC/Portenseigne aux demi-brins dédoublés en "V" et inclinés vers l'avant ou encore la très célèbre antenne XC de FUBA Communication aux demi-brins plats en croissants. les différences que l'on peut observer entre les antennes de télévision ne proviennent pas uniquement des subtilités de design des constructeurs mais surtout de la polarisation de l'onde à recevoir, de la fréquence du canal ou des canaux souhaités et enfin de la largeur de bande de réception. Expliquons-nous....

Polarisations et fréquences

Comme nous l'avons vu plus haut la polarisation de l'onde électromagnétique est transversale (le champ électrique est perpendiculaire à l'axe de propagation) et peut être, selon ce qu'impose l'émetteur, verticale ou horizontale. La majorité des émetteurs sont en polarisation horizontale ce qui a pour conséquence immédiate que les antennes de réception sont le plus souvent montées avec les brins horizontaux. la figure 5 montre un groupe d'antennes dont l'une, en bas du mât, est montée pour recevoir une polarisation verticale. Lorsqu'une antenne est montée de telle sorte que ses brins soient horizontaux, sa directivité est plus forte dans le plan horizontal (elle est donnée par son diagramme de rayonnement principal ou "copolaire"). Lorsqu'elle est montée verticalement sa directivité dans le plan horizontal est plus faible (diagramme "contrapolaire").

La taille et les proportions d'une antenne TV sont étroitement dépendantes de la fréquence des canaux pour lesquels elle est conçue. Nous avons vu plus haut que la longueur des brins était en principe liée à la longueur d'onde à recevoir. Il va donc de soi qu'une antenne de réception pour la bande I ou la bande III (les bandes dites VHF) aura des brins beaucoup plus longs et sera donc, à nombre d'éléments identique plus encombrante qu'une antenne pour des canaux en bande IV ou V (bandes UHF). Cela apparaît sur les photographies des figures 5 à 8 où l'on peut observer des antennes VHF et UHF sur un même mât.

Ainsi, connaissant la direction des émetteurs reçus sur un site donné, la polarisation et la bande de fréquence correspondant aux canaux qu'ils distribuent, l'antenniste averti sait aisément, d'un simple coup d'œil, quelle antenne reçoit quel(s) programme(s).

L'antenne Yagi idéale est taillée pour recevoir une fréquence unique, pour laquelle son gain et sa directivité son optimaux ; la longueur d'onde est alors liée à la longueur des brins et à leur écartement par les relations données plus haut. En principe, dès que l'on s'écarte de cette fréquence idéale, les paramètres de réception se dégradent car la longueur d'onde n'est plus en rapport avec la taille des brins de l'antenne.

Lorsqu'il s'agit de construire une antenne ne devant recevoir qu'un canal de télévision, la « largeur de bande relative » (le rapport entre la largeur du canal - 8 MHz - et la fréquence moyenne de celui-ci) est petite pour que le programme souhaité, et les canaux immédiatement voisins, soient reçus de manière optimale. On a alors affaire à une antenne "monocanal". On a évidemment cherché à élargir la bande de fréquence dans laquelle le gain de l'antenne reste exploitable. Des méthodes d'investigation et de mise au point en large partie empiriques ont permis d'obtenir des antennes pour "groupes de canaux" et "large bande". Les compromis consentis pour ce faire ont bien évidemment abaissé le gain maximal de l'antenne mais élargi la bande de fréquence utilisable. Une antenne prévue pour une bande de fréquence large se repère à l'écartement de ses

brins directeurs : loin d'être sensiblement équidistants comme pour l'antenne monocanal, les brins de l'antenne de bande se resserrent progressivement lorsqu'on se rapproche du dipôle actif.

L'antenne en haut de la figure 8, prévue pour un groupe de canaux, est de ce type. Lorsqu'on désire une bande réellement large, il est difficile d'obtenir un gain correct et la courbe de variation de celui-ci en fonction de la fréquence est fort loin d'être plate. Plus raisonnablement, les constructeurs ont choisi de découper les bandes de fréquence en groupes de canaux pour lesquels on optimise une antenne de type donné. Ceci est particulièrement le cas pour la bande UHF (bande IV + bande V), très large (470 à 860 MHz), qui est en général partagée en quatre ou cinq groupes de canaux, comme le montre la figure 9. Des familles d'antennes sont ainsi constituées qui permettent à l'antenniste de répondre à tous les cas de figure sans compromettre le gain des antennes et donc la sensibilité des antennes de réception. Ceci est grandement facilité par le fait que les fréquences des canaux affectés aux trois premiers programmes français (TF1, A2, FR3) sont sur les émetteurs de Télédiffusion de France le plus souvent groupés en fréquence sous forme de "triplets" en UHF ce qui permet dans la grande majorité des cas de les recevoir au moyen d'une même antenne pour groupe de canaux. Ce bel agencement a été compromis par l'arrivée de Canal + transmis fréquemment en VHF (bande III) ainsi que La 5 et M6. Une bonne

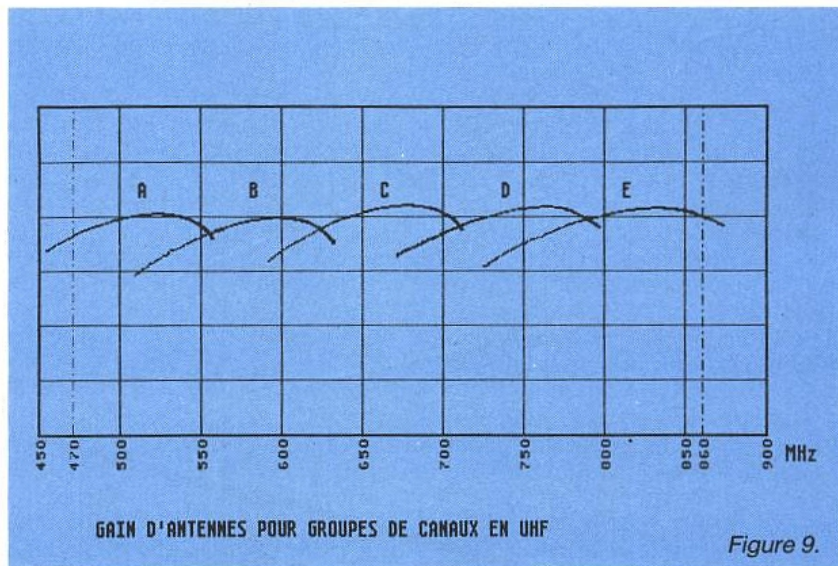


Figure 9.



Figure 10 : Le pylône de réception d'une station de tête de réseau câblé (doc. Fuba Communication).

réception de l'ensemble de ces six programmes est dans l'immense majorité des cas impossible sans le concours d'un groupe d'antennes dont les signaux sont regroupés par un coupleur.

L'AVENIR DES ANTENNES DE TELEVISION

La classique antenne de réception hertzienne domestique rencontre aujourd'hui de sévères concurrents à travers les réseaux câblés et la réception de télévision par satellite. Dans les villes, les tentacules des réseaux câblés

de vidéocommunications vont progressivement faire disparaître réception individuelle et distribution collective qui trouvaient leur source de programmes dans les forêts d'antennes plantées sur les toits. C'est déjà fait au Bénélux où nos voisins belges par exemple, câblés à plus de 90 %, reçoivent la télévision comme vous recevez l'eau et l'électricité, en provenance d'un réseau centralisé. La réception se fait alors à la **station de tête** du réseau où en un site déporté privilégié qui alimente celle-ci (voir notre article ERP n° 502).

L'exploitant du réseau utilise dans ce cas des antennes de

qualité professionnelles, très performantes et extrêmement robustes qui peuvent garantir une continuité sans faille du service quelles que soient les conditions météorologiques. La **figure 10** montre le pylône de réception hertzienne d'une station de tête de réseau câblé. Celui-ci, muni bien évidemment d'un paratonnerre protégeant les antennes et l'équipement électronique contre les décharges atmosphériques, porte divers types d'antennes : on remarque notamment deux antennes à grand gain et forte directivité (les "crocodiles"), une antenne bande III (la deuxième en partant du haut) et une antenne UHF capotée. Cette dernière est protégée par un "radôme" en matière plastique résistante, transparent aux ondes électromagnétiques, qui protège l'antenne proprement dite du givre qui pourrait perturber fortement le fonctionnement de celle-ci.

Les réseaux câblés urbains vont ainsi probablement faire disparaître un grand nombre d'antennes de qualité "grand public" au profit d'un très petit nombre d'antennes professionnelles.

Les antennes de réception de télévision par satellite, qu'elles soient paraboliques ou planes (voir ERP n° 515) vont quant à elles progressivement concurrencer dans les campagnes nos antennes hertziennes classiques. En effet, l'encombrement croissant des plans de fréquences hertziens et le coût élevé de l'infrastructure d'émission qu'ils imposent font que les antennes Yagi seront lentement mais inexorablement supplantées par les antennes satellite qui offrent un éventail beaucoup plus large de programmes et une plus grande évolutivité.

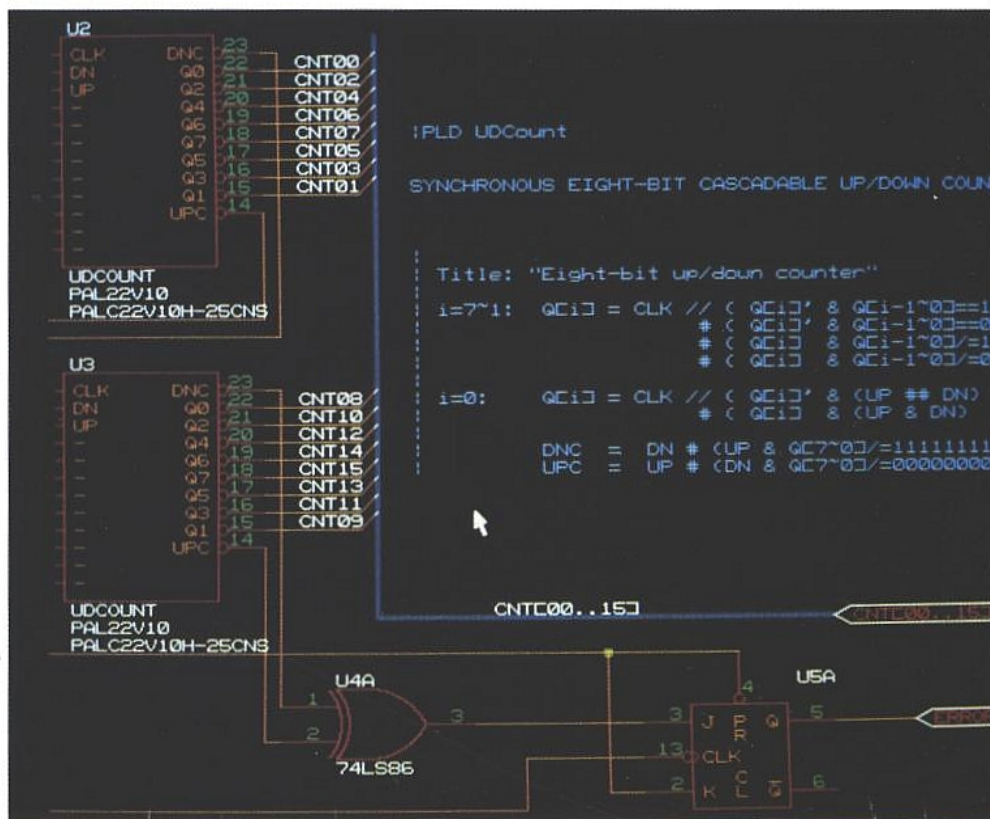
Les antennes de télévision classiques, aujourd'hui partie intégrante de notre paysage urbain sont encore indispensables à la réception d'une palette de programmes toujours plus large. Subtiles dans leur théorie, sobres dans leur allure, elles méritent l'attention de qui veut s'assurer une réception de qualité.

Les évolutions dans le domaine de la télévision vont, on n'en peut douter, amenuiser leur rôle dans la prochaine décennie. Elles resteront néanmoins, sous leurs formes les plus professionnelles et les plus sophistiquées des éléments indispensables, pour longtemps, des têtes de réseaux câblés.

Ph. HORVAT

ORCAD/PLD : la logique programmable vue par Orcad

Orcad jouit d'une réputation bien méritée de sérieux et de professionnalisme dans le domaine des logiciels de CAO pour l'électronique. Faut-il rappeler que les schémas et circuits imprimés de la revue sont dessinés avec Orcad/SDT et Orcad/PCB ? Dans cette gamme très cohérente de logiciels, une place était toute trouvée pour un compilateur logique de haut de gamme, capable de prendre en charge les développements les plus complexes à base de circuits logiques programmables et pouvant profiter des ressources des autres produits Orcad.



UN COMPILATEUR LOGIQUE "TOUT TERRAIN"

Nos lecteurs habitués savent fort bien ce que sont un circuit logique programmable (PLD) et un compilateur logique : nous leur avons en effet fait découvrir tout récemment les "PAL" et le logiciel PROLOGIC capable de supporter leur développement. Les PAL ne sont toutefois qu'une famille de circuits logiques programmables parmi beaucoup d'autres, tandis que PROLOGIC ne supporte que les références les plus classiques de TEXAS INSTRUMENTS. Une fois passées les phases de familiarisation et de développement d'applications simples, on souhaitera probablement profiter de l'immense éventail de composants programmables actuellement disponible, et exploiter les

nouveautés qui apparaissent régulièrement. Bien entendu, il faudra alors que "l'intendance suive" : plusieurs dizaines de milliers de francs ne seront pas de trop pour se doter d'un programmeur et d'un compilateur logique suffisamment universels. PROLOGIC est l'exemple par excellence du logiciel pratiquement gratuit mais volontairement limité à une gamme bien précise de composants. A l'inverse, ORCAD/PLD constitue un investissement non négligeable, mais offre à son utilisateur une très grande indépendance vis à vis des fabricants : la liste des composants supportés (plus de 2700) n'est autre qu'une brochure d'une trentaine de pages, tandis

que des mises à jour du logiciel sont régulièrement effectuées.

Une partie de la puissance d'ORCAD/PLD tient au fait que le développement d'une application peut se faire **sans spécifier de composant "cible"** une fois le "fichier source" bien au point, on pourra essayer de le compiler à destination de plusieurs produits particulièrement attractifs, et choisir en toute connaissance de cause.

Une solution "intégrée"

ORCAD/PLD n'est pas seulement un logiciel de plus dans une gamme déjà très complète d'outils de CAO pour PC, il peut accéder à toute la puissance des autres produits ORCAD. En particulier, ORCAD/PLD est capable de "mettre en PLD" des schémas logiques saisis avec ORCAD/SDT sous la forme d'assemblages de fonctions logiques de base : quel gain de temps et d'efforts !

ORCAD/VST permet pour sa part de simuler le fonctionnement de ces systèmes logiques, évitant quasiment la construction de prototypes, tandis qu'ORCAD/MOD le dote de la possibilité de simuler la logique correspondant aux fichiers JEDEC construits par ORCAD/PLD. On peut même simuler le fonctionnement d'un système composé de plusieurs PLD ! Et bien entendu, ORCAD/PCB est là pour assurer le routage du circuit imprimé final...

Même si une étroite collaboration entre les différents logiciels ORCAD constitue à l'évidence la "voie royale" pour le développement d'applications à base de PLD, du fort bon travail peut déjà être accompli avec ORCAD/PLD seul.

Les habitués des équations booléennes et des tables de vérité pourront utiliser leur langage favori, tout en conservant la possibilité de passer quand ils le souhaitent à des modes de description plus évolués, tels que le langage procédural et les équations indexées.

Ces formes modernes de rédaction des fichiers source sont aux équations et tables de vérité ce que le BASIC est au langage machine, elles se révèlent vite indispensables lorsque l'on commence à développer des applications complexes, sur des PLD pouvant contenir des milliers de portes et bascules.

Une documentation "automatique"

Un composant logique programmable n'est presque jamais utilisé seul, mais il est courant qu'on le développe séparément du reste du système, notamment si sa programmation est étudiée par une personne différente. Lors des inévitables modifications en cours de mise au point, il n'est pas rare que les documents relatifs aux PLD et au reste du système évoluent séparément, pagaille assurée par la suite ! ORCAD/PLD comporte une véritable base de données intégrée capable d'accueillir aussi bien les informations relatives aux PLD que celles décrivant le reste du système, la documentation technique reste donc en permanence parfaitement à jour.

Le complément idéal des programmeurs

Les programmeurs de PLD, simple ou complexes, attendent la description du travail à exécuter sous la forme normalisée de "fichiers JEDEC". ORCAD/PLD fournit évidemment de tels fichiers en fin de processus, enrichis des "vecteurs de test" permettant au programmeur de vérifier que le composant programmé répond bien aux spécifications de départ.

ORCAD/PLD est donc virtuellement compatible avec n'importe quel programmeur susceptible de se raccorder au PC, au moins par une liaison RS 232.

LA DISQUETTE DE DEMO

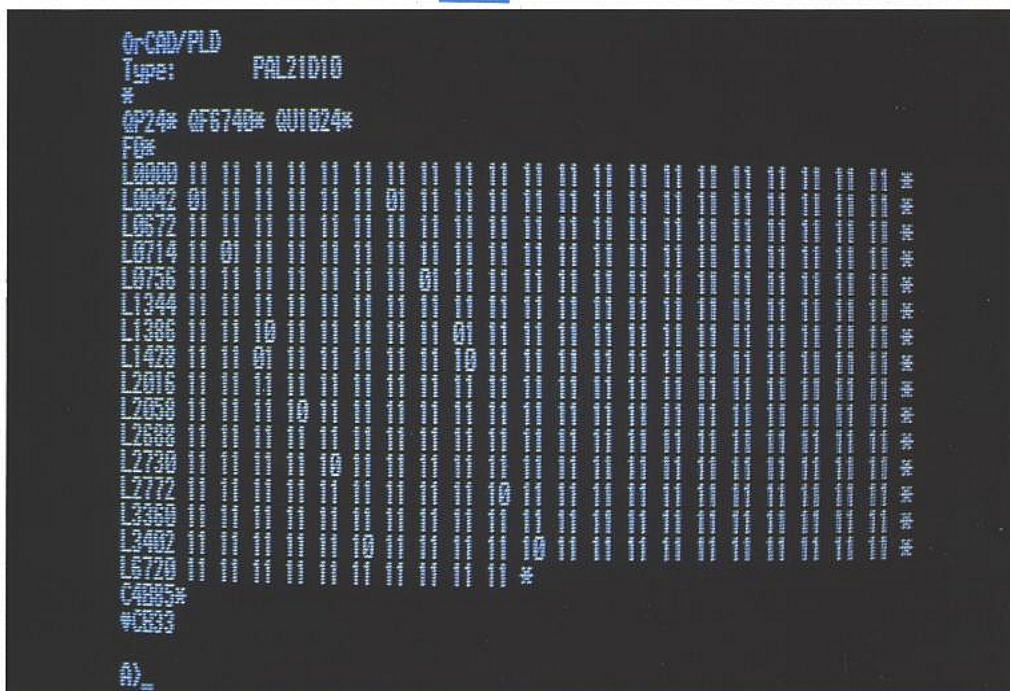
Nos lecteurs savent que nous sommes particulièrement attachés à la qualité des disquettes de démonstration ou d'évaluation offertes aux clients potentiels, nous estimons qu'une bonne "démonstration" doit permettre de prendre les commandes du logiciel dans des conditions aussi proches que possible de la réalité, malgré les limitations qu'il faut bien introduire par rapport à la version commercialisée.

En fait, une bonne "démonstration" devrait se révéler suffisante pour un usage relevant de l'enseignement, ce qui constitue d'ailleurs une excellente publicité à moyen terme.

La disquette de démonstration d'ORCAD/PLD, accompagnée d'un manuel très détaillé de plus de 60 pages, est fort astucieusement conçue : elle permet d'expérimenter à peu près toutes les fonctionnalités du produit mais la compilation ne peut se faire que vers une référence fictive de PAL, le 21D10. Ce composant n'existe pas sur le marché, mais rassemble les traits les plus représentatifs de ce qui est disponible dans le commerce.

Pour tous renseignements :
ALS DESIGN
38, rue Fessart
92100 BOULOGNE BILLAN-COURT
Tél. : (1) 46.04.30.47

Patrick GUEULLE

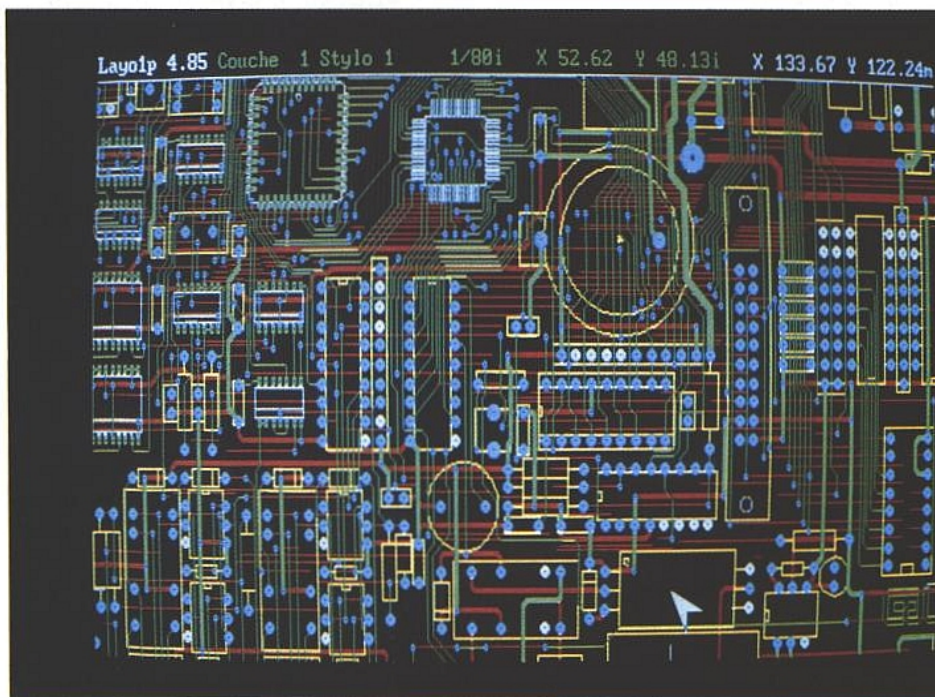


Le routage assisté, sur PC

Parmi les grands rêves de nombreux électroniciens, le "routage automatique" est en excellente position.

Malheureusement, on en attend trop souvent des miracles car router à 100 % un circuit, sans lever le petit doigt, est très rare (ou alors c'est un tout petit circuit, où on n'est pas sur un PC).

La réalité est bien différente et - s'il fallait le prouver - nous montrerons comment on peut passer de 0 % à 66 %, puis 72 % et enfin, avec un peu d'idée à 100 %.



ROUTAGE AUTO

Le but de ces pages est de faire mieux connaître les principes du routage et surtout d'aider les débutants à s'y retrouver.

Pour faire tracer un circuit par un ordinateur, il est nécessaire de fournir deux fichiers principaux :

1 : la liste des composants utilisés.

2 : la liste des liaisons à effectuer, appelée généralement NETLISTE.

Pour les composants, il faut dire par exemple "IC₁ est un 7400". C'est la liste .cmp, mais elle n'est pas suffisante car on n'a pas a priori d'indication sur le 7400. Il faut donc un autre fichier (.lib) qui fera la correspondance suivante : le 7400 est un DIL-14.

A ce stade, il est possible de placer toutes les figurines des composants, appelées par leurs nom et référence. Le grand intérêt de cette formule est qu'on ne peut oublier un composant mais surtout on bénéficie du marquage automatique, sans erreur et immédiat.

Il est en effet fastidieux et dangereux de marquer les composants manuellement : placer deux fois C₂₄ par exemple et oublier R₃₁ est très vite fait... Un autre point particulièrement plaisant, est qu'il sera possible de tracer deux

dessins : le premier comportera les références R₁, R₂ etc... et le second les valeurs : 10 K, 2 M etc..., beaucoup plus facile à utiliser quand on plante une carte à l'atelier.

Etre sûr que tous les composants sont placés c'est bien, mais encore faut-il les relier correctement. C'est le rôle de la NETLISTE. Un tel fichier ressemble à peu près à cela : NET 1 = broche 3 de IC₁ - broche 8 de IC₅ - CATHODE de D₁. NET 2 : etc...

Dans cet exemple, on sait que 3 de IC₁, 8 de IC₅ et la cathode de D₁ doivent être reliés ensemble. Ainsi, tous les points d'un circuit qui seront portés à la masse, feront donc partie du même NET, en principe...

Il faut bien comprendre le mécanisme pour en exploiter toutes les finesses et parfois sortir de situations qui semblent au départ insolubles. Dans notre exemple, on peut imaginer modifier le NET 1 et le couper en deux. NET 1 : 3 de IC₁ - 8 de IC₅. NET 45 : 3 de IC₁ - cathode de D₁. Le résultat électrique est vérifié, mais nous verrons plus loin que ce changement interviendra sur le routage. Maintenant que nous disposons

de ces deux fichiers (.cmp et .net), il est alors permis de résoudre le problème du passage des pistes. En général, ces fichiers sont automatiquement créés par les logiciels de schéma : une fois le schéma dessiné et semblant correct sur le papier, il suffit de demander alors la création des fichiers, et de les exporter vers le logiciel de tracé pour être prêt à travailler. On croit rêver..., et cette facilité (même si elle est réelle) reste malgré tout relative. L'auteur insiste auprès des jeunes pour qu'ils ne pensent pas que tout est aussi simple : ce n'est pas parce qu'on est au volant d'une voiture de course que l'on est obligatoirement un pilote de grand prix.

Le standard retenu par LAYO, est CALAY mais il est également permis de créer ces fichiers de deux autres façons (tout le monde n'ayant pas un logiciel de dessin de schéma). La première méthode consiste à utiliser LAYO pour entrer les composants et tracer le "chevelu". Pour ceux qui ne le sauraient pas, on appelle chevelu la totalité des liaisons à effectuer, tracées "à vol d'oiseau". Il suffit de cliquer sur toutes les broches qui doivent être liées ensemble, sans s'occuper du chemin qu'elles prendront. Quand un net est terminé, on en crée un autre, etc... A l'écran, le dessin d'un chevelu peut ressembler à une complexe toile d'araignée : ceci démontre que le placement des composants est incorrect. Il faut bien observer un chevelu, et ne pas hésiter à aider le futur tracé en orientant les composants différemment. Les choix sont facilités par le fait que le chevelu suit les modifications d'orientation et qu'on voit immédiatement si on a arrangé (ou aggravé) la situation. Prenons un exemple simple : deux résistances montées en parallèle. La solution évidente est de raccorder les pattes au plus proche, mais ce n'est pas obligatoirement cette disposition qui apparaîtra en fonction de la netliste et du placement des composants : il se peut que le chevelu fasse une croix au lieu de deux petites liaisons parallèles. Bien entendu, si on trace le chevelu sur un éditeur graphique il faudrait être vicieux pour engager un tel processus, mais si la netliste est issue automatiquement d'un dessin de schéma, c'est tout à fait classique. Idem avec la seconde méthode qui consiste à écrire les .net et .cmp directement au moyen d'un éditeur de texte. En effet, chaque composant (qu'il soit passif ou

actif) comporte des broches numérotées afin de respecter les liaisons du schéma. Ainsi, une simple résistance comporte malgré tout une broche 1 et une broche 2, ce qui explique pourquoi il est possible de se mettre en croix, de frôler le ridicule et éventuellement d'interdire un routage avec 100 % de réussite. Même sans tomber dans cette dernière extrémité, le simple fait d'obtenir un résultat en double face alors qu'une seule aurait suffi est une grave erreur, financièrement parlant.

Certaines absurdités sont d'ailleurs exploitées pour servir de test et mettre en concurrence les algorithmes de routage. Ainsi le test BARTOS utilise le placement ridicule de quatre circuits 14 pattes et un chevelu des plus vicieux. Attention, un tel test ne peut être solutionné à 100 % en SIMPLE face que par des logiciels de très très haut niveau (le prix aussi...), et encore ! Super quand on arrive à 98 %, le 100 % est rarissime. Pour vous faire rêver, LAYO vous offre la solution (tracée manuellement) sous la forme du fichier BART1. L'auteur s'y est essayé en routage auto et à force d'astuces diverses, il a plafonné à 80 %. A signaler que sans précaution, on route à 10 % maxi.

Mais ce test est bien dur, et LAYO en propose un autre : BARTELS, sur lequel nous avons travaillé et obtenu un 100 % en trois heures, après avoir buté sur 72 % au bout de dix minutes. C'est sur ce test que nous vous proposerons de faire vos premiers pas. Une fois encore une solution est donnée, et le résultat obtenu par votre serviteur est appelé BART100 afin de ne pas risquer de le perdre en reroutant BARTELS.

Si vous le voulez, nous allons vous donner quelques astuces.



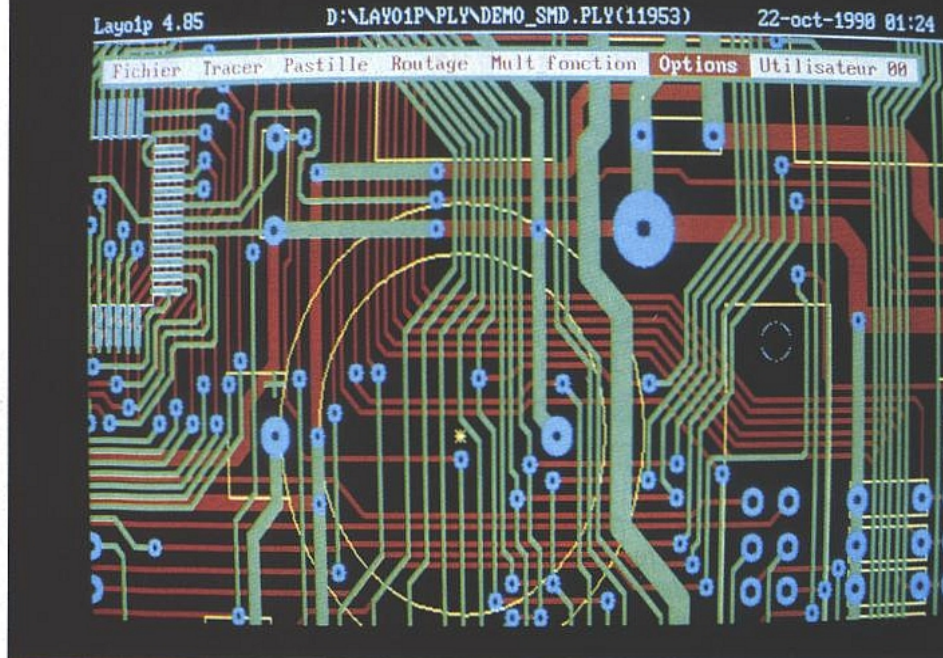
TRUCS ET ASTUCES DE ROUTAGE

A notre avis, la première chose à faire dans tous les cas est de chercher à router au maximum sur une seule face. Contrairement à d'autres logiciels, LAYO (plus) permet de paramétrer la fonction routage pour offrir le maximum de rentabilité et de vitesse face à un problème donné. Cela peut sembler compliqué au départ, mais le jeu en vaut la chandelle : les résultats sont à la mesure des réglages, comme en photographie.

Chargez donc LAYO1E, et choisissez BARTELS. Une partie de la solution apparaît, mais on n'en a que faire. On va tout reprendre ensemble. A ce sujet, il manque à notre avis une commande rapide permettant de "dé-router". Pour ce faire, le plus simple est de tracer une fenêtre de routage dans une zone sans composant et de chercher à router. Le message "effacer net ?" confirmé, on obtient 100 % de résultat (non connecté = 0)... Evidemment, il n'y avait rien à faire !

Toutes les pastilles non connectées sont repassées en rouge. Quand une liaison est obtenue, les pastilles changent de couleur (bleu clair sur notre écran mais modifiable à volonté).

Le premier exercice que nous vous proposons n'est pas sympa, mais non sans intérêt : optez s'il vous plaît pour INIT ROUTEUR :



pas de grille 1/40
 routeur bus OUI
 routeur lee NON
 autorise via 0
 routeur 45° OUI
 past à past OUI
 horizontal 1
 vertical 1
 écart XY max 32
 long en plus 256
 stratégie 1

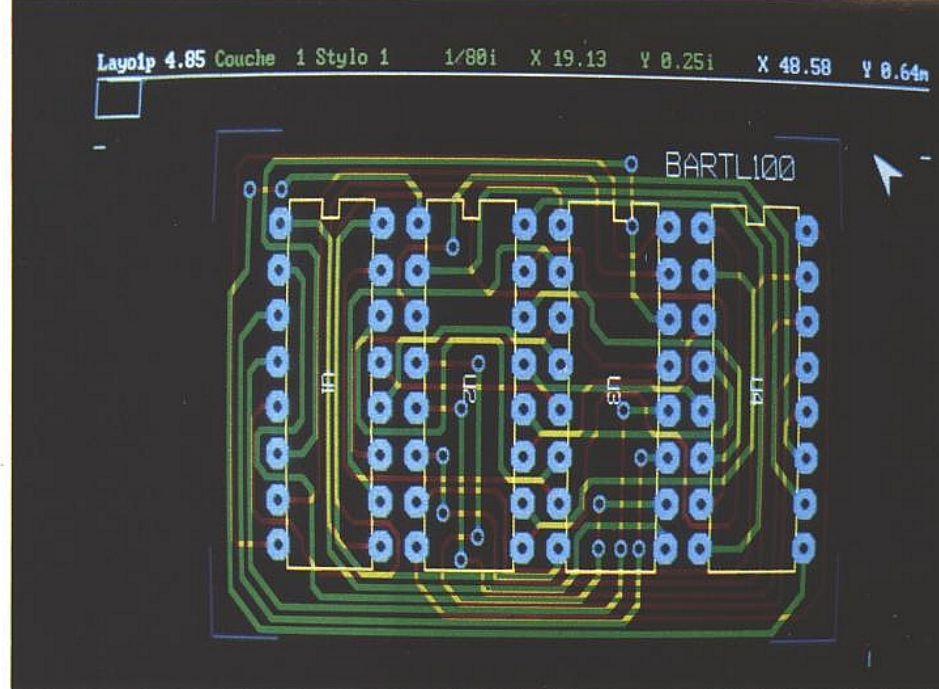
Par la suite ces 11 conditions seront données en ligne, sans référence, ou encore seules les modifs seront annoncées.

Lancez un REROUT TOUT. Le résultat est plutôt décevant : 0 % !

POURQUOI ? Routeur BUS cherche à résoudre rapidement les répétitions, et comme par hasard il n'y en a pas. Pour examiner le chevelu, utilisez CTRL.F4.

Mettez cette fois NON pour routeur bus et OUI pour routeur LEE. REROUT. TOUT. Résultat - c'est beau à regarder une machine qui travaille - 38 % de réussite sur UNE FACE. Modifiez maintenant horizontal et vertical en faisant passer les paramètres à 2. On ne

on remplace la stratégie 1 par 2 (c'est à dire suivant l'ordre exact de la netlist), les 38 et 72 % en deux passes se transforment en 19 et 41 %. Bien entendu c'est voulu et il suffit d'observer le chevelu qui défile pour comprendre qu'on a affaire à un fichier vicieux.



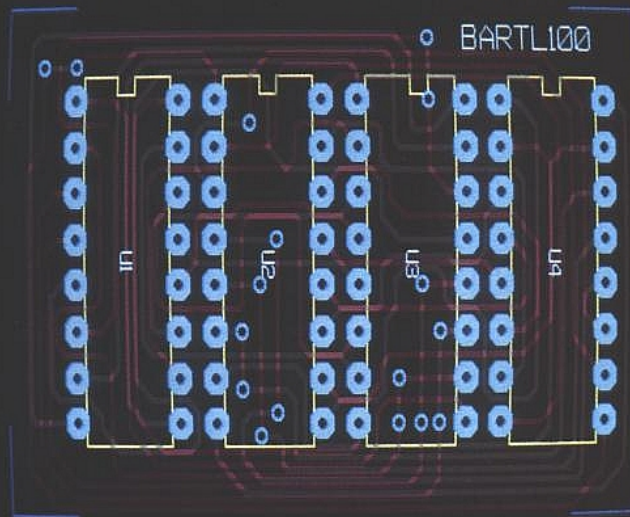
Réflexions

LAYO ne propose qu'un maximum de 2 VIA'S par ligne. En regardant le tracé, on comprend pourquoi certaines pistes sont refusées : quatre changements de direction seraient nécessaires, et comme les choix horiz. et vert. sont différents (c'est la moindre des choses !), là où la logique dit non, l'observateur aurait envie d'agir pour aider un peu le soft. C'est ce que nous avons fait, et le résultat est sur vos disquettes : BART100. Une reprise en mains humaine où chacun apporte le meilleur de soi, peut repousser les limites au maximum voire les faire tomber. Nous avons joué honnêtement (ça ne veut pas dire sans tricher un peu, si les lois sont floues) mais en tout cas le résultat est vérifiable objectivement par LAYO et CTRL F6 reconnaît BART100 pour 100 % correct. N'est-ce point le principal ?

Il faut savoir en effet qu'on peut tricher sur un fichier .LML (en traçant manuellement pistes et via), mais ce n'est pas possible sur un .PLY vérifié par CTRL F6. Il a donc fallu exploiter l'option ROUTAGE MANUEL de façon un peu particulière, et jongler fréquemment avec les choix de couches d'INIT ROUTEUR, car il ne faudra pas oublier que le routage manuel est assujéti aux conditions de routage et non aux choix de trace. Ainsi, si on opte pour horiz 1 et vertc 1, on tracera sur la face 1, même si on appuie sur F8. Dans cette condition, il ne faut pas attendre non plus de via's, idem si on met par exemple h1 v2 et que via soit à 0.

Il y aurait quelques petits reproches à faire parfois, mais comme le rappellent Messieurs BAAS et NEFKENS, LAYO ne coûte pas 300 000 de francs !

Layo1p 4.85 Couche 1 Stylo 1 1/80i X 19.13 Y 0.25i X 48.58 Y 0.64n



va traiter cette fois que la couche 2. Il ne faut pas lancer REROUT TOUT mais ROUT TOUT pour compléter ce qui a déjà été fait. Moteur... Résultat 72 %, restent 9 pistes non tracées sur 32.

Certains lecteurs doivent sourire et demander LA TOTALE, c'est à dire stratégie 2, autorise VIA 2, horizontal 1 et vertical 2. Pour info, le résultat est de ...28 %. Attention, BARTELS est un test, pas un circuit normal... ! Ainsi, si

Attention donc de ne pas croire qu'en mettant les paramètres au maxi dès le début on obtiendra le meilleur résultat.



Pourtant, parmi les remarques importantes, il est nécessaire de savoir qu'il ne faut pas lancer de routage en ayant modifié les pastilles des composants : le champ de routage est limité à la grille 1/40^e ou 1/20^e. Ainsi, si vous changez de pastilles sur un IC par exemple, les courts-circuits seront fréquents. Abolir également la combinaison Stratégie 2 et Routeur BUS.

L'auteur n'a pas pu tester cette fonction, mais il semble que l'on puisse faire confiance à Monsieur BAAS, le concepteur de LAYO.

CONCLUSION

A notre humble avis, si vous ne disposez pas de LAYO 1 E (250 Frs), c'est que vous n'avez pas de PC !

Si vous vous intéressez au tracé de circuits imprimés (ou à la compatibilité de votre PC) LAYO est indispensable.

En attendant, acceptez de votre serviteur ses vœux sincères pour une fin d'année 1990 joyeuse, et un doux prolongement en 1991.

Jean ALARY

Les gagnants :

N'oublions pas les gagnants de notre jeu du mois dernier. Il s'agit de :

- M. Buades Louis de Ville-neuve-d'Ornon,
- M. Busser Gérard de Marseille,
- M. Cadorin Dominique de Lyon,
- M. Lefebvre J.-Pierre de Vernon,
- et enfin M. Pecheux Olivier de Strasbourg.

Ils recevront donc, comme convenu un Layo 1 Junior, d'une valeur de 2500^{F HT}.

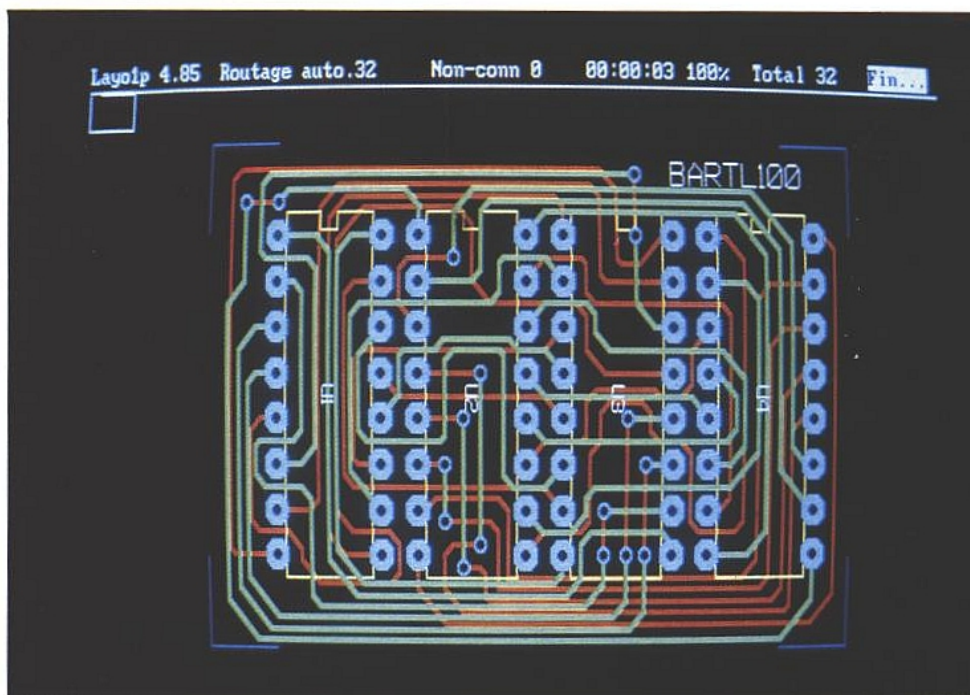
Infos

Tout d'abord, nous avons dit avoir des problèmes de tracés de cercles en mode millimètre, dès qu'un auto pan était engagé. Après vérification, ce n'est que sur notre 1640 que le phénomène se produit. Il est bien précisé que la machine doit être 100 % compatible pour exploiter correctement LAYO et à priori, il semblerait que le 1640 ait une petite lacune. Pourtant il est possible de détourner le problème, en traçant un grand cercle sans auto pan, c'est-à-dire en zoom 1 et en se fiant uniquement au compteur.

Sur vos disquettes, Monsieur NEFKENS a ajouté les bibliothèques personnelles de l'auteur : AC et AC1. Vous y trouverez des composants particuliers comme les SHADOW, le fader MCB etc... Une remarque toutefois : certains dessins ont leur origine d'appel ailleurs que sur une pastille, afin de faciliter par exemple les alignements avec des potentiomètres ou autres. Pour effacer de telles figurines il suffit de sélectionner l'objet non point sur son origine d'appel mais sur une pastille (B-O-DEL). Ce n'est pas un gros mot Antillais, mais la séquence B de sélection, O de confirmation et DEL d'effacement. Facile à se rappeler.

Enfin une excellente nouvelle : la prochaine version (il faudra patienter au moins 6 mois) tiendra compte d'une remarque de votre serviteur qui devrait faire de LAYO standard le meilleur produit du marché, et les algorithmes de routage (versions PLUS) passeront à la vitesse supérieure.

Notons également que la version toute neuve (4.85) est équipée d'un manager qui permet - pour qui possède ORCAD (r) - de corriger automatiquement les fichiers NET et CMP de LAYO, dès que le schéma est modifié.



Un décodeur R.D.S. expérimental

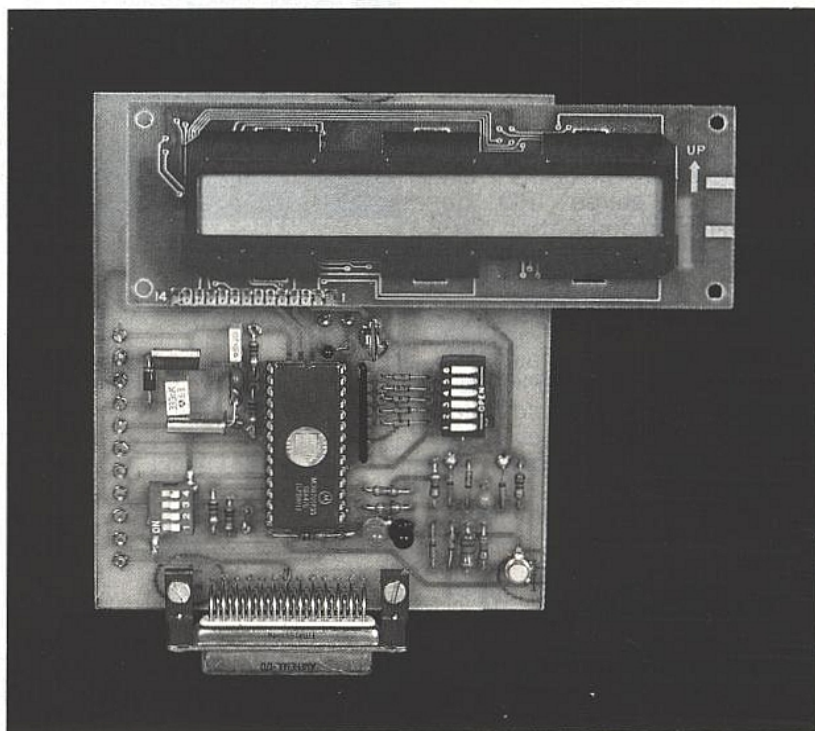
Le R.D.S. (Radio Data System) permet de transmettre des informations sur un émetteur FM stéréo, en plus des deux voies audio.

Grâce au R.D.S., nous pouvons connaître le nom des stations, leurs fréquences alternatives, recevoir des messages informatifs sur la circulation pour les automobilistes, etc...

Le débit binaire est de 1 200 bits/seconde.

La première partie de la réalisation a permis d'extraire du signal multiplex les signaux R.D.S qui sont DATA - BIPHASE - RDS et CLOCK - BIPHASE.

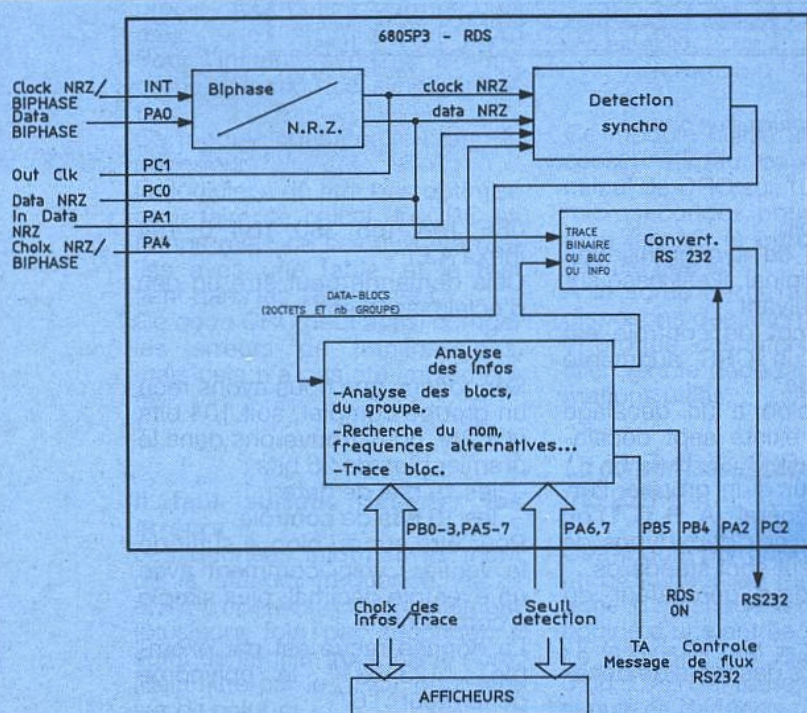
Dans cette seconde partie, nous verrons comment obtenir les données utilisables par un ordinateur sur une liaison V24 (RS 232), et l'affichage sur écran à cristaux liquides du nom de la station.



Le traitement digital : le monochip

A partir de maintenant tout le traitement va être effectué par le monochip 68705P3.

Figure 1 : Synoptique logiciel du décodeur 68705P3.



Ce monochip contient un processeur du type 6805, et dispose d'un accumulateur, d'un registre d'index, d'un compteur ordinal, etc.

Nous trouvons aussi trois ports (A, B, C) d'entrées/sorties et un TIMER.

Compte tenu du nombre de pattes du circuit (28), le port C ne dispose que de 4 sorties. La fréquence maximale de l'horloge est de 4,2 MHz, le quartz choisi est de 4 MHz, ce qui donne un temps de cycle de une microseconde (4/fosc).

Cette vitesse, moyenne pour un monochip, a posé quelques problèmes dans la réalisation du logiciel qui a dû être optimisé.

La capacité de l'EPRAM est de 1 804 octets et nous disposons de 112 octets de RAM, la pile a 32 octets de profondeur. De nombreux articles ont déjà été publiés sur ce monochip.

L'automate biphase

Le "schéma logiciel" est décrit par la figure 1 ; il représente sous forme synoptique les différents modules logiciel du monochip.

De nombreuses pattes du circuit servent à configurer celui-ci, le 68705P3 a été utilisé au maximum, tant au point de vue mémoire que configuration. La configuration standard est réalisée quand toutes les entrées de configuration sont à "1", cela donne :

- entrée RDS-BIPHASE (PORTA - BIT 4 = PA4 = 1)
- sortie RS 232 INFO (PORTA - BIT 3 = PA3 = 1) (tous les deux décrits dans les chapitres suivants).
- sortie RS 232 active (PORTA - BIT 2 = PA2 = 1) etc...

Dans cette configuration, le signal CLOCK-BIPHASE est appliqué à l'entrée IRQ du MONOCHIP, chaque front descendant déclenche une interruption, le signal DATA-BIPHASE-RDS est appliqué sur PA0. Le convertisseur BIPHASE -> NRZ est constitué d'un automate ; à chaque DATA - BIPHASE - RDS et en fonction de son état actuel, il change d'état et met à jour l'horloge interne (à 1200 bits/s) (figure 2).

Celle-ci est disponible sur PC1, il met aussi à jour la donnée qui est disponible sur PC0.

Il est possible de ne pas utiliser ce convertisseur dans le cas où un autre décodeur donnerait les données NRZ directes. Dans ce cas, il faut mettre à la masse PA4, entrer l'horloge NRZ sur l'entrée IRQ et la donnée NRZ sur PA1.

Dans tous les cas, la donnée est prise sur le front DESCENDANT. Pour vérifier le bon fonctionnement du convertisseur, PC3 donne le temps de traitement de l'interruption du convertisseur. PC3 monte dès que le processeur entre dans l'IRQ et redescend quand il en ressort.

Pour un fonctionnement sans problème, il faut que PC3 retombe avant qu'un autre front descendant arrive sur l'IRQ.

Le détecteur de synchronisation

Ce module reçoit la donnée NRZ et l'horloge NRZ. Il est chargé de découper correctement le flot de données et d'en extraire celles utiles.

L'organisation des données en RDS est la suivante :

- La transmission est constituée de groupes de 104 bits.
- Chaque groupe contient quatre blocs de 26 bits.
- Chaque bloc est constitué d'une zone data sur 16 bits, et d'une zone de contrôle sur 10 bits (figure 3).

En RDS, la transmission est synchrone, il n'y a pas de start-bit,

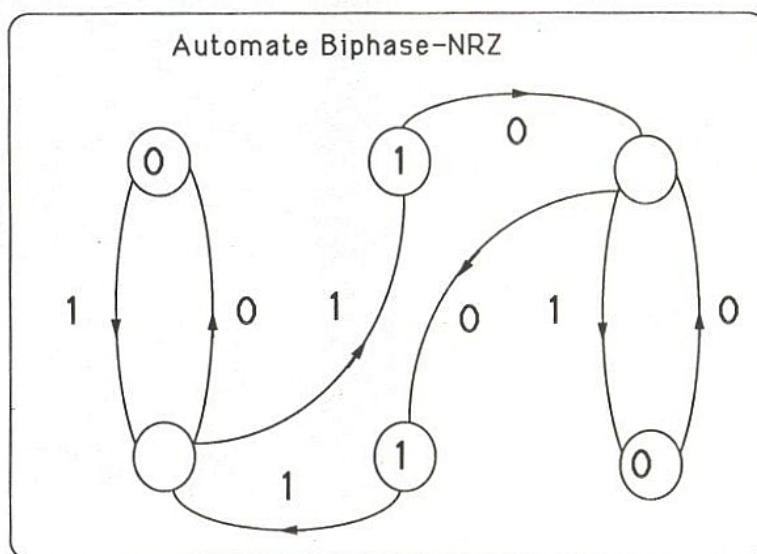
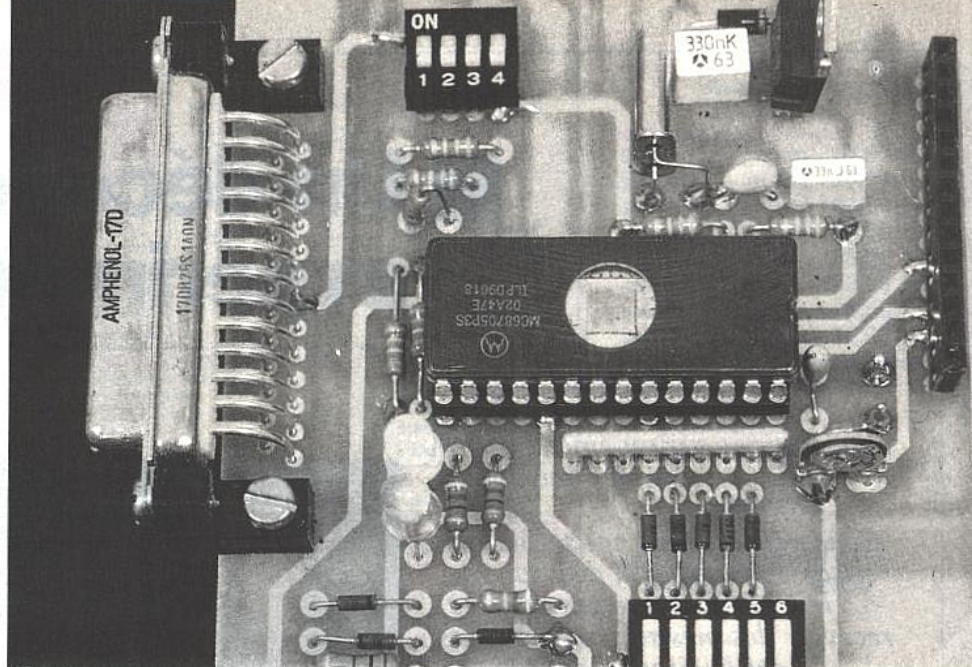


Figure 2 : Plan logiciel de l'automate BIPHASE-RDS.

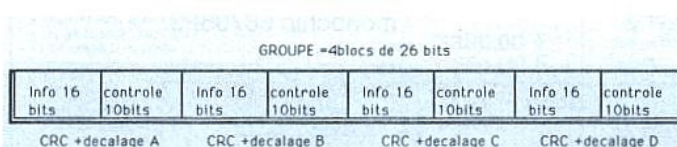


Figure 3 : Structure d'un groupe.

ou de stop-bip.

Le système de synchronisation utilisé est original, il est basé sur le principe suivant :

- Chaque mot de contrôle est constitué d'un CRC augmenté d'un décalage.
- Chaque bloc a un décalage différent ; il existe sept décalages notés A, B, C, C', D, E, F.
- A l'intérieur d'un groupe, l'ordre est en général : A, B, C, D ou A, B, C', D', ces deux types de séquençement sont standards.
- Le polynôme générateur du CRC est : $x^{10} + x^8 + x^7 + x^5 + x^4 + x^3 + 1$.
- Les valeurs des mots de décalages sont :

0FE, 198, 168, 350, 1B4, 0, 194 (hexa A.F)

Cela demande peut être un peu d'éclaircissement.

Supposons que nous ayons reçu un groupe complet, soit 104 bits (4 x 26), nous trouverons dans le premier bloc de 26 bits :

- les 16 bits de data
- les 10 bits de contrôle.

Pour être sûr du bloc, il suffit de le vérifier ; voici comment avec un exemple décimal, plus simple à comprendre.

La donnée reçue est par exemple : "1234521", le polynôme générateur : "67"

1) il suffit de diviser 12345 par 67, ce qui nous donne 184, reste 17
 2) ajoutons au reste le décalage du bloc A (4)
 3) nous obtenons : $17 + 4 = 21$
 4) Le mot de contrôle doit être 21, le bloc reçu doit être : 1234521.
 Nous avons reçu par exemple : 9812345 mais 98123 ne donne pas 45.
 Puis nous recevons le numéro suivant : 8123452 $\Rightarrow$ toujours rien avec 81234 et 52.
 Enfin, avec 1234521, cette combinaison est correcte...

Il y a une synchronisation.

Comme nous pouvons le voir, pour détecter le bloc, il suffit à chaque bit reçu de calculer le CRC et le décalage, en supposant qu'il s'agisse du dernier bit du bloc.

Si cela correspond, nous sommes PEUT-ETRE synchronisés. En effet, il existe une probabilité pour que l'opération donne une "fausse synchronisation". Pour être sûr de l'avoir, il suffit de vérifier 26 bits plus loin que nous en retrouvons une.

Un groupe est "VALIDE" lorsque toutes les synchronisations successives des quatre blocs ont été trouvées ; à cet instant la DEL - détection RDS - s'allume. Chaque bloc indique un morceau d'information : (figure 4)

– le bloc A donne le code de l'émetteur,
 – le bloc B indique ce que nous allons trouver dans le C ou C' et D, etc...

La documentation 3244 de l'UER précise tout cela (c'est une norme).

Pour l'instant revenons à notre partie détection de synchronisation.

Ce module constitue le cœur du décodeur.

Le logiciel a dû être très optimisé pour faire ce calcul du CRC en temps réel ; ce calcul a été réalisé avec une table, et le tout tient dans les 1800 octets.

Ce code CRC peut aussi corriger les erreurs de transmissions, mais cela n'a pas été implémenté.

Il faut surtout détecter les erreurs

Les données informatives (nom de la station, fréquence, etc...) étant répétées continuellement (plusieurs fois par seconde), il suffit de vérifier trois fois le nom, (déjà filtré par le CRC), pour être sûr de celui-ci.

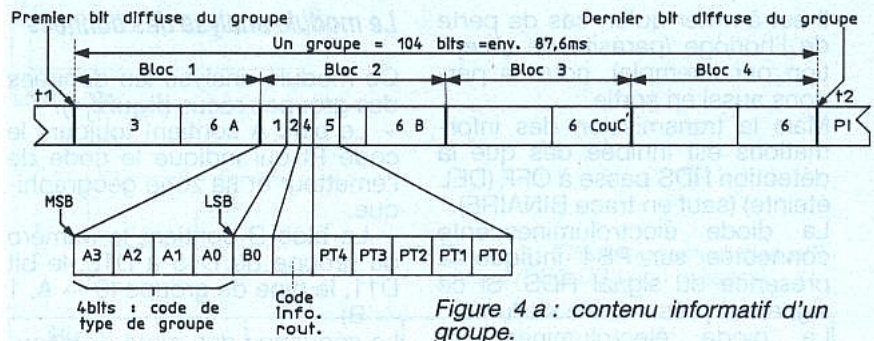


Figure 4 a : contenu informatif d'un groupe.

NOTES :

1. Code de type de groupe = 4 bits.
2. B0 = code de version = 1 bit.
3. Code PI = code d'identification de programme = 16 bits.
4. TP = code d'identification d'un programme pour automobilistes = 1 bit.
5. PTY = code de genre de programme = 5 bits.
6. Mot de contrôle + décalage "N" = 10 bits ajoutés pour la protection contre les erreurs et l'information de synchronisation de bloc ou de groupe.
7. $t_1 < t_2$: dans tout groupe, le bloc 1 est transmis le premier et le bloc 4 en dernier.

Groupe	Bloc 1	Bloc 2	Bloc 3	Bloc 4	Fonction du groupe
0A	PI	TP, PTY, TA, M/S, DI, ctrl	AF	PS	Information élémentaire de syntonisation et de commutation
0B	"	"	PI	"	
1A	"	TP, PTY, * (5)	*(16)	PIN	Program Item Number
1B	"	"	PI	"	
2A	"	TP, PTY, ctrl	RT	RT	Radio Text
2B	"	"	PI	"	
3A	"	"	ON	ON	Other Networks
3B	"	"	PI	"	
4A	"	TP, PTY, * (3), CT	CT	CT	Montre et calendrier
5A	"	TP, PTY, ctrl	TDC	TDC	Transparent data channels
5B	"	"	PI	"	
6A	"	TP, PTY, IH	IH	IH	In-House-Information
6B	"	"	PI	IH	
15B	"	TP, PTY, TA, M/S, DI, ctrl	PI	TP, PTY, TA, M/S, DI, ctrl	Information élémentaire de syntonisation et de commutation

Figure 4 b : contenu informatif des groupes.

Ce module utilise 90 % du processeur : il faut en effet faire un calcul de CRC sur 10 bits en 811 microsecondes pour chaque bit reçu (en fait le processeur n'en calcule que 8).

A la sortie de ce module, nous disposons des informations data et groupe, ces informations vont aller vers le décodage des informations utiles.

Le convertisseur données / V24 (RS 232)

Ce module permet de connecter un ordinateur, ou tout autre système d'affichage tel un terminal équipé d'une entrée V24. Le 68705P3 ne disposant pas d'un UART interne, ce module simule ce dernier.

Quand PA3 = 1, ce module envoie les informations reçues. Le choix du type d'information (nom, fréquence, taux de répétition...) est configuré par des entrées du PORT B.

Pour ce faire, il utilise la base de temps de l'HORLOGE reçue. Cette base de temps est de 2375 bits/s en entrée configurée BIPHASE et seulement 1200 bauds en entrée configurée NRZ. L'erreur par rapport à 2400 bits/s est de 2 %, ce qui est largement tolérable sur une liaison asynchrone.

Nous ne pouvons donc réaliser le mode trace-binaire et trace-bloc qu'en mode configuré BIPHASE, puisqu'il faut 2400 bits/seconde pour transmettre en temps réel les données reçues.

Il est à noter qu'en cas de perte de l'horloge (parasite de réception par exemple), nous la perdons aussi en sortie.

Mais la transmission des informations est inhibée dès que la détection RDS passe à OFF (DEL éteinte) (sauf en trace BINAIRE). La diode électroluminescente connectée sur PB4 indique la présence du signal RDS. Si ce signal est présent, elle s'allume. La diode électroluminescente connectée sur PB5 indique la présence d'un message informatif oral RDS. Si ce signal est présent, elle s'allume.

L'entrée PA2 à 1 autorise la transmission, à 0, elle inhibe celle-ci.

Quand PA3 = 0, la sortie RS 232 donne le flux de données reçues en le découpant par tranche de 8 bits, et à la vitesse de 2375 bits/seconde.

Cette vitesse proche du 2400 bits/seconde correspond au débit RDS.

Il s'agit du mode TRACE-BINAIRE, à utiliser pour faire analyser le code par un ordinateur ; dans cette configuration, le décodeur sert uniquement à convertir la transmission synchrone à 1 200 bits/seconde en une transmission asynchrone à 2400 bits/seconde. Ce mode ne fonctionne qu'en entrée configurée BIPHA-SE.

Cette configuration permet aux "développeurs soft" de faire leur propre décodage des données RDS.

Le module analyse des données

Ce module analyse les données des groupes reçus (figure 4).

– Le bloc A contient toujours le code PI qui indique le code de l'émetteur et sa zone géographique.

– Le bloc B contient le numéro de groupe de D15 à D12, le bit D11, le type de groupe (0 → A, 1 → B)

La séquence des mots de décalage

– d'un groupe A est A, B, C, D.

– d'un groupe B est A, B, C', D.

A la lecture du bloc B, nous connaissons le numéro et le type du groupe : (0.. 15) (A ou B), ceci permet de savoir ce qu'il y a dans les bits 10 à 1 du groupe B, ainsi que le contenu des deux autres blocs (C ou C' et D).

Les blocs E et F peuvent servir d'extension.

Les groupes 0A et 0B permettent de définir le nom de l'émetteur, (PS), ainsi que les fréquences alternatives (AF).

Chaque groupe 0A et 0B transmet deux des caractères dans le bloc D, les deux derniers bits du bloc B définissent le numéro des caractères dans le nom, ceci afin de mettre les lettres dans l'ordre correct.

Le groupe 0A contient dans le bloc 3 les fréquences alternatives ; le groupe 0B contient une copie du PI dans ce bloc.

Le module afficheurs à cristaux liquides

Afin de rendre le décodeur autonome, celui-ci a été pourvu d'un afficheur à cristaux liquides.

Cette afficheur est optionnel, il peut ne pas être monté dans un premier temps (question de coût).

Tous les afficheurs ayant au moins une ligne de 16 caractères et utilisant le contrôleur HD 44780 (ou équivalent) peuvent convenir.

Le coût d'un afficheur est d'environ 200 Frs (prix indicatif).

A la mise sous tension, l'afficheur donne la version logiciel du décodeur, ainsi que la dernière date de mise à jour.

Ensuite, l'afficheur s'éteint s'il n'y a pas de signal RDS.

Dans le cas d'une réception RDS, nous avons sur l'afficheur :

– le nom de la station sur 8 caractères.

– les fréquences alternatives si le cavalier sur PB1 est mis.

– enfin sur les deux derniers caractères, la copie des DEL RDS-ON (la lettre R) et la lettre M pour indiquer qu'un message d'information est en train d'être diffusé.

Fonctionnement de l'interface de l'afficheur

La figure 5 donne le plan électrique du décodeur.

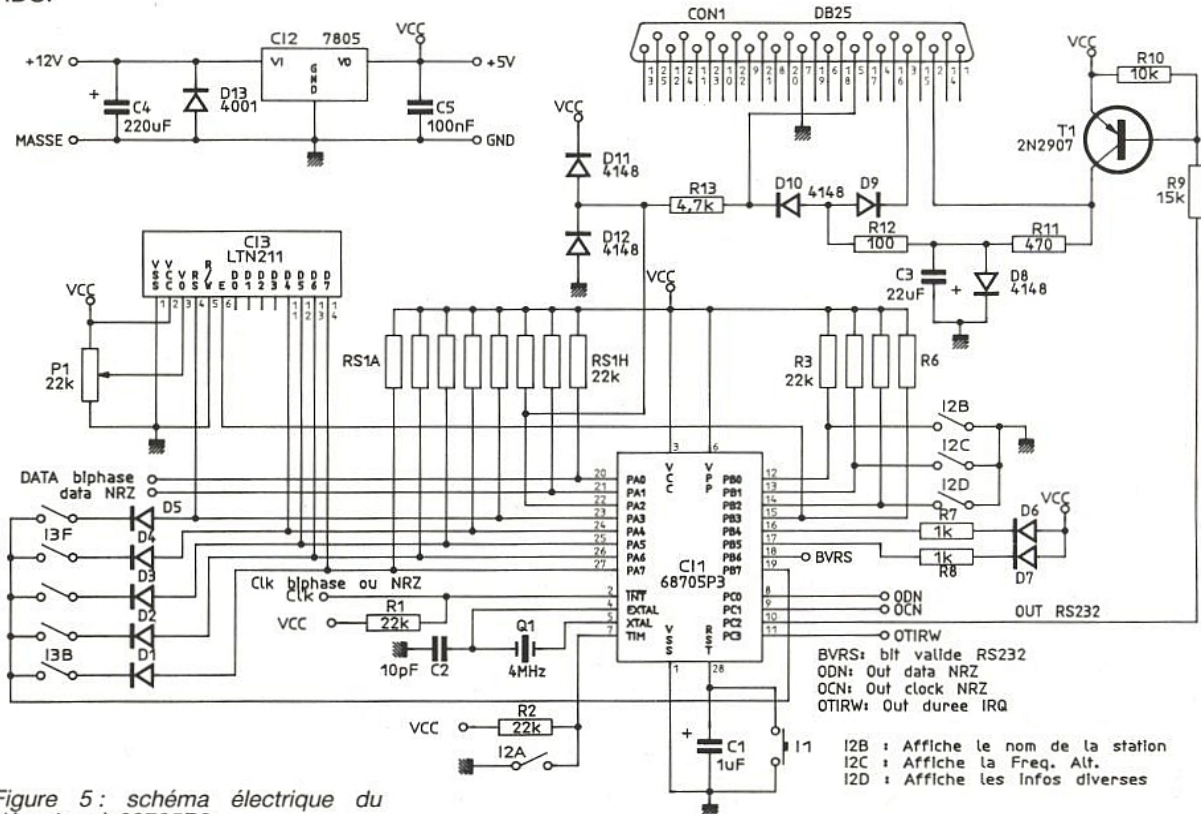


Figure 5 : schéma électrique du décodeur à 68705P3.

C'est le PORTA qui sert pour l'interface (PA7-PA3), ainsi que PB7 et PB3. Le PORTA sert aussi pour la lecture de la configuration du monochip.

En mode lecture de configuration, PB3 désactive l'afficheur, alors que PB7 est mis à 0.

Le processeur voit sur PA7-PA3 soit 5 volts, si le strap n'est pas mis, soit environ 0,8 volts dans le cas contraire, le seuil de basculement étant situé entre 1,5 à 2 volts, le processeur lit 0.

En mode écriture dans l'afficheur, PB7 passe à 1, ce qui provoque le blocage des diodes ; le mot à écrire de 4 bits est mis sur PA7-PA4, PA3 précise le registre de sélection. Enfin une impulsion venant de PB3 effectue l'écriture sur les afficheurs.

Il n'est pas prévu la relecture des afficheurs, c'est pour cette raison que la ligne R/W est mise constamment à 0.

Un potentiomètre de 10 à 22 kilo Ohms autorise un réglage du contraste.

La **figure 6** donne le "PIN assignement" ; il s'agit d'un connecteur de 14 points, organisé soit en une rangée de 14, soit en deux de 7.

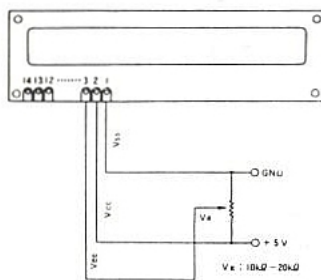


Figure 6 : PIN assignement des afficheurs (DB0-DB3 non utilisées).

Pin N°		Level		
1	V _{ss}	—	Power Supply	OV (GND)
2	V _{cc}	—		+ 5 V
3	V _{ee}	—		For Liquid Crystal Drive
4	RS	H L	Register H : Danta Input Select L : Instruction Input	
5	R W	H L	H : Data Read (Module → MPU) L : Data Write (Module ← MPU)	
6	E	H, H → L	Enable Signal	
7	DB 0	H L	Data Bus Line	
8	DB 1	H L		
9	DB 2	H L		
10	DB 3	H L		
11	DB 4	H L		
12	DB 5	H L		
13	DB 6	H L		
14	DB 7	H L		

REALISATION

Le schéma électrique est d'une simplicité "biblique" (**figure 5**).

Le quartz est de 4 MHz, une série de résistances de pull-up ramène un 1 sur les entrées en l'air, un strap pour chaque entrée permet une configuration à 0.

Un bouton poussoir permet une RAZ du circuit, l'entrée se fait sur INT, PA0 (mode biphase) ou PA1 (mode NRZ).

Le contrôle de flux est réalisé en entrée sur PA2, qui grâce à la série de diodes est "compatible RS 232".

Le - 12 peut servir pour la sortie RS 232 (pompe sur 3 ou 5 de l'interface RS 232).

La diode D₁ permet dans tous les cas de fermer le circuit.

La série de diodes sur PA7-PA3 doit être montée, même si nous n'utilisons pas l'afficheur.

La diode D₁₃ permet de protéger le montage en cas d'inversion de l'alimentation du circuit.

Le brochage de l'afficheur utilisé (de nombreux modèles conviennent) est donné **figure 6**.

Les tracés du circuit imprimé et l'implantation correspondante sont donnés **figure 7**.

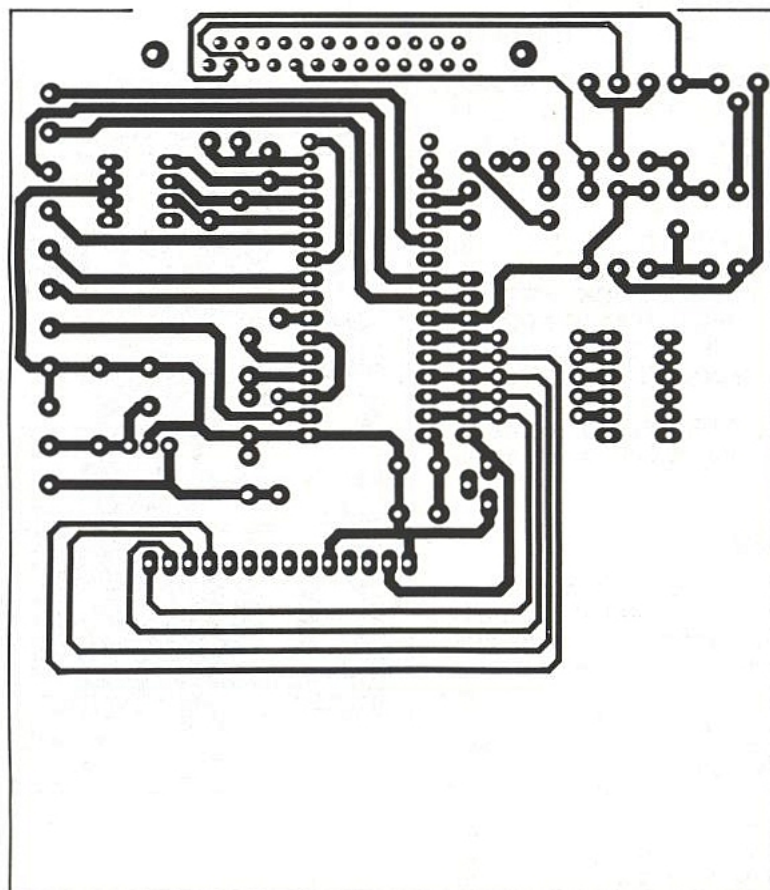


Figure 7 a : Circuit imprimé côté soudures.

Liste des entrées/sorties, allocation des ports

Cette liste précise l'utilisation des différents ports.

PORT A :

D₀ : ENTREE BIPHASE RDS données
D₁ : ENTREE NRZ données
D₂ : 0 ⇒ ARRÊT DE TRANSMISSION RS 232
D₃ : CHOIX SORTIE RS 232 (+ INTERFACE AFFICHEUR IA)
1 ⇒ LE TEXTE INFORMATIF
0 ⇒ DATA flot binaire direct
D₄ : CHOIX ENTREE DETECTEUR (+ IA)
1 ⇒ RDS-BIPHASE (d = 2400 bits/s)
0 ⇒ RDS-NRZ (d = 1200 bits/s)
D₅ : 0 ⇒ TRACE BLOC ON, SORTIE HEXA DES BLOCS en hexa, sur 8 octets (+ IA)
D₆ et D₇ : NOMBRE DE RECEPTION NOM STATION CORRECTE (suite identique) (+ IA)
D₇ : AVANT AFFICHAGE (DEF : MAX : 4) (+ IA)

PORT B :

D₀ : 1 ⇒ AFFICHAGE NOM DE STATION
D₁ : 0 ⇒ AFFICHAGE FREQUENCE ALTERNATIVE de la station
D₂ : 0 ⇒ AFFICHAGE RADIO TEXTE, au fil de l'eau, 64 caractères maximum
D₃ : OUT E de l'afficheur
D₄ : OUT RDS PRESENT
D₅ : OUT RDS TA PRESENT (message de trafic)
D₆ : OUT UP SUR BIT RS 232, une horloge à Fbit, synchrone de l'UART soft.
D₇ : OUT IA

PORT C :

D₀ : SORTIE DATA NRZ du convertisseur BIPHASE-NRZ
D₁ : SORTIE CLOCK NRZ du convertisseur BIPHASE-NRZ
D₂ : SORTIE RS 232 2400 bits/s en configuration BIPHASE, sinon 1200
D₃ : TEST TEMPS IRQ, monté en entrée IRQ, descend en sortie d'IRQ.

Extensions

Le système donne le nom de la station, les fréquences alternatives, l'indication de message oral et le message radio-texte. Ces deux dernières fonctions n'ont pas pu être testées, car pour l'instant il n'y a pas de message radio-texte (par contre le bit de message est "agit" par l'émetteur).

Ce monochip ne pourra pas gérer les nouveaux services, la

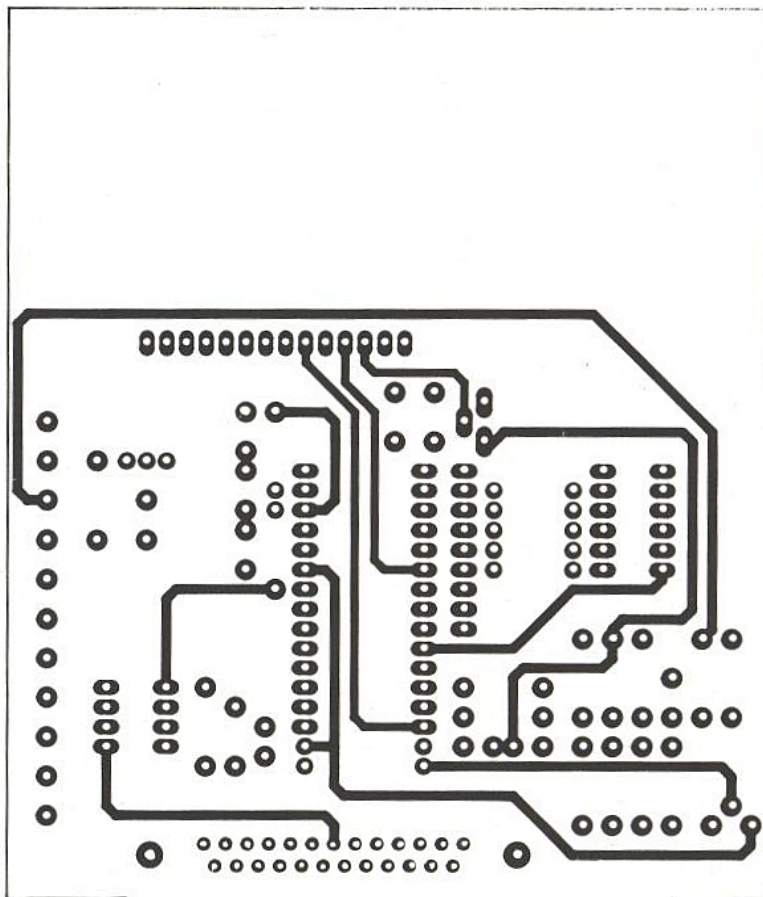


Figure 7 b : Côté composants.

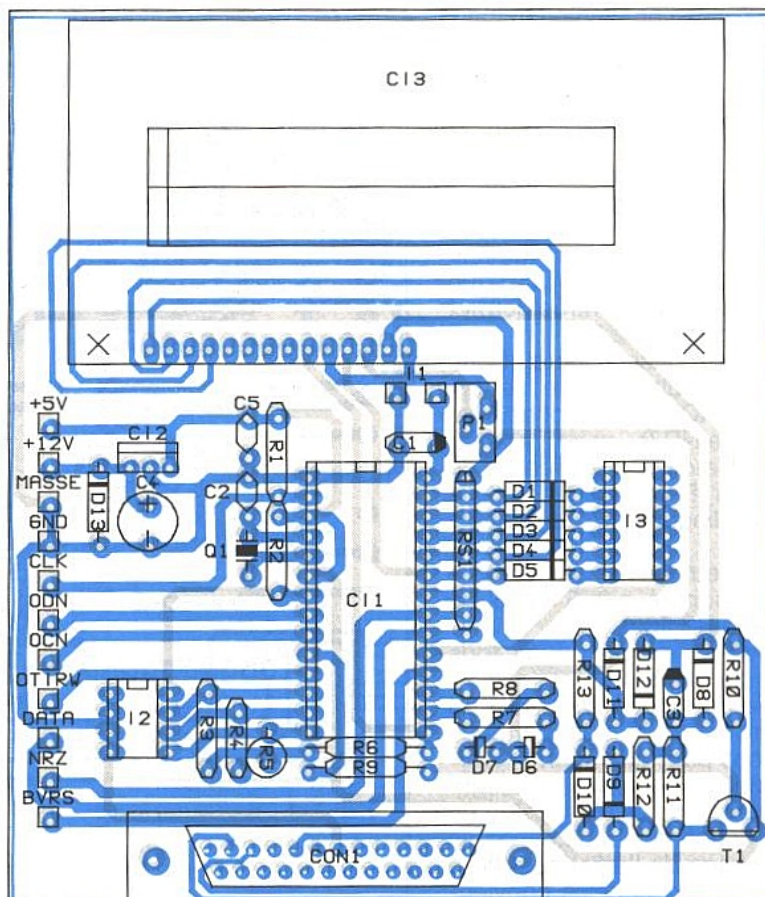


Figure 7 c : Implantation.

capacité ROM étant utilisée presque en totalité.

Nous pouvons facilement analyser tous les messages des groupes standards en décodant, sur un micro-ordinateur (ou sur un autre monochip), les informations de trace-bloc, un CR LF (retour chariot, line feed) indiquant le début d'un groupe.

La trace binaire est bien plus difficile à analyser puisqu'il faut se resynchroniser.

D₆ sur le PORT B permet de récupérer facilement des données de l'UART soft par un récepteur UART soft.

Avec ce dispositif, lors de la mise en place de nouveaux services, les réalisateurs du décodeur s'en apercevront rapidement.

A la date d'écriture de cet article, seule RADIO-FRANCE utilise le RDS. Les stations FRANCE-INTER, FIP et FRANCE MUSIQUE ont été correctement reçues.

Par contre, FRANCE-INFO n'émettant qu'en monophonie n'a pas pu être reçue, quant à FRANCE-CULTURE, un glissement de phase du pilote 19 kHz par rapport à la porteuse pilote RDS rend le décodage ardu.

X. FENARD

Nomenclature

Résistances

Réseau 1 SIL
R₁ à R₆ : 22 kΩ
R₇ : 1 kΩ
R₈ : 1 kΩ
R₉ : 15 kΩ
R₁₀ : 10 kΩ
R₁₁ : 470 Ω
R₁₂ : 100 Ω
R₁₃ : 4,7 kΩ
P₁ : 22 kΩ

Condensateurs

C₁ : 1 μF
C₂ : 10 pF
C₃ : 22 μF
C₄ : 220 μF
C₅ : 100 nF

Circuits intégrés

C₁₁ : 68705 P3
C₁₂ : 7805
C₁₃ : affichage LTN 211

Semiconducteurs

D₁ à D₁₂ : 4148
D₁₃ : 4001
T₁ : 2 N 2907

Divers

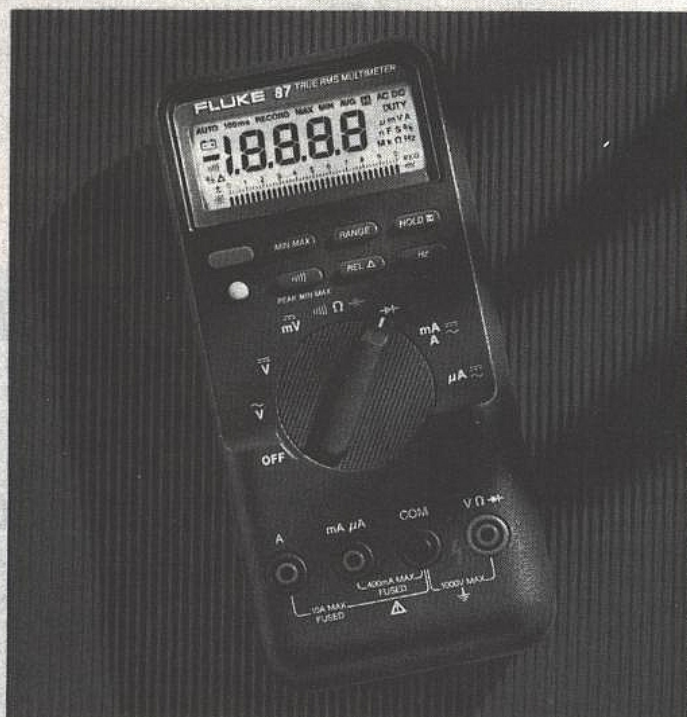
Connecteur DB 25 embase pour CI
I₁ : poussoir
I₂ : switches DIL 4
I₃ : switches DIL 6
Q₁ : quartz 4 MHz

NDLR : Nous nous arrangeons pour que le 68705P3, programmé, soit en place chez un certain nombre de détaillants. Se renseigner auprès de la rédaction.

FLUKE ET PHILIPS - L'ALLIANCE EN TEST ET MESURE



PHILIPS



Fluke redéfinit le multimètre

Les multimètres de la nouvelle Série 80 ne sont pas seulement numériques, ils sont aussi analogiques, compteurs-fréquence-mètres, enregistreurs, capacimètres et encore plus...

Avec des innovations que seul Fluke peut vous offrir, comme la mesure du rapport cyclique, ou l'enregistrement de valeurs Min/Max et la moyenne d'un signal, ou une indication sonore Min/Max pour de nouvelles valeurs hautes ou basses.

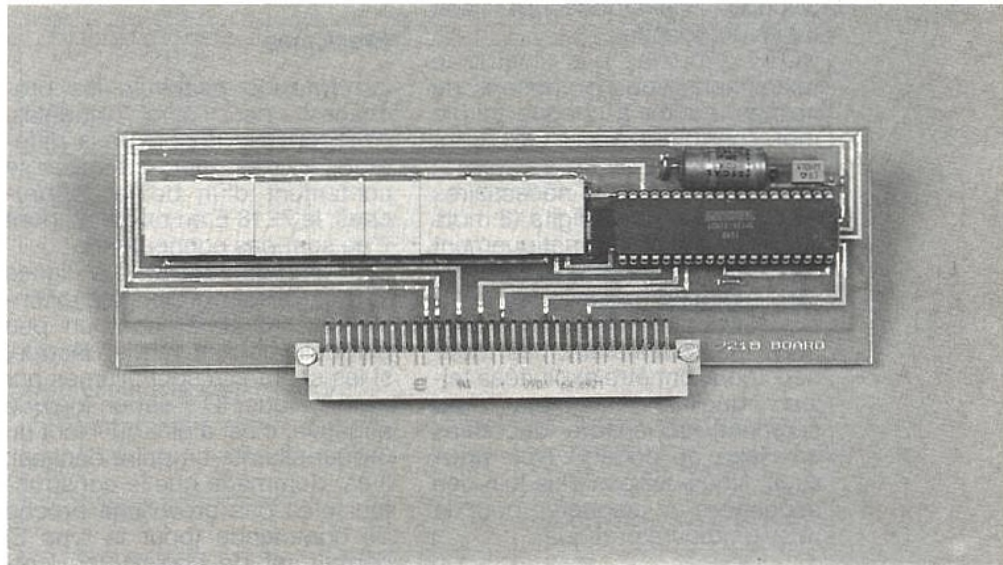
La protection exclusive d'entrée Input Alert, qui vous indique quand les connexions ne sont pas adaptées en fonction de la mesure à effectuer. Et une protection exclusive : avec le boîtier Flex-Stand, ainsi vous pouvez utiliser les multimètres Série 80 dans les conditions les plus sévères.

FRANÇAISE D'INSTRUMENTATION

1, rue Eugène Piat
10000 TROYES
Tél.: 25.78.15.55

Applications de l'ICM 7218

Parmi les circuits à haute intégration de la gamme Intersil, les 7218 (ils sont 5) présentent des particularités très intéressantes. Prévus initialement pour lire les bus des microprocesseurs et en afficher les données sur huit digits, il est également permis d'envisager bien d'autres exploitations, jusqu'à les détourner totalement de leur fonction initiale. Ayant une étude en cours qui exploite ce circuit de manière originale, il nous a semblé plus raisonnable de vous le faire connaître avant, dans son environnement traditionnel.



Tout de suite une remarque importante : la structure CMOS utilisée pour fabriquer ces circuits impose de ne pas les relier à des systèmes qui pourraient porter les niveaux d'entrée au delà de $V + 0,3 V$, ou $V - 0,3 V$. Il est donc vivement conseillé de ne pas raccorder de sources alimentées à une autre tension que celle prévue pour le 7218 (voir ERP n° 514 : "le latch-up dans les circuits CMOS"). Si le montage nécessite plusieurs tensions d'alimentation, il sera bon de prévoir des tampons, mais également de veiller à ce que le 7218 soit alimenté en premier. Les autres valeurs à ne pas dépasser sous peine de destruction sont : $+ 6 V$ maxi, 300 mA

pour les commandes de DIGITs et 500 mA pour les commandes de segments. Il faudra également s'assurer que la dissipation thermique peut s'effectuer correctement : ne pas enfermer le circuit dans un boîtier où la circulation d'air ne serait pas suffisante. Il ne serait pas ridicule d'ailleurs de coller un petit radiateur sur le dos du pavé. Il est à noter à ce sujet, que les modèles pour afficheurs à cathodes communes ont une dissipation d'environ moitié de celle des autres, pour anodes communes. La figure 1 présente les trois grands types de la famille 7218. Les extensions A, C et E sont pour les afficheurs à anodes communes et B et D, bien entendu, pour l'autre catégorie.

Les cinq modèles se différencient par les lettres A à E. Chacun comporte toute la circuiterie nécessaire pour multiplexer 8 afficheurs 7 segments complets (point décimal compris), et ce en mode Hexa ou code B. Ils disposent également d'une RAM statique 8×8 et s'alimentent avec une seule tension de 5 V positive.

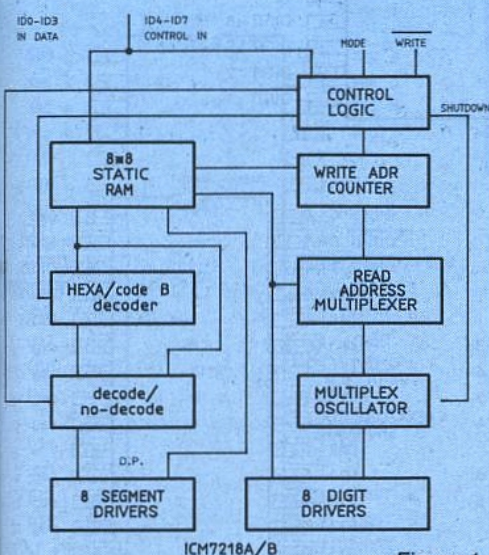


Figure 1 a

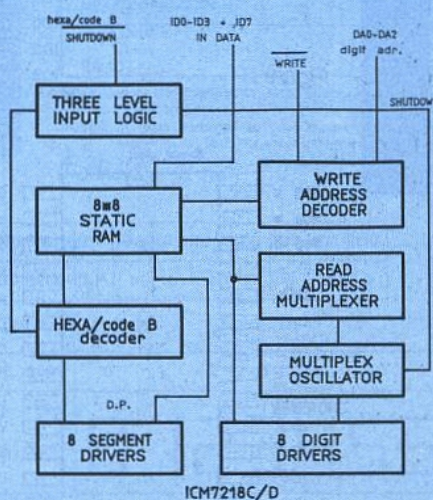


Figure 1 b

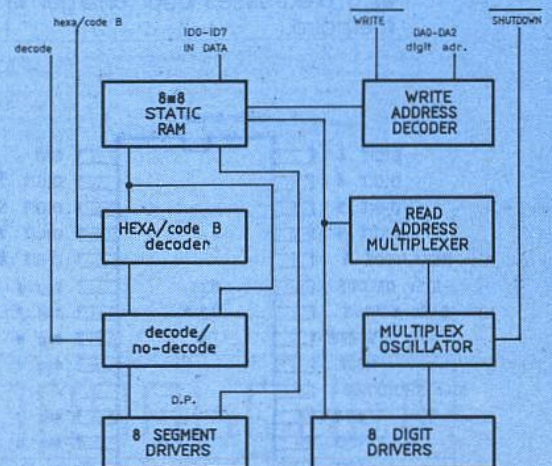


Figure 1 c

ICM 7218 A et B

Ils ont principalement destinés à être raccordés à un bus I/O de microprocesseur. Deux broches de contrôle (Write barre et Mode) prépositionnent le circuit afin de lire soit 4 bits d'information (DATA com, Shutdown barre, Decode, Hexa/code B), soit 8 bits de données.

NOTE : Pour ne pas alourdir le texte, nous vous proposons de ne pas ajouter à chaque fois le mot "barre" derrière WRITE et SHUTDOWN.

Les 64 informations nécessaires à l'affichage sur 8 digits (8 mots de 8 bits), sont automatiquement stockées dans la mémoire à chaque impulsion positive sur WRITE. Suivant les informations données précédemment, les données pourront être exploitées telles quelles (segment par segment) ou encore décodées en Hexa ou code B (voir **figure 6**). Nous verrons plus loin des séquences à respecter pour la mise en œuvre pratique.

ICM 7218 C et D

Ici, deux lignes de commandes : WRITE est une entrée à trois états pour sélectionner Hexa / Code B / Shutdown, quatre lignes de données et 3 pour adresser chacune dans la mémoire.

L'entrée à trois états est indépendante de la commande d'écriture. On remarquera qu'avec ces modèles il n'est pas prévu d'utiliser NO decode, c'est à dire la commande individuelle des 64 segments.

Le troisième type, ICM 7218 E, dispose quant à lui de 4 lignes de contrôle séparées : WRITE, Hexa / code B, Decode / no et Shutdown, 8 lignes de données et 3 d'adresses pour charger la mémoire.

Ce circuit est prévu uniquement pour les afficheurs à anodes communes. A la fin de ces lignes vous trouverez un circuit d'évaluation pour ce type exclusivement, et pourrez constater la facilité de mise en œuvre (et d'exploitation !).

Brochages

La **figure 2** récapitule les brochages des cinq modèles. ATTENTION, ils sont tous différents et si les quatre premiers se contentent d'un boîtier 28 broches, le 7218 E en exige 40 (dont 7 ne sont pas connectées).

On remarquera que les lignes ID 7 (in DP barre) pour les extensions C, D et E, sont un peu particulières : en mode decode, si les segments sont allumés par un 1 logique, ID 7 est en logique négative, c'est à dire qu'il faut un 0 pour allumer un point décimal. Il est dommage que le constructeur n'ait pas prévu une broche de commande (pour le type E) permettant de choisir une logique positive pour ID 7.

La **figure 3** regroupe les caractéristiques électriques et la **figure 4** les conditions d'entrées des trois groupes. On s'y reportera attentivement avant de mettre en œuvre tel ou tel type.

Décode/no décode

Nous l'avons dit, les 7218 A, B et E offrent trois modes d'affichage : DECODE, et dans ce cas on a le choix entre Hexa ou code B, et NO DECODE où chaque segment est adressable à volonté, pour peu que l'on respecte la loi donnée **figure 5**.

HEXA / Code B

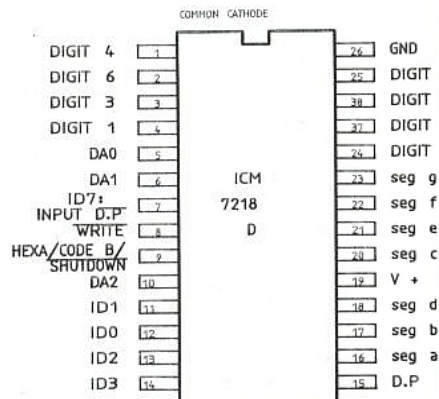
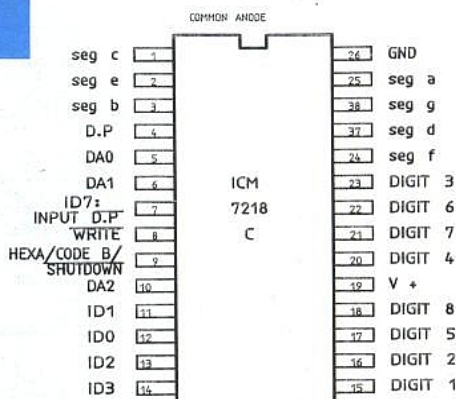
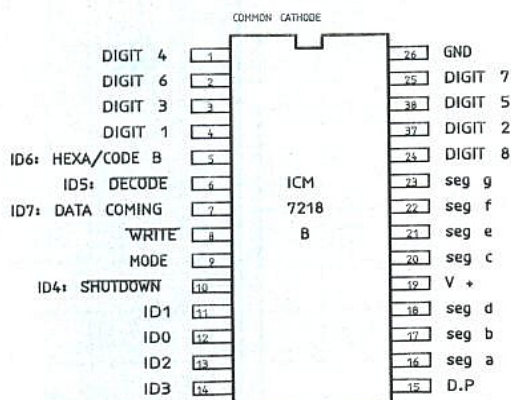
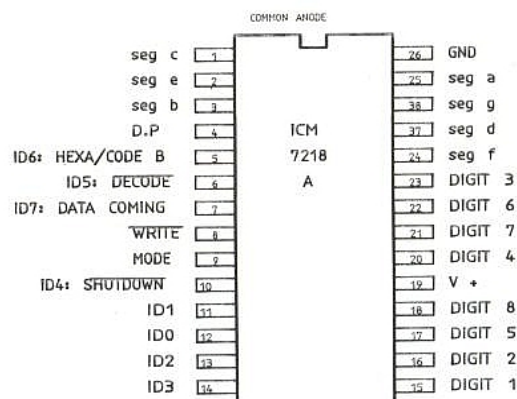
Les résultats obtenus dans ces deux modes sont visibles **figure 6**. On notera que les drapeaux pour 6 et 9 sont présents, et que le code binaire est étendu, exactement comme les décodeurs CA 3161 E bien connus.

Les quatre données en mode DECODE sont véhiculées par les lignes ID 0 à ID 3, alors qu'en NO DECODE, ID 0 à ID 7 sont toutes actives.

Shutdown

Cette commande est excessivement séduisante dans certains cas, même si a priori elle reste ordinaire. Elle met le système en état de veille. La consommation frôle alors la ridicule (typiquement 10 μ A à $V + = 5$ V), par le fait que les drivers de Digits et de segments sont désactivés,

Figure 2



ainsi que l'oscillateur pilote du multiplexage. Pourtant, si l'affichage est au repos, il est possible de charger la mémoire et de modifier les modes. Il ne faudra donc pas se priver de faire travailler le 7218 quand shutdown est actif, si toutefois la tension d'alimentation reste supérieure à 4 V. En dessous, la modification des données n'est plus possible mais par contre, jusqu'à 2 V, le contenu de la mémoire est préservé.

Pour éteindre un afficheur particulier, on a deux solutions :

En mode NO DECODE, il suffit de commander les segments à zéro (attention au point décimal...).

En mode DECODE, il faut passer en Code B et exploiter la solution 15 du code étendu.

Si d'aventure on avait besoin d'un courant par digit supérieur aux 5 mA moyens prévus, il serait possible de mettre en parallèle plusieurs drivers de digits. Ainsi, pour passer à 10 mA, il suffirait de coupler par paires, ce qui aurait pour conséquence de diviser par 2 les afficheurs commandables : 4 au lieu de 8.

La mise en œuvre des ICM 7218 A et B doit respecter la séquence suivante :

Les instructions de contrôle seront lues sur le bus si MODE est high et WRITE low. Une fois les conditions voulues entrées, les données peuvent être placées dans la mémoire. Pour ce faire, chaque impulsion négative de Write (mode étant low) chargera un mot de 8 bits. Une fois la mémoire remplie (les 8 mots entrés) même si des impulsions d'écriture continuent à arriver, elles ne seront pas prises en compte.

SYSTEM ELECTRICAL CHARACTERISTICS $V^+ = 5V \pm 10\%$, $T_A = 25^\circ C$, Test Circuit, Display Diode Drop 1.7V

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Voltage	V^+	Power Down Mode	4		6	V
Quiescent Supply Current	I_Q	Shutdown (Note 3)	6	10	300	μA
Operating Supply Current	I_{OP}	Decoder On, Outputs Open Ckt No Decode, Outputs Open Ckt	250 200		950 450	μA
Digit Drive Current	I_{DIG}	Common Anode $V_{out} = V^+ - 2.0$ Common Cathode $V_{out} = V^+ + 1V$	-170 50			μA mA
Digit Leakage Current	I_{DLK}				100	μA
Peak Segment Drive Current	I_{SEG}	Common Anode $V_{out} = V^+ + 1.5V$ Common Cathode $V_{out} = V^+ - 2.0V$	20 -10	25		μA mA
Segment Leakage Current	I_{SLK}				50	μA
Display Scan Rate	f_{MUX}	Per Digit		250		Hz
Three Level Input Logical "1" Input Voltage	V_{INH}	Hexadecimal ICM7218C, D (Pin 9) Code B ICM7218C, D (Pin 9)	4.0		3.0	V
Floating Input Logical "0" Input Voltage	V_{INL}	Shutdown ICM7218C, D (Pin 9)	2.0		1.75	V
Three Level Input Impedance	Z_{IN}	Note 3		100		k Ω
Logical "1" Input Voltage	V_{IH}		3.5			V
Logical "0" Input Voltage	V_{IL}				.8	V
Write Pulse Width (Negative)	t_W	7218A, B	550	400		ns
Write Pulse Width (Positive)	$t_{\bar{W}}$		550	400		ns
Write Pulse Width (Negative)	t_W	7218C, D, E	400	250		ns
Write Pulse Width (Positive)	$t_{\bar{W}}$		400	250		ns
Mode Pulse Width	t_m	7218A, B	500			ns
Data Set Up Time	t_{ds}		500			ns
Data Hold Time	t_{dh}		25			ns
Digit Address Set Up Time	t_{das}	ICM7218C, D, E	500			ns
Digit Address Hold Time	t_{dah}	ICM7218C, D, E	100			ns
Data Input Impedance	Z_{IN}	5-10 pF Gate Capacitance		10 ¹⁰		Ohms

NOTE 3: In the ICM7218C and D random access versions, the Hexa/Code B/Shutdown Input (Pin 9) has internal biasing resistors to hold it at $V^+/2$ when Pin 9 is open circuited. These resistors consume power and result in a Quiescent Supply Current (I_Q) of typically 50 μA . The ICM7218A, B, and E devices do not have these biasing resistors and thus are not subject to this condition.

Figure 3

INPUT DEFINITIONS ICM7218A and B

INPUT	TERMINAL	VOLTAGE	FUNCTION
WRITE	8	High Low	Input Not Loaded Into Memory Input Loaded Into Memory
MODE	9	High Low	Load Control Word on Write Pulse Load Input Data on Write Pulse
ID4 SHUTDOWN	10	High Low	Normal Operation Shutdown (Oscillator, Decoder, and Displays Disabled)
ID5 (DECODE/No Decode)	6	High Low	No Decode Decode
ID6 (HEXAdecimal/CODE B)	5	High Low	Hexadecimal Decoding Code B Decoding
ID7 (DATA COMING - Control Word)	7	High Low	Data Coming No Data Coming } Control Word
Input Data	11,12,13, 14,5,6 10,7	High Low	Loads "One" (Note 2)
ID0-ID7*			Loads "Zero" (Note 2)

INPUT DEFINITIONS ICM7218C and D

INPUT	TERMINAL	VOLTAGE	FUNCTION
WRITE	8	High Low	Inputs Not Loaded Into Memory Inputs Loaded Into Memory
Three Level Input (Note 1)	9	High Floating Low	Hexadecimal Decode Code B Decode Shutdown (Oscillator, Decoder and Displays Disabled)
Digit Address DA2 (MSB)-DA0 (LSB)	10,6,5	High Low	Loads "Ones" Loads "Zeros"
Input Data ID3 (MSB) - ID0 = Data	14,13,11,12	High	Loads "Ones" (Note 2)
ID7 = D.P.	7	Low	Loads "Zeros" (Note 2)

INPUT DEFINITIONS ICM7218E

INPUT	TERMINAL	VOLTAGE	FUNCTION
WRITE	9	High Low	Input Latches Not Updated Input Latches Updated
SHUTDOWN	10	High Low	Normal Operation Shutdown (Oscillator, Decoder and Displays Disabled)
Digit Address ID0,1,2 DA0-DA2	13,14,12	High Low	Loads "Ones" Loads "Zeros"
DECODE/No Decode	33	High Low	No Decode Decode
HEXAdecimal/CODE B	32	High Low	Code B Decoding Hexadecimal Decoding
Input Data	16,17,18,19	High	Loads "Ones" (Note 2)
ID0-ID7	6 7,11,8	Low	Loads "Zeros" (Note 2)

NOTE 1: In the ICM7218C and ICM7218D versions, Hexadecimal, Code B and Shutdown are controlled with a three level input on Pin 9. Pulling Pin 9 high decodes Hexadecimal. Floating Pin 9 decodes Code B and pulling Pin 9 low puts the ICM7218 in a Shutdown mode.

NOTE 2: In the No Decode format, "Ones" represents "on" segments for all inputs except for the Decimal Point, where "Zero" represents "on" segments. i.e. segments are positive true, decimal point is negative true.

Figure 4

DONNEES	ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0
SEGMENTS	D.P.	a	b	c	e	g	f	d

Figure 5

RAPPEL



Figure 6

CODE BIN.	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
HEXA CODE	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
CODE B	0	1	2	3	4	5	6	7	8	9	-	E	H	L	P	

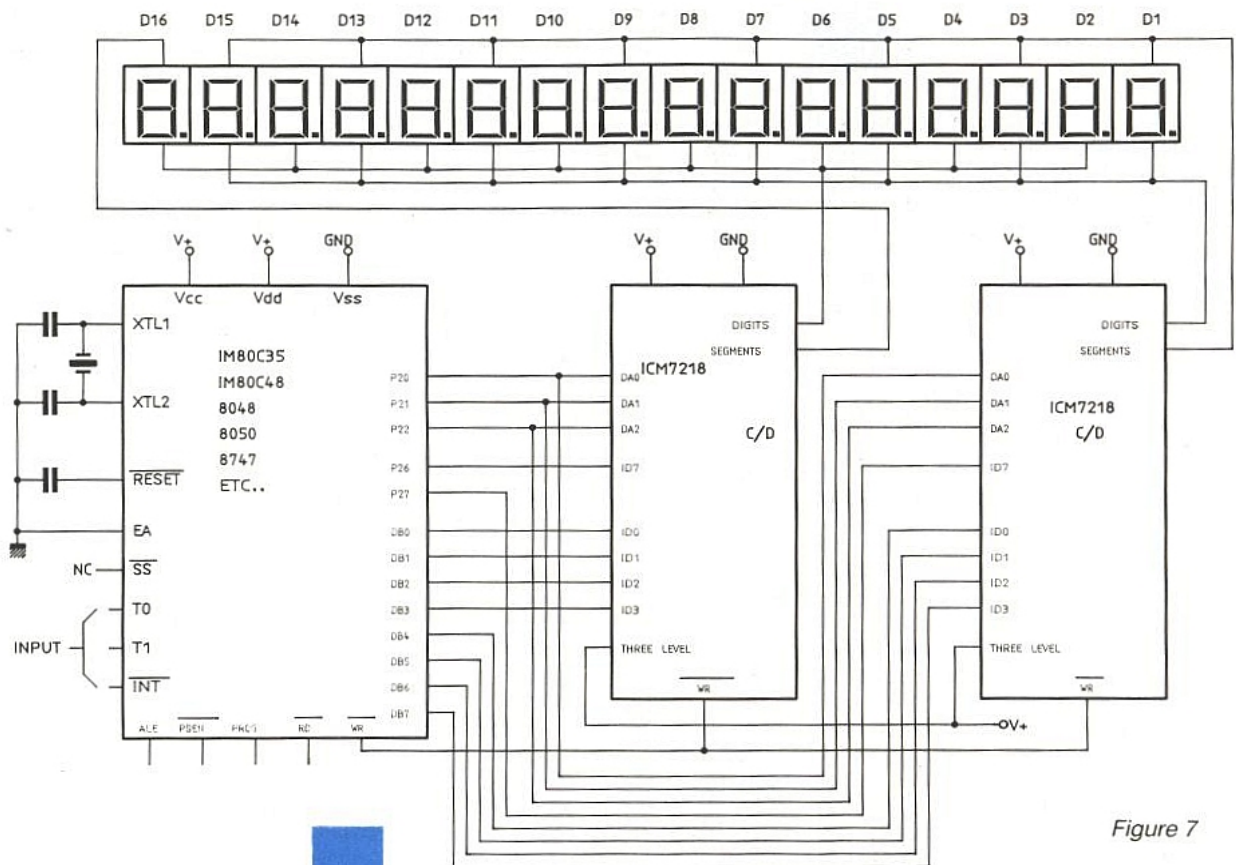


Figure 7

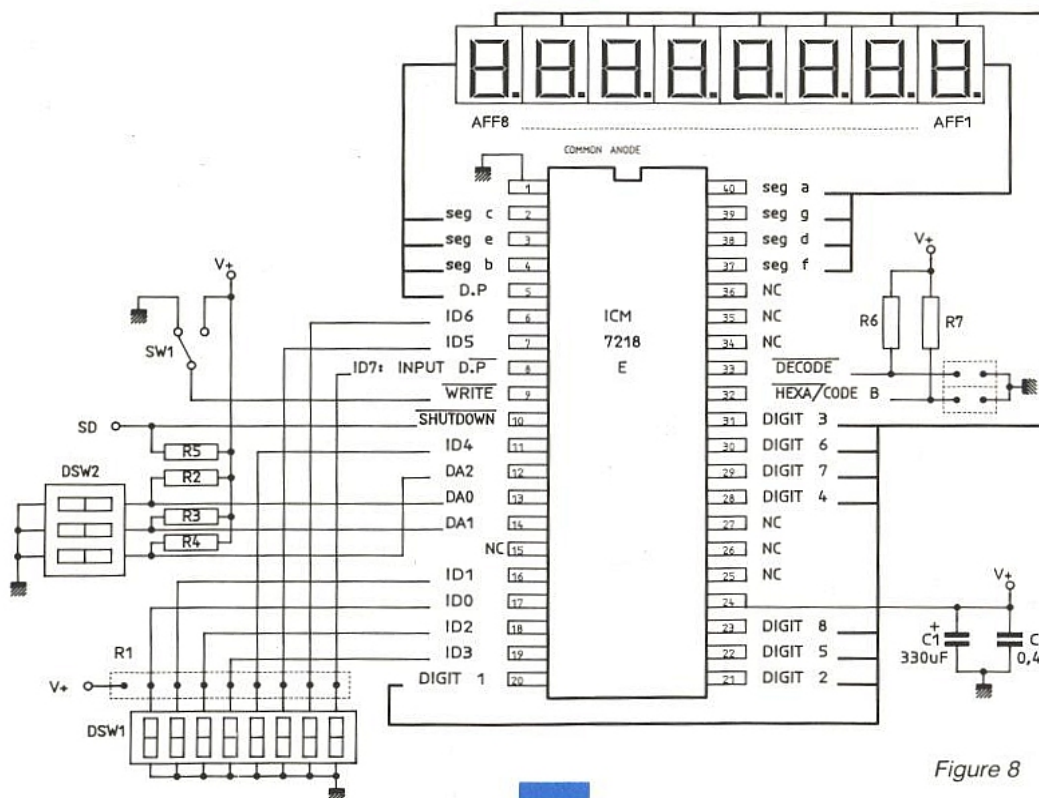


Figure 8

Il ne sera donc pas possible de modifier un digit sans recharger l'intégralité des données (ce qui est permis avec les extensions C, D et E). Pour les ICM 7218 C et D, les instructions de contrôle sont à appliquer à la pin 9, entrée à trois états (voir fig. 4). Les données peuvent alors être entrées en mémoire à l'adresse définie

par DA0... DA3, avec une impulsion Write. Ainsi, il est possible de n'intervenir que sur les adresses dont les données doivent être modifiées. Idem pour le ICM 7218 E. La principale particularité de ce modèle est l'accès totalement indépendant à toutes les entrées de contrôle. Un exemple d'association de 2

ICM 7218 C/D afin de créer un affichage 16 digits pour microprocesseur est donné figure 7. Les afficheurs s'intercalent, ce qui permet de charger les données séquentiellement à partir d'un simple bus 8 bits.

CIRCUIT D'EVALUATION

Nous avons choisi le 7218 E, et l'avons mis en œuvre. Le schéma retenu est visible figure 8. Rien de bien sorcier, les commandes décode et Hexa/B sont prévues sur cavaliers. SD est une cosse à part et Write se commande par un petit inverseur SECME, DSW2 code les adresses et DSW1 les données.

L'implantation est répartie sur deux cartes :

La première porte essentiellement les afficheurs et le 7218 E. Il sera possible de récupérer cette implantation pour des besoins personnels. On en voit figure 9 les deux faces et le côté composants. Il ne faudra pas oublier le strap placé à droite de AFF1 et faire attention soit de l'isoler, soit de lui faire faire une boucle suffisante pour ne pas entrer en court-circuit avec les pistes face 2. Il est vivement conseillé de monter le circuit et les afficheurs sur barrettes (beaucoup plus faciles à souder sur les 2 faces qu'un support classique). Si on n'oublie pas les

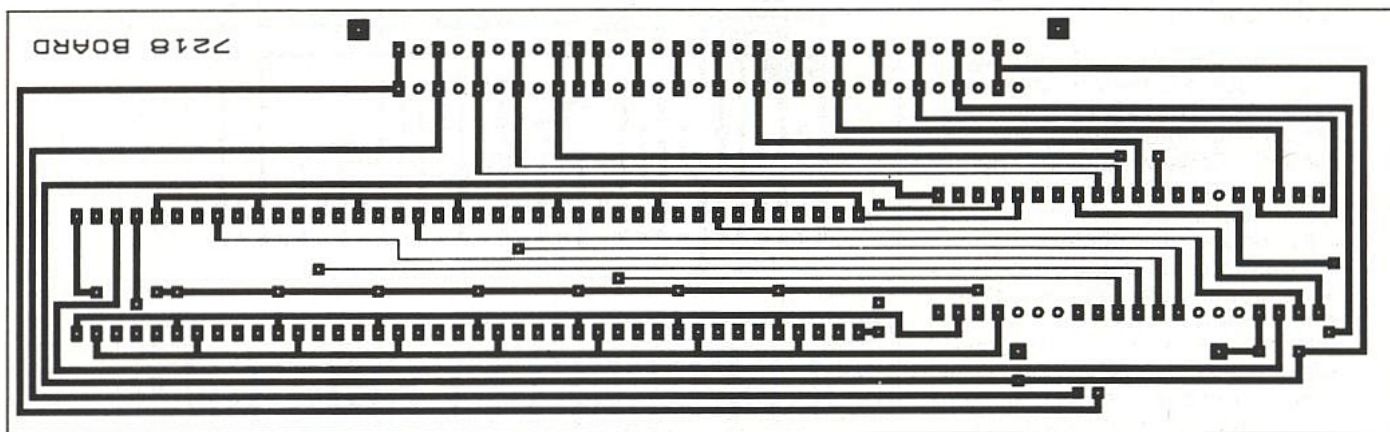


Figure 9 a

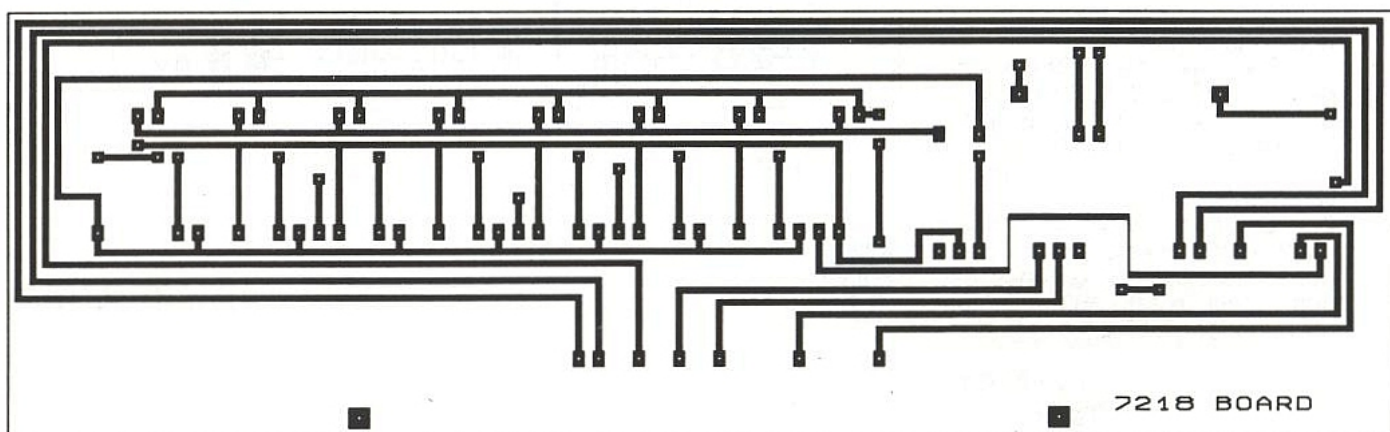


Figure 9 b

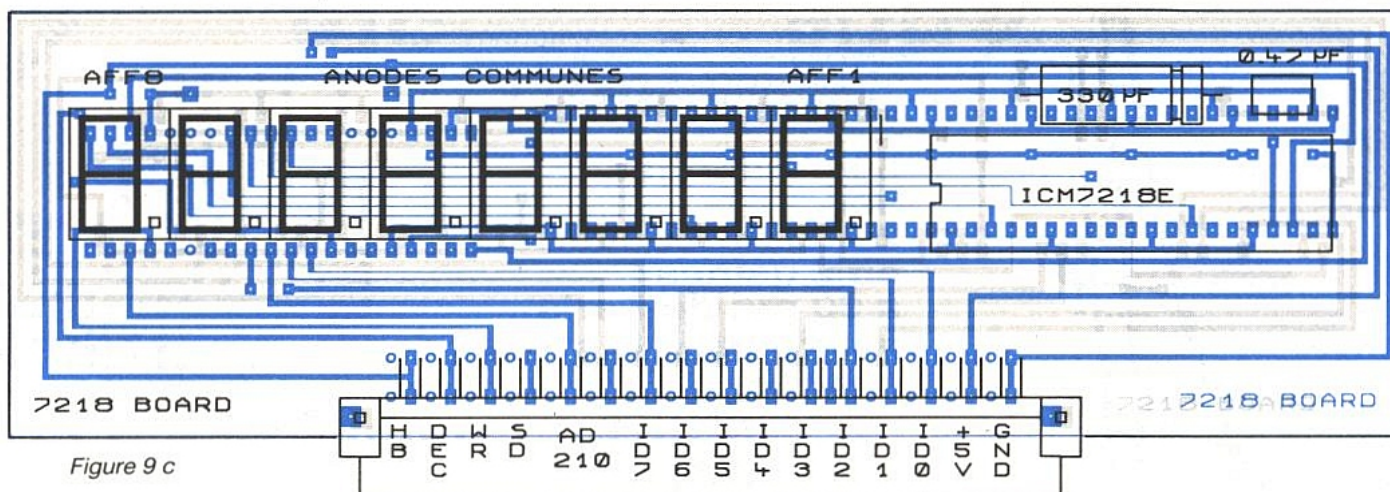


Figure 9 c

vias, on peut se passer sans problème de la métallisation des trous.

La carte proposée est équipée d'un connecteur 41612 AC, mais il n'est absolument pas indispensable. Les 17 points utiles peuvent très bien transiter par un tout autre système de liaison, voire tout simplement par des pattes de résistances.

Cette implantation offre aussi la possibilité de sortir les 17 points en bout de carte (à gauche de AFF8 par exemple), et réduire de ce fait la hauteur à 4 cm maxi, ce

qui est tout à fait sympathique. D'ailleurs, si on bloque décode et hexa en fixe, 15 lignes suffisent et la hauteur peut encore être réduite.

La seconde carte (figure 10) sert de petit banc d'essais, afin de piloter le montage en manuel.

Ici une face suffit et point n'est besoin de faire appel à une nomenclature : toutes les résistances sont de 10 k Ω (idem pour R₁, réseau SIL 8 + 1). DSW2, monté sur la carte est un dip switch de 4 cellules dont seules trois sont utiles.

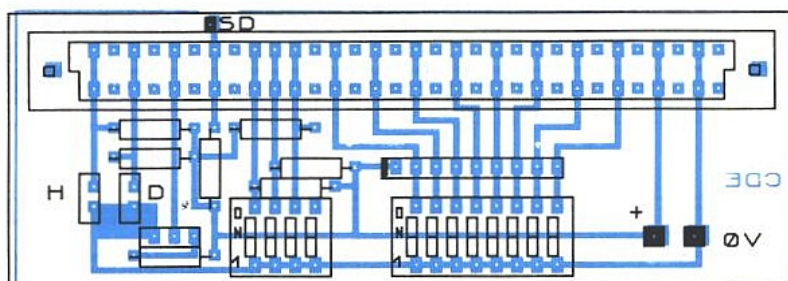
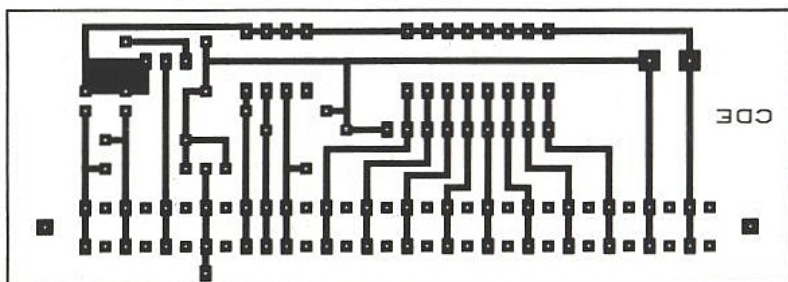
Nous ne vous ferons pas l'injure de vous donner un mode d'emploi. Signalons toutefois qu'il est possible de laisser Write sur low, dans ce cas toutes les modifications se font "en direct" (c'est bien pratique pour vérifier que tout fonctionne). Après de nombreuses tentatives, il ne faut compter sur aucun affichage précis à l'allumage (Write high), même si tout à 8 et DP éteints revient fréquemment.

CONCLUSION

A vous de jouer maintenant ! nous vous montrerons plus tard qu'il est permis d'envisager des "trucs" très intéressants avec ce circuit. Pensez quand même qu'en mode NO décode, on peut commander ce que l'on veut sans oublier les afficheur +/- 1 ou des LED indépendantes. Ainsi, la création de panneaux d'affichages avec des chiffres, des lettres, des barres lumineuses etc... devient aisée. On peut aussi penser remplacer un segment par un photocoupleur et commander ce qu'on veut. Avant de vous laisser en extase devant ce circuit très puissant, deux précisions :

1 - Préférez des afficheurs du genre HDSP 5501/HP 541H plutôt que les HDSP 5301/HP 708 E montés sur la maquette. Le rendement des premiers est particulièrement étonnant.

2 - Si vous pensez que nous réutiliserons cette carte pour notre "surprise", la réponse est non. Ceci n'est qu'un circuit d'évaluation.



1 0 201 DP ABCEGFD
WRITE AD ID

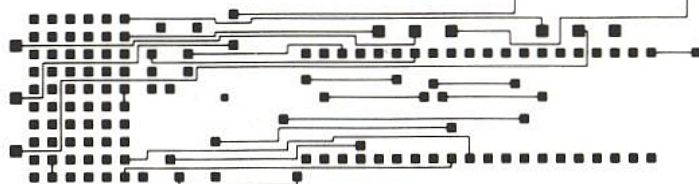
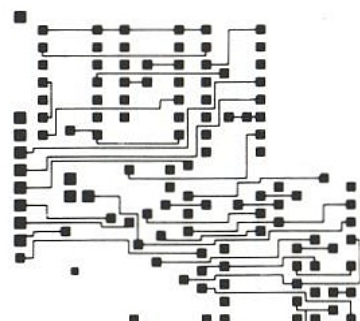
Figure 10.

Jean ALARY

CONCEPTION
ET
FABRICATION
CIRCUITS
IMPRIMÉS

ELECTRO-CONCEPT

50 personnes
sur
2 000 m² couverts
en 2 usines
à 60 mn de Paris
PROTO Métallisé 6 jours



HOMOLOGATIONS

CNET
UL
SIAR
MATRA
THOMSON
SNCF

Fabrication
industrielle et
professionnelle
de tous circuits
imprimés

simple face,
double face,
classique
et à liaisons
par trous métallisés

ELECTRO-CONCEPT

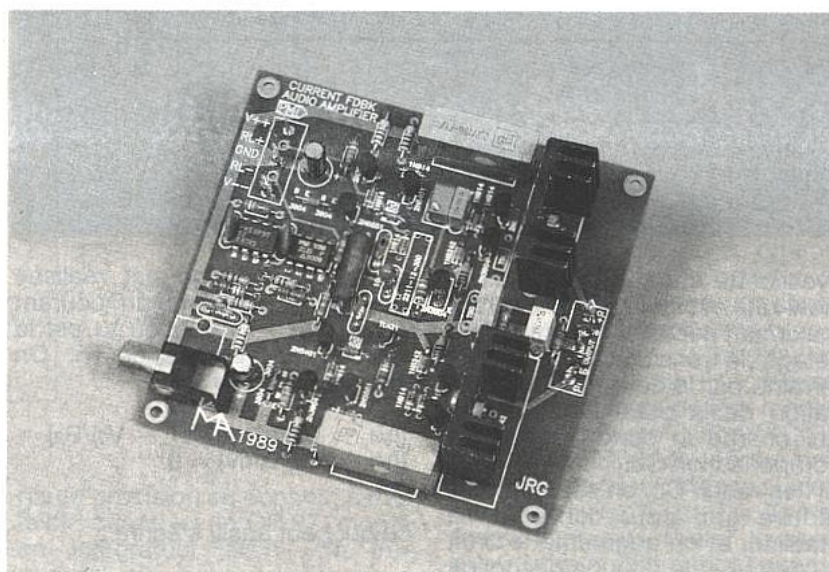
25, route d'Orléans - 45380 CHAINGY

Tél. 38 80 64 64 - Fax : 38 80 62 69 - Télex : 782 207



Amplificateur audio en CR de courant

Dans notre numéro 506, de janvier 1990, nous vous avons présenté l'étude du fonctionnement d'un ampli op. opérant en contre-réaction de courant, l'OP260, d'après une note d'application PMI. Mark Alexander de PMI a élargi ce concept à l'amplification audio de puissance avec la structure que nous vous dévoilons à présent. Cette étude a fait l'objet d'une note d'application PMI et d'une prépublication (preprint) dans le journal de l'AES auprès desquelles nous renvoyons nos lecteurs désireux d'approfondir la question.



RAPPELS

Très fréquemment les amplis audio actuels sont conçus sur la base d'un schéma d'ampli op. de puissance avec une CR de tension. Grossièrement, on peut les modéliser d'après le synoptique de la **figure 1**. L'entrée s'ef-

L'expression de la fonction de transfert en boucle fermée peut se déduire de la relation suivante :

Relation 1* :

ce qui conduit à :

Relation 2* :

D'où l'on tire :

$$f_{\text{pole}} = \frac{1 + g_m R_0 A_{\text{buf}} \left(\frac{R_1}{R_1 + R_2} \right)}{2 \pi R_0 C_c}$$

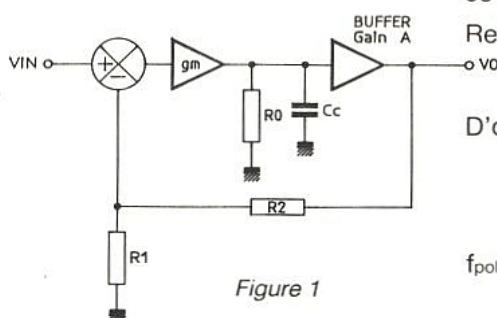


Figure 1

La grande majorité des amplificateurs audio rencontrés aujourd'hui fonctionnent selon le principe de la contre-réaction de tension, à savoir que l'on compare une fraction du potentiel de la sortie de l'amplificateur à celui que l'on injecte à l'entrée.

Cette méthode, bien qu'elle ait été sans cesse affinée au cours de ces dernières années, conduit à sacrifier à certains compromis et à des limitations difficiles à surmonter simplement. Dans un premier temps nous allons donc rappeler quelques principes élémentaires et comparer les méthodes pour ensuite nous attacher plus particulièrement au schéma adopté par Mark Alexander.

Signalons toutefois dès à présent que cette structure surclasse en performances toutes celles de coût approximativement équivalent mettant en œuvre une contre-réaction de tension. En effet le schéma présenté ici permet d'obtenir avec des composants courants et bon marché des résultats tout à fait étonnants. Pour un gain en boucle fermée de 24 (27,6 dB), et sans artifice particulier, la bande passante à pleine puissance atteint 1 MHz, le slew-rate (vitesse de balayage) 200 V/μs et la distorsion par harmoniques ne dépasse guère 0,002 % à 1 kHz ; ce qui garantit par ailleurs un très faible taux de distorsion par intermodulation et un très bon comportement en dynamique.

fectue sur un étage différentiel suivi d'un étage amplificateur de translation, l'ensemble constitue un ampli de transconductance et réalise le passage symétrique-asymétrique. La sortie de cet étage attaque un réseau RC qui modélise l'impédance équivalente de charge. A ce niveau tout le gain de tension a été obtenu, le condensateur C_c fixant la compensation et conjointement à R_0 le pôle dominant de l'amplificateur. Enfin le buffer de sortie fournit le gain de courant nécessaire à l'attaque de la charge de faible impédance. Le produit $g_m R_0 A_{\text{buf}}$ détermine le gain de tension continu en boucle ouverte. La réaction est appliquée de la sortie à l'entrée inverseuse par le pont diviseur R_1, R_2 .

On constate donc que la fréquence de coupure en boucle fermée est égale au produit du pôle dominant (en boucle ouverte) par le gain de boucle plus un. Donc plus le gain augmente, plus le gain de boucle diminue, de même que la bande passante. C'est là un résultat essentiel qui dicte tous les compromis. On constate aussi que le produit gain-bande passante est une constante si la décroissance du gain est du premier ordre au passage par l'unité, sinon l'amplificateur n'est pas stable. Soit :

$$G.BW = g_m A_{\text{buf}} / 2 \pi C_c$$

Il est par conséquent difficile d'obtenir à la fois un gain élevé et une large bande passante (voir page suivante)

Relation 1 :

$$V_0 = (V_{in} - \left(\frac{R_1}{R_1 + R_2}\right) V_0) \left(\frac{g_m R_0 A_{buf}}{1 + s R_0 C_c}\right)$$

Relation 2 :

$$\frac{V_0}{V_{in}} = \frac{1 + \frac{R_2}{R_1}}{\left(1 + \frac{(R_1 + R_2)/R_1}{g_m R_0 A_{buf}}\right) \left(1 + s \left(\frac{R_0 C_c}{1 + \frac{g_m R_0 A_{buf}}{(R_1 + R_2)/R_1}}\right)\right)}$$

avec cette structure. De plus le slew-rate est limité par le courant maximum nécessairement fini de l'étage de transconductance (déterminé par le courant de polarisation de la paire différentielle) qui charge le condensateur de compensation C_c .

Si l'on réduit C_c , on est obligé de réduire g_m , pour conserver la stabilité, et on augmente le bruit à l'entrée et le taux de distorsion harmonique par réduction du gain de boucle.

Les amplificateurs exploitant la CR de courant sont par nature beaucoup moins sujets aux variations de la bande passante en fonction du gain et à tous les compromis qui en découlent comme nous allons le voir à présent.

Nous nous référerons au synoptique de la **figure 2** pour en dévoiler les principes de fonctionnement.

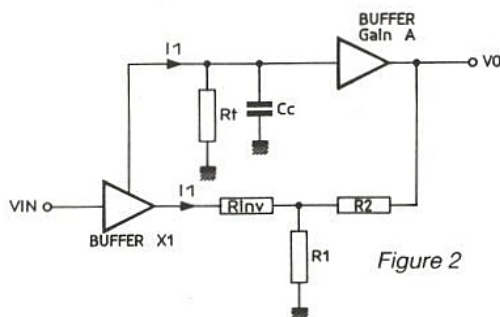


Figure 2

A la place d'un étage différentiel en entrée, nous trouvons un "buffer", ampli de courant à gain unitaire de tension, qui présente une résistance de sortie (générateur de Thévenin) notée R_{inv} sur le schéma. La sommation entre grandeur de sortie et grandeur d'entrée s'effectue au nœud commun à R_{inv} , R_1 et R_2 et il s'agit bien de courants. Le courant I_1 parcourant R_{inv} est égal à celui apporté par la source d'alimentation et qui attaque le réseau R_t , C_c . A ce niveau nous obtenons une tension qui, via le buffer de sortie alimente la char-

ge. La rétroaction est réalisée par R_2 qui ramène un courant égal à $(V_1 - V_0) R_2$ où V_1 est la tension aux bornes de R_1 . On peut donc écrire :

$$\left[\frac{(V_1 - 0)/R_1}{R_{inv}}\right] + \left[\frac{(V_1 - V_0)/R_2}{R_{inv}}\right] + \left[\frac{(V_1 - V_{in})/R_{inv}}{R_{inv}}\right] = 0$$

ce qui peut aussi s'écrire :

$$V_1 = \frac{\frac{R_2}{R_{inv}} V_{in} + V_0}{1 + \frac{R_2}{R_1} + \frac{R_2}{R_{inv}}}$$

Au nœud d'entrée du buffer de sortie, on a :

$$V_2 = I_1 R_t / (1 + s R_t C_c)$$

et la tension de sortie V_0 vaut $A_{buf} V_2$. On en tire l'expression de I_1 :

Relation 3 :

Après substitution et réarrange-

ment, on obtient finalement la fonction de transfert en boucle fermée :

Relation 4 :

Le gain en continu vaut donc $1 + (R_2/R_1)$, comme pour une CR de tension mais le pôle dominant vaut :

Relation 5 :

ce qui, si R_{inv} tend vers 0, peut se simplifier et donner :

$$f_{pôle} = A_{buf} / 2 \pi R_2 C_c$$

Ceci est un résultat très important qui nous montre que la bande passante de cette structure ne dépend en première approximation que des valeurs de la résistance de CR, de celle de sortie du tampon d'entrée, et de la capacité de compensation, et non plus du gain. De plus le gain en boucle ouverte peut être extrêmement élevé car il ne dépend que de la valeur de la transrésistance R_t qui usuellement atteint plusieurs Mégohms. La capacité de compensation se charge sous le delta de tension entre les valeurs initiale et finale de la tension de sortie sans aucune limitation théorique de courant, à l'instar d'un simple circuit RC, ce qui explique les vitesses de balayage très élevées obtenues avec cette topologie. Dans la pratique le courant est malgré tout limité mais à une valeur toujours nettement supérieure à celle de l'ampli de transconductance de la structure à CR de tension.

LE SCHÉMA D'ÉVALUATION PMI

Ce schéma a fait l'objet d'une étude de circuit imprimé (par PMI) et a donc été testé dans la réalité. Les caractéristiques données en fin d'article sont le résul-

$$I_1 = \frac{V_{in} - V_1}{R_{inv}} = V_1 \left(\frac{1}{R_1} + \frac{1}{R_2} \right) - \frac{V_0}{R_2} \quad (3)$$

$$\frac{V_0}{V_{in}} = \frac{1 + \frac{R_2}{R_1}}{\left(1 + \frac{R_2 + (1 + \frac{R_2}{R_1}) R_{inv}}{R_t A_{buf}}\right) \left[1 + s \frac{(R_2 + (1 + \frac{R_2}{R_1}) R_{inv}) C_c}{\frac{R_2}{R_2 + (1 + \frac{R_2}{R_1}) R_{inv}}}\right]} \quad (4)$$

$$f_{pôle} = \frac{A_{buf}}{2 \pi \left[R_2 + \left(1 + \frac{R_2}{R_1}\right) R_{inv} \right] C_c} \quad (5)$$

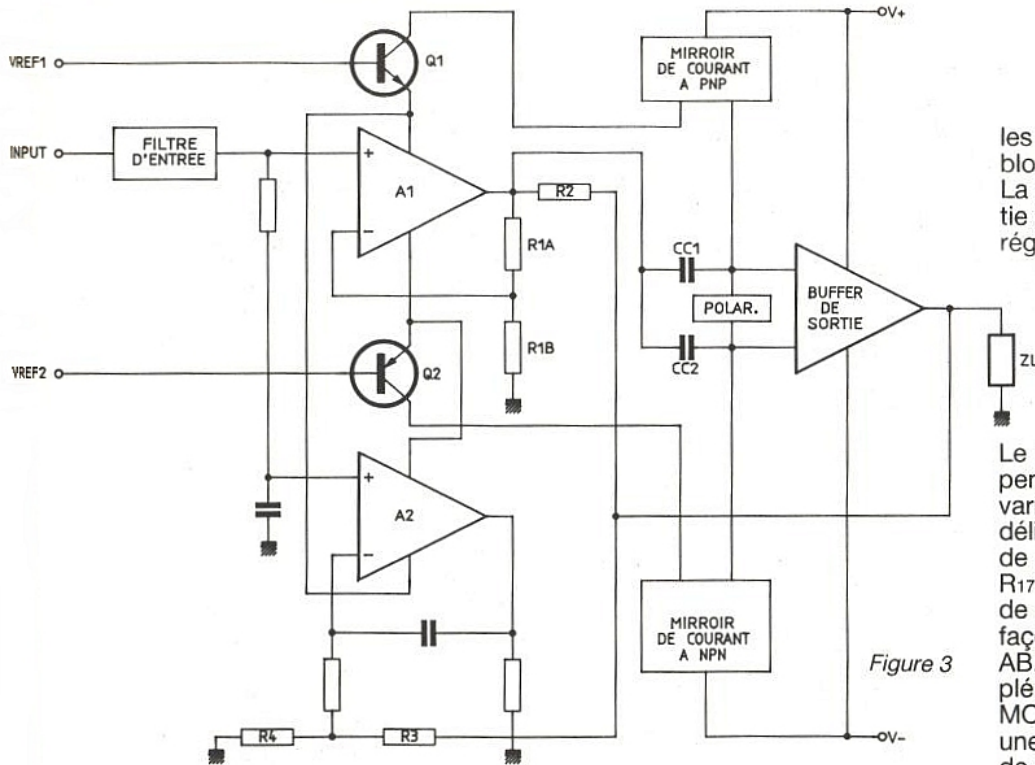


Figure 3

les protections. On retrouve les blocs précédemment évoqués. La polarisation de l'étage de sortie est confiée à une diode zener réglable de type TL 431.

Le transistor T₅ assure la compensation thermique en faisant varier la tension de la polarisation délivrée par la zener en fonction de la température du radiateur. R₁₇ permet l'ajustage du courant de repos de l'étage de sortie, de façon à le positionner en classe AB. T₅ sera impérativement couplé au radiateur de sortie. Les MOSFET de type IR présente une décroissance de leur tension de seuil d'environ - 5 mV/°C.

Les MOSFET's de sortie sont attaqués par deux étages suiveur de tension (T₈, T₉) et (T₁₀, T₁₁) de façon à ne pas limiter le slew-rate. Cette configuration autorise un débit de courant élevé nécessaire à la charge et à la décharge des capacités équivalentes d'entrée des MOSFET's.

On pourra de la sorte éventuellement coupler plusieurs MOSFET's en parallèle pour obtenir une puissance plus importante sans pour autant modifier le schéma et sans sacrifier le slew-rate qui, tel que, avoisine 250 V/μs. Rappelons que la capacité équivalente d'entrée de ce type de MOSFET atteint facilement 1 nF.

Les valeurs adoptées conduisent à un gain de 24 soit 27,64 dB. On pourra faire travailler le 2131 avec un gain de tension plus élevé (jusqu'à 20 dB environ).

Toutefois il faut noter que l'impédance de sortie du buffer d'entrée doit rester faible devant R₁₄ + R₁₆ et que de plus elle intervient dans la détermination du pôle dominant. De même la réponse du buffer devra toujours être de loin supérieure à celle de l'ensemble en boucle fermée si l'on veut conserver une marge de phase suffisante.

Pour les mêmes raisons le premier pôle de l'étage de sortie (avec les drivers) qui varie avec la charge (qui peut être capacitive) devra être évalué avec soin. Le filtre d'entrée R₆, C₂ ne sert qu'à éliminer des composantes HF indésirables, comme des interférences radio par exemple mais n'est pas d'une nécessité absolue comme pour d'autres structures où sa présence limite l'intermodulation en transitoire.

tat de mesures effectuées sur le prototype.

Avant de considérer le schéma complet en détail, observons le synoptique de la **figure 3**. On retrouve grossièrement la topologie de la **figure 2** à quelques petites variantes près.

Le signal d'entrée attaque un buffer A₁ élaboré autour d'un amplificateur opérationnel rapide, le SSM 2131. Ce buffer, en réalité pourvu d'un léger gain en tension :

$$\left(1 + \left(\frac{R_{1A}}{R_{1B}}\right)\right),$$

haute précision en continu, à très faible offset, ici un OP 97, monté en intégrateur avec une fréquence de coupure d'environ 5 Hz.

Son gain en continu est identique à celui de l'amplificateur complet :

$$\left(1 + \frac{R_3}{R_4}\right) =$$

$$\left(1 + \frac{R_{1A}}{R_{AB}}\right) \left(1 + \frac{R_2}{R_{1A} + R_{1B}}\right)$$

est alimenté par deux transistors Q₁, Q₂, suiveurs de tension en continu mais montés en base commune en dynamique puisque leur base est connectée à un potentiel constant (V_{REF1}, V_{REF2}). Toute variation de courant en sortie de A₁ est donc répercutée sur les émetteurs de Q₁ ou Q₂ selon la polarité du swing. Ces derniers la recopie (le gain en courant est unitaire en base commune) et actionnent deux miroirs de courant complémentaires qui assurent la translation de tension tout en réfléchissant sur leur sortie le courant de commande issu de Q₁ ou Q₂. L'impédance de charge de chaque miroir est énorme, elle correspond aux éléments R_T, C_C de la **figure 2**. Le courant de repos de A₁, environ 5 mA, est aussi celui des miroirs A et B, ce qui fixe le point de repos du buffer de sortie grâce au circuit de polarisation.

L'amplificateur A₂ ne sert qu'à améliorer l'offset de tension en continu. Il s'agit d'un modèle de

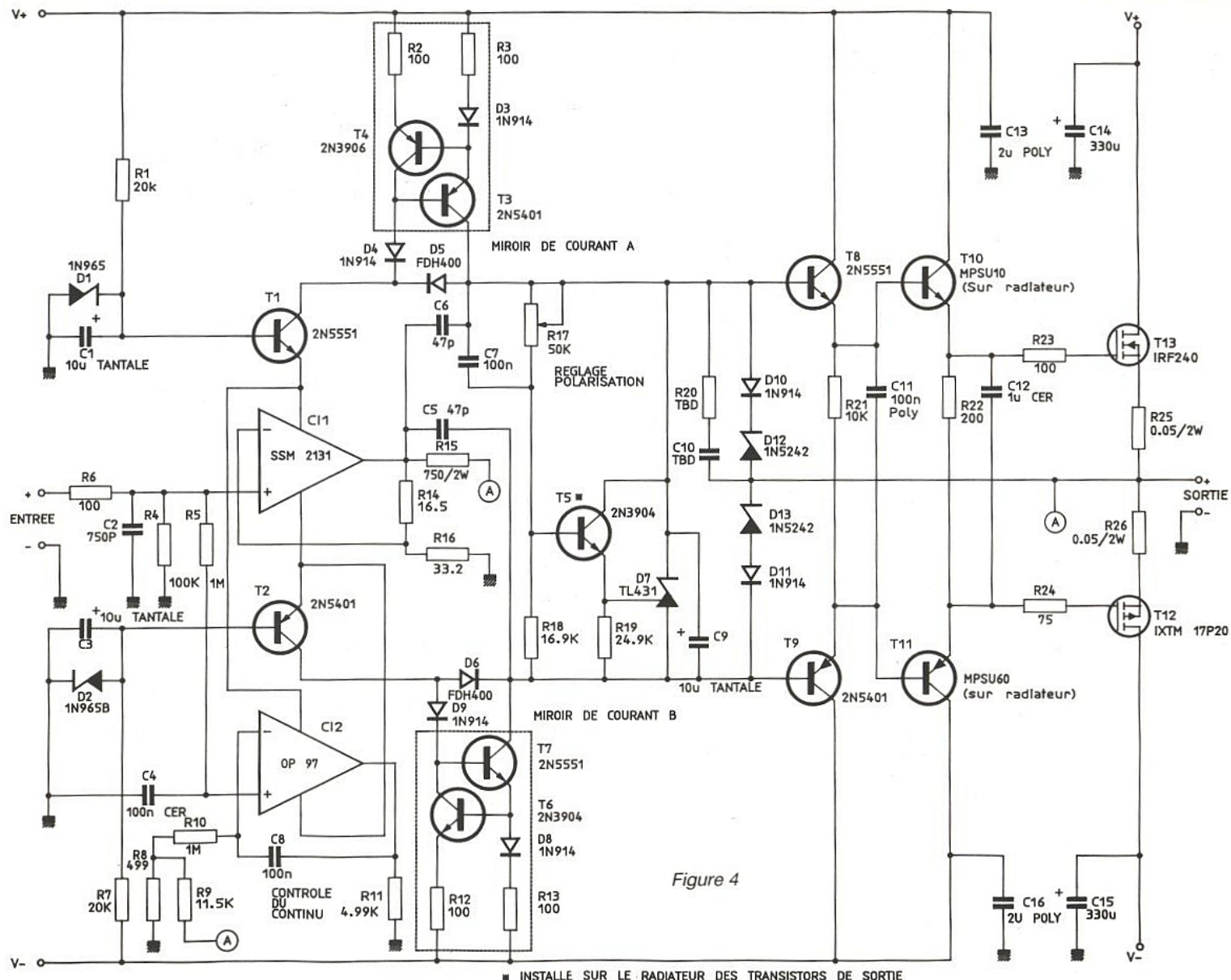
de telle sorte que toute tension continue présente en sortie pour une tension d'entrée donnée est recopiée aux bornes de la charge de A₂ exactement.

A₂ étant alimenté par Q₁ et Q₂ comme le buffer d'entrée, toute différence de courant d'alimentation dû à un décalage sera pris en compte par les miroirs A et B de façon à ramener la tension de sortie à zéro.

En fait la tension continue de sortie est théoriquement égale à l'offset de A₂ multipliée par le gain en continu. Avec ce type d'AOP qui présente un offset inférieur à 200 μV, on est sûr que le continu en sortie ne dépassera pas une dizaine de mV.

La capacité de compensation a été divisée en deux (C_{C1} et C_{C2}) et ramenée non à la masse mais au point de sommation. Cette configuration améliore la réponse en signaux carrés vers 100 kHz.

La **figure 4** dévoile le schéma complet hormis l'alimentation et



On remarquera que les résistances de grille des MOSFET's ne sont pas d'égales valeurs. Leur rôle est de prévenir toute oscillation parasite qui pourrait intervenir si l'inductance de liaison (augmentée de celle interne) aux MOSFET's devenait trop importante. Mais elles sont aussi calculées pour que le réseau R, C créé avec la capacité équivalente d'entrée présente la même constante de temps sur les canaux P et N.

Performances

Le **tableau 1** résume les performances obtenues avec le prototype. Les taux de distorsion tant harmonique que d'intermodulation restent très bas. La distorsion par harmoniques par exemple ne dépasse jamais 0,01 % **dans toute la bande** et l'intermodulation, à la norme SMPTE, reste confinée à 0,005 % sous 8 Ω à 46 W.

L'amplificateur se comporte toujours très bien sur des signaux carrés à 90 Vcc où aucune suroscillation ne vient entacher

la réponse. La bande passante à - 3 dB, pleine puissance, s'étend du continu à 1 MHz !



Bibliographie :

- "A current feedback Audio Amplifier" Mark Alexander, PMI Preprint N° 2902 (D5) de l'A.E.S. (Audio Engineering Society).
- Note d'application PMI sur le SSM 2131.
- ERP N° 506 l'OP260 de PMI : la contre-réaction tension-courant.

Tableau 1 : Résumé des caractéristiques

Puissance de sortie (Alimentation bridée)	:	50 W sous 8 Ω
Distorsion harmonique totale (à 1 kHz)	:	0,0017 % à 50 W
à 20 kHz	:	0,01 % à 50 W
Distorsion d'intermodulation (SMPTE)	:	0,005 % à 46 W
Réponse en fréquence	:	DC à 1 MHz
Slew-rate	:	> 200 V/ μ s
Temps de montée (avec le filtre d'entrée)	:	400 ns
Courant de repos (total)	:	300 mA

Schroff®

C'est dans les petits détails que résident les grandes différences

SCHROFF a autant investi dans ces coffrets que dans leurs grandes sœurs, les armoires :

Conception judicieuse

Structure résistante
(cadre monolytique en fonte d'aluminium pour la plupart)

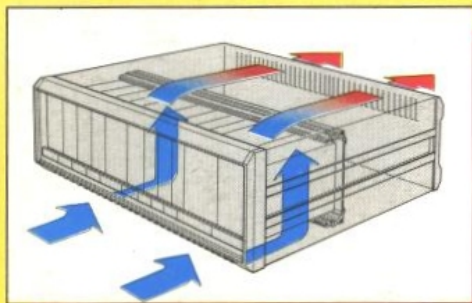
Excellentes caractéristiques de ventilation

Versions CEM

Finition soignée

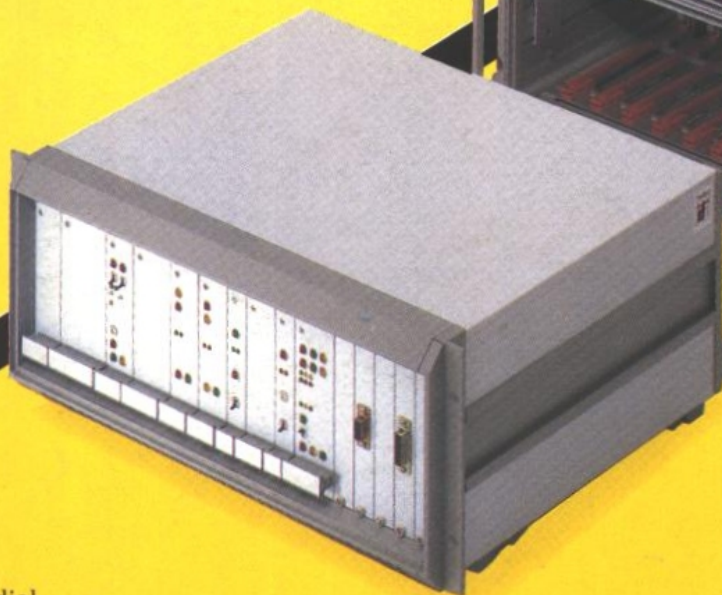
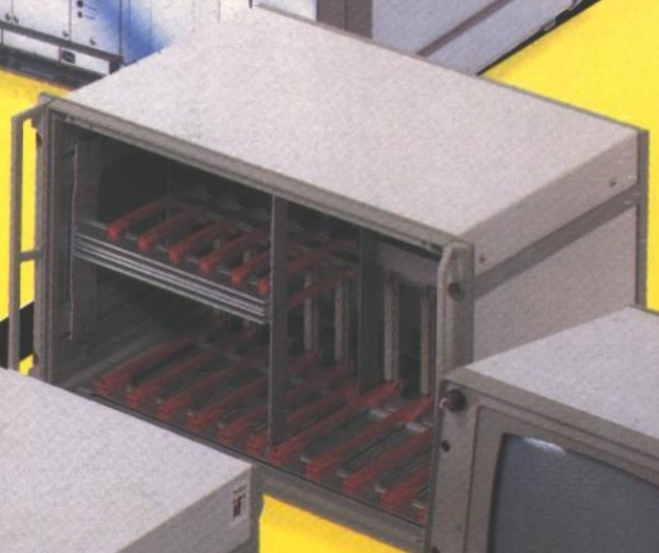
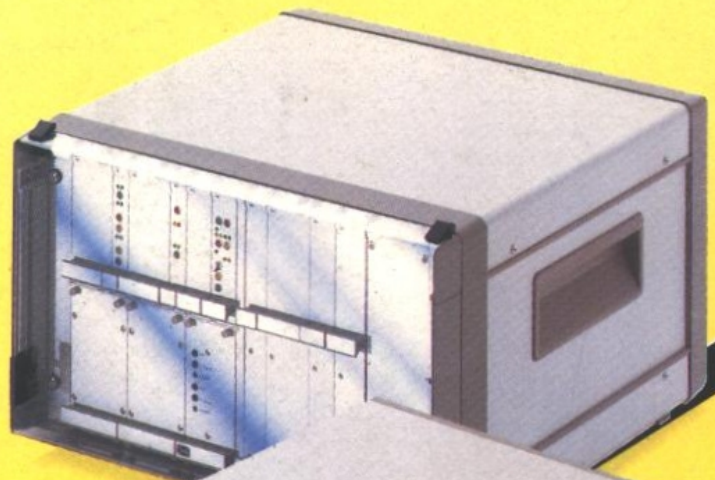
Esthétique parfaite

Ainsi donc, ils ont tout pour satisfaire les exigences de votre électricité et rehausser votre prestige personnel.



De l'air ...

Parmi les raffinements techniques, il en est un qui mérite une attention particulière : le cheminement d'air forcé des CARDPAC, unique en son genre par sa conception et son efficacité.



LES COFFRETS ELECTRONIQUES

Le Partenaire Mondial
de l'Industrie Electronique

SCHROFF SARL

4, rue du Marais · 67660 Betschdorf
Téléphone 88906490 · Fax 88545122