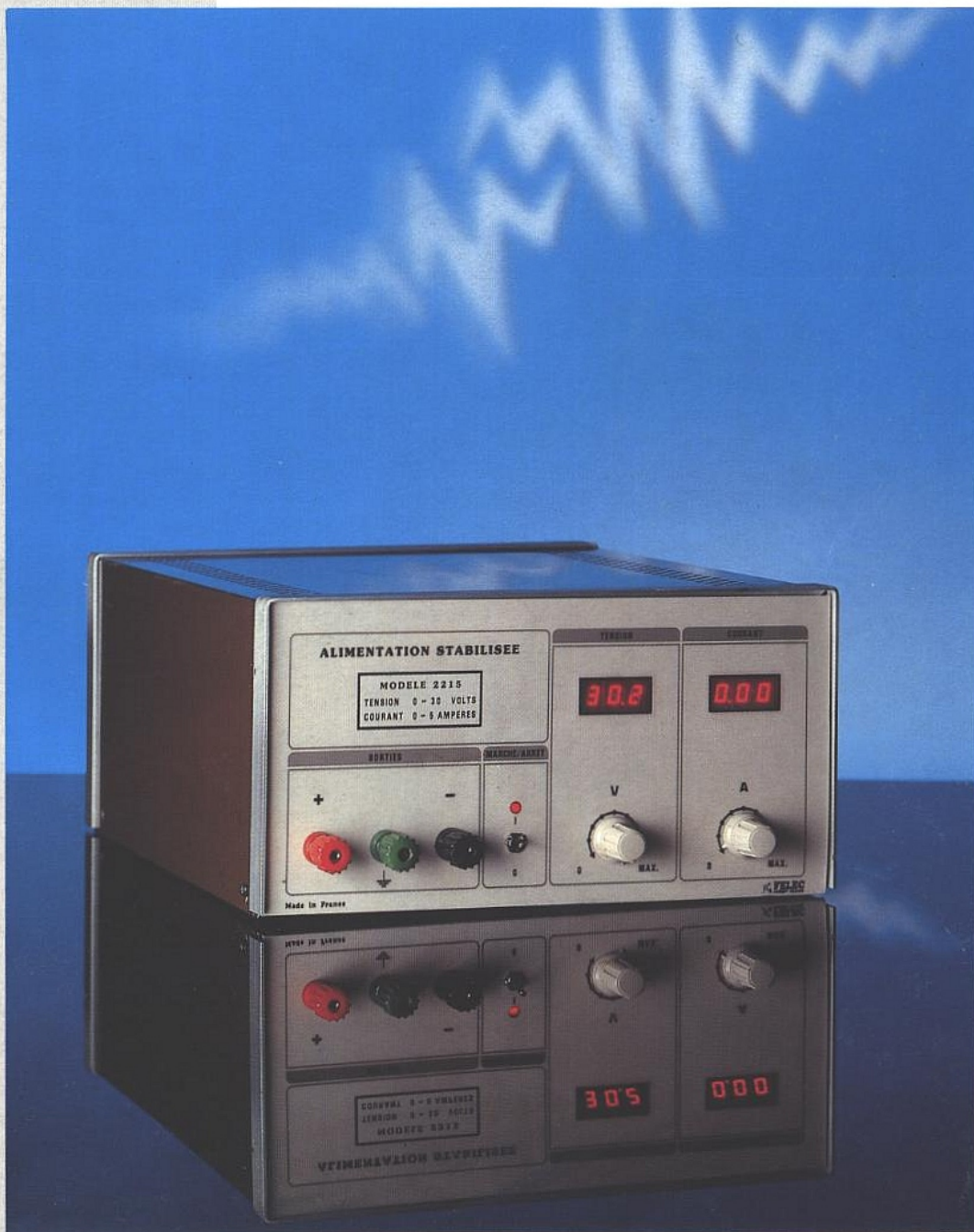


RADIO PLANS

LES CIRCUITS INTÉGRÉS POUR CARTES À PUCE
LES LIGNES À RETARD EN FILTRAGE ANALOGIQUE
ARCHITECTURE DU 80 C 552
LA RÉCEPTION DE TDF 1-2, TV SAT, OLYMPUS
LES COMPOSANTS DURCIS AUX RADIATIONS
LE HV 2405, UNE ALIMENTATION HT EN UN CIRCUIT
MODULES DE MISE AU POINT POUR EPROM



BELGIQUE : 155 FB - LUXEMBOURG : 155 FL - SUISSE : 6,30 FS - ESPAGNE : 450 Ptas - CANADA : \$ 4.25

T2438 - 531 - 24.00 F



SOMMAIRE

ETUDE ET CONCEPTION

- 25 ZAC 80 : interconnexion et mise en place

MONTAGES

- 69 Pour la mise au point : RAGE et ROMLEC

CIRCUITS D'APPLICATIONS

- 9 Les synthétiseurs de son OKI
46 Circuits intégrés pour cartes à puce
63 Une alimentation HT, un circuit : le HV 2405

MESURE ET INSTRUMENTATION

- 19 L'alimentation stabilisée Felec 2215

TECHNIQUE

- 89 Les lignes à retard en filtrage analogique
94 Introduction au langage C

COMPOSANTS ET TECHNOLOGIE

- 33 Les composants durcis aux radiations
39 Architecture RAM et ROM du 80 C 552

COMMUNICATION

- 54 La diffusion à 12 GHz : réception de TDF 1-2, TV SAT, OLYMPUS

INFOS

- 74 Maquette pédagogique XYZ Charly Robot
Commutateur de charge SI 9465
Multiplexeurs protégés DG 458, 459
76 Le filtre RDS intégré TDA 7332
Nouveaux microcontrôleurs ST 16 XYZ
78 L'ouvrage Spice cookbook : une aide précieuse
Le boîtier TO 220 isolé chez TI
80 L'AD 620 : un ampli d'instrumentation à faible coût
Les nouveaux condensateurs céramique AVX
82 AOP haute vitesse HA 2839/40/50
Nouvelles versions des HA 2541 et 42
83 Un DMM haute performance : le 2001 Keithley
84 Le DSAT 1 Perilec : le pointage simplifié
Le convertisseur DC-DC LT 1109
85 La double isolation à 60 MHz : le 224 Tektronix
Cataloguez vos résistances : kit Verospeed
86 Système d'acquisition 16 canaux sur PC, Fontaine
88 Expotronic 91 : une réussite
RV au NEPCON WEST 92
Les premiers modules SPARC Cypress

Ont participé à ce numéro :
J. Alary, A. Baguenier Désormaux, A. Garrigou,
G. Girolami, P. Gueulle, C. Lefebvre, P. Morin,
S. Nueffer, D. Paret, R. Schnebelen.

RADIO PLANS

ELECTRONIQUE APPLICATIONS

MENSUEL édité par la Société Parisienne d'Édition
Société anonyme au capital de 1 950 000 F

Siège social
Direction-Rédaction-Administration-Ventes :
2 à 12, rue de Bellevue, 75940 Paris Cedex 19
Tél. : 42.00.33.05

Télex : PGV 220409 F - Télécopie : 42.41.89.40

Président-Directeur Général,

Directeur de la Publication :

J.-P. VENTILLARD

Directeur de la Rédaction :

Bernard FIGHIERA

Rédacteur en chef :

Claude DUCROS

Publicité : Société Auxiliaire de Publicité

70, rue de Compans, 75019 Paris

Tél. : 42.00.33.05 - C.C.P. 37-93-60 Paris

Directeur commercial : J.-P. REITER

Chef de publicité : Francine FIGHIERA

Assistée de : Laurence BRESNU

Marketing : Jean-Louis PARBOT

Directeur des ventes : Joël PETAUTON

Inspecteur des ventes : Société PROMEENTE

M. Michel IATCA

24-26, bd Poissonnière, 75009 Paris.

Tél. : 45.23.25.60 - Fax. 42.46.98.11

Abonnements : Odette LESAUVAUGE

Service des abonnements :

2 à 12, rue de Bellevue, 75019 Paris.

Voir notre tarif

« spécial abonnement ».

Pour tout changement d'adresse, envoyer la dernière bande accompagnée de 2,50 F en timbres.

IMPORTANT : ne pas mentionner notre numéro de compte pour les paiements par chèque postal.

Electronique Radio Plans décline toute responsabilité quant aux opinions formulées dans les articles, celles-ci n'engageant que leurs auteurs. Les manuscrits publiés ou non ne sont pas retournés.

« La loi du 11 mars 1957 n'autorisant aux termes des alinéas 2 et 3 de l'article 41, d'une part, que « copies ou reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective » et, d'autre part, que les analyses et les courtes citations dans un but d'exemple et d'illustration, « toute représentation ou reproduction intégrale, ou partielle, faite sans le consentement de l'auteur ou de ses ayants-droit ou ayants-cause, est illicite » (alinéa premier de l'article 40). Cette représentation ou reproduction, par quelque procédé que ce soit, constituerait donc une contrefaçon sanctionnée par les articles 425 et suivants du Code Pénal ».

Le numéro a été tiré

à 47 400 exemplaires

Dépot légal février 92 - Éditeur 1675 -

Mensuel paraissant en fin de mois.

Distribué par S.A.E.M. Transport-Presse.

Photocomposition COMPOGRAPHIA - 75011 PARIS -

Imprimerie SIEP Bois-le-Roi et REG Lagny.

Photo de couverture : E. Malemanche.



Les synthétiseurs de son OKI

Avec la baisse constante des prix des mémoires de grande capacité, les systèmes de synthèse de son s'orientent irréversiblement vers la reproduction de sons réels préalablement digitalisés.

L'ère des synthétiseurs à phonèmes ou formants semble donc définitivement révolue, malgré les efforts considérables qui avaient été consentis pour la mise au point de ces techniques.

On y gagne, à prix de revient sensiblement égal, un son beaucoup plus naturel, quelle que soit la langue, la possibilité de reproduire tout autre chose que de la parole et une grande simplification des procédures de développement.

Diverses lignes de produits sont en concurrence sur ce marché très prometteur, parmi lesquelles les composants OKI sont particulièrement bien placés.



UNE BATAILLE D'ALGORITHMES

Il est bien connu que la digitalisation de son produit des volumes importants de données numériques, proportionnels à la qualité exigée.

Il faut, en effet, coder l'amplitude sur huit à douze bits, et échantillonner le signal à une fréquence au moins double de la bande passante désirée.

On doit donc nécessairement recourir à des méthodes de compression de données pour faire tenir des sons de bonne qualité et d'une durée significative dans des mémoires de capacité raisonnable.

Encore faut-il que cette réduction du volume de données respecte la qualité du son restitué ! Chaque fabricant de composants de synthèse de son a développé ses propres algorithmes, compromis plus ou moins heureux entre efficacité de compression et qualité du son.

L'algorithme le plus simple et sans doute le plus efficace quant au degré de compression obtenu, est la "modulation delta" : schématiquement, son principe consiste à ne coder que sur un seul bit, dont la valeur indique si l'amplitude a augmenté ou diminué par rapport à l'échantillon précédent. La restitution est, bien entendu, assez approximative, conduisant à un fort taux de distorsion et à un rapport signal à bruit peu favorable.

Des perfectionnements, comme l'ADM (Adaptive Delta Modulation) ou la CVSD (Continuous Variable Slope Delta modulation), permettent d'améliorer les résultats obtenus en adaptant la pente d'intégration du démodulateur en fonction du nombre de bits identiques consécutifs.

Mais il y a nettement plus précis : contrairement à la digitalisation directe (PCM ou Pulse Code Modulation), la DPCM (Differential PCM) encode, non plus l'amplitude, mais la différence d'amplitude par rapport à l'échantillon précédent.

A la limite, la modulation delta pourrait être considérée comme de la DPCM à un seul bit, toutes les combinaisons étant possibles entre un seul bit et le nombre de bits normalement utilisé en PCM directe.

L'algorithme utilisé par OKI est une amélioration de la DPCM, baptisée ADPCM (Adaptive Differential PCM), et qui permet de diminuer sensiblement le nombre de bits nécessaire sans trop dégrader le rapport signal à bruit. Son principe consiste à augmenter le taux de quantification utilisé quand le différentiel d'amplitude est faible, et vice versa : c'est un peu le principe de l'ADM, mais avec un codage sur plusieurs bits.

Ce n'est sans doute pas l'algo-

ritme le plus efficace en terme de compression, mais l'un des meilleurs compromis possibles entre taux de compression et fidélité du son.

Typiquement, le son original est codé sur 8 ou 12 bits et ramené à 4 bits seulement par l'algorithme, soit une compression du volume de données par un facteur 2 à 3.

Dans ces conditions, on peut tabler sur une durée de son de 30 secondes par mégabit de mémoire avec une très bonne qualité "téléphonique", ou le double si on accepte une voix de "nez bouché", néanmoins tout à fait intelligible et considérée comme suffisante au Japon pour beaucoup d'applications.

A l'inverse, naturellement, une étonnante fidélité peut être obtenue en se limitant à une quinzaine de secondes par mégabit, voire encore moins.

Compte tenu des capacités des mémoires usuelles, on peut raisonnablement fixer à environ un quart d'heure la durée maximale des annonces vocales susceptibles d'être ainsi "enregistrées sur silicium": c'est très suffisant pour d'innombrables usages...

MISE EN ŒUVRE PRATIQUE

La première étape de la digitalisation de son en ADPCM est, bien évidemment, une conversion analogique-numérique sur 8 à 12 bits, à la suite de laquelle peut être appliqué l'algorithme de compression ou "d'analyse" avant la mise en mémoire.

Inversement, une décompression ou "synthèse" doit précéder la conversion numérique-analogique lors de la reproduction.

Le résultat de l'analyse peut être emmagasiné dans une simple mémoire RAM en vue d'une reproduction imminente (magnétophone statique), ou figé dans une ROM ou une EPROM si l'enregistrement a un caractère définitif ou doit être dupliqué.

Dans ce dernier cas, il est d'usage de transiter par la mémoire de masse d'un micro-ordinateur, avec lequel on procèdera à "l'édition" du son: suppression ou égalisation des silences entre mots, ajustement des niveaux, ou même montage.

Des composants spécialisés sont disponibles pour ces différents besoins, ainsi que des outils de développement appropriés.

La **figure 1** résume sous une forme commode l'offre d'OKI, qui couvre pratiquement tous les

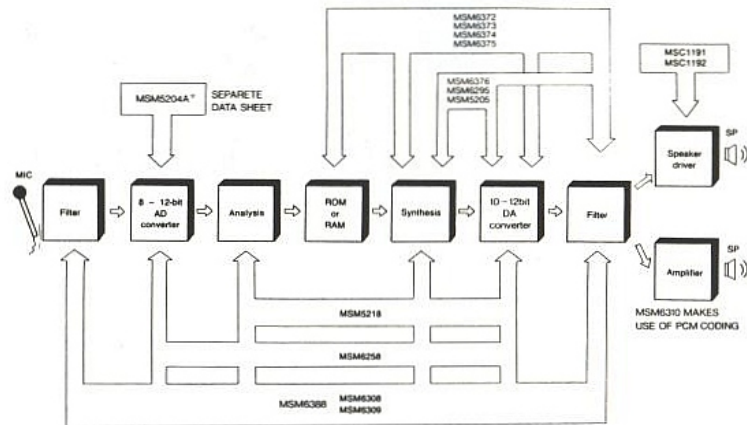


Figure 1

besoins possibles: depuis le composant ADPCM de base, ne contenant que les circuits d'analyse et de synthèse, jusqu'aux reproducteurs de son "monochip" à ROM ou EPROM OTP incorporée, en passant par les magnétophones statiques à mémoire volatile externe.

Le MSM 5218

Ce composant, dont la **figure 2** reproduit le synoptique interne et la **figure 3** le brochage, est un "simple" codeur-décodeur ADPCM capable de comprimer sur 3 ou 4 bits (en parallèle) des

données PCM à 10 ou 12 bits reçues en série: il doit donc être associé à un convertisseur analogique-numérique externe.

A partir de ces données ADPCM, il peut ensuite reconstituer un flot série en PCM, ou même un signal audio grâce à son convertisseur numérique-analogique 10 bits incorporé.

Le MSM 5218 n'est pas conçu pour gérer directement de la mémoire, mais plutôt pour communiquer avec un micro-ordinateur ou un microcontrôleur disposant de ses propres mémoires (RAM, EPROM, disque dur, etc.).

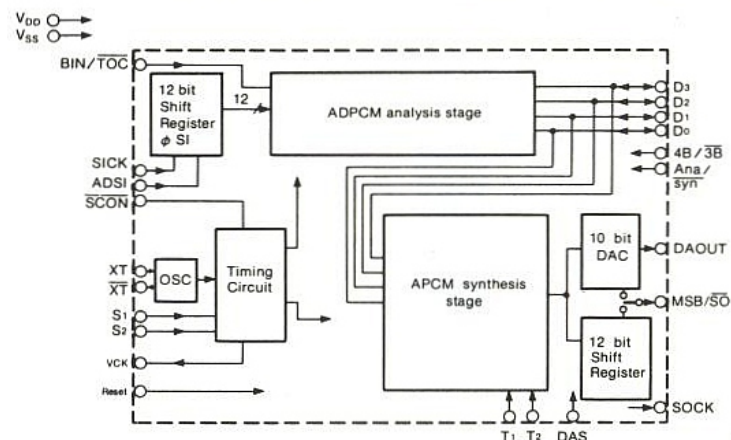


Figure 2

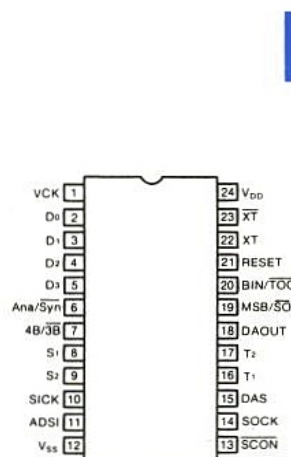


Figure 3

Ce composant constitue d'ailleurs le cœur des systèmes de développement proposés par OKI, autonomes ou compatibles PC.

L'exemple d'application de la **figure 4** montre comment interfacer le MSM 5218 avec des RAM statiques organisées en mots de huit bits. Le même principe pourrait être étendu à des EPROM et, pourquoi pas, à des RAM non volatiles à pile lithium incorporée. Dans ce dernier cas, celles-ci pourraient servir d'intermédiaires pour la programmation d'EPROM, évitant ainsi le recours à un système de développement spécialisé, trop coûteux pour un usage occasionnel.

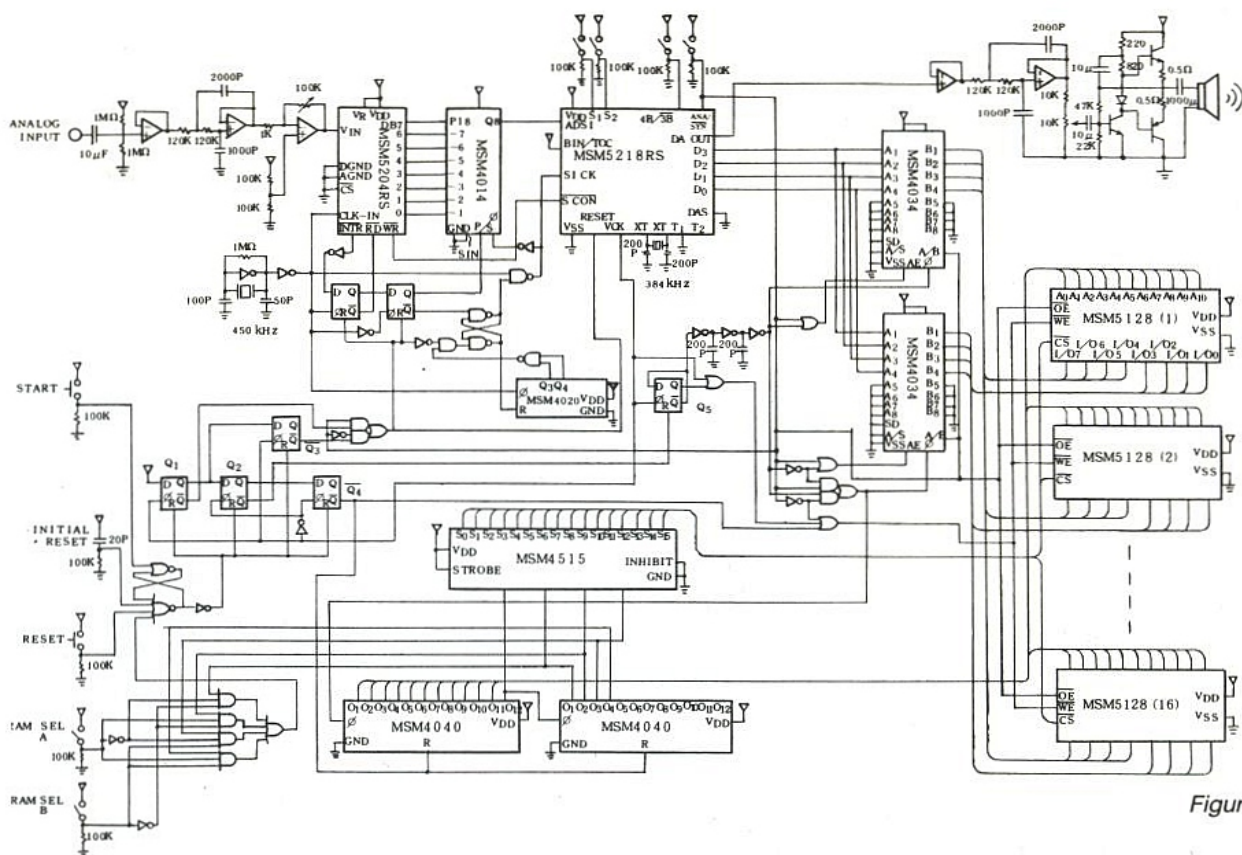


Figure 4

Le MSM 5205

Dérivé du précédent, ce composant est uniquement destiné à la reproduction de son, comme en témoigne le synoptique de la figure 5.

Bien entendu, le brochage s'en trouve simplifié (figure 6), ainsi que les schémas d'utilisation.

Celui de la figure 7 est particulièrement intéressant, puisqu'il permet d'interfacer un MSM 5205 avec la prise CENTRONICS d'un micro-ordinateur.

A condition, bien sûr, que des fichiers ADPCM aient au préalable été enregistrés (par exemple avec un MSM 5218), le premier PC venu peut ainsi diffuser des sons de toutes sortes avec une excellente qualité et sans autre limitation de durée que la capacité de son disque dur !

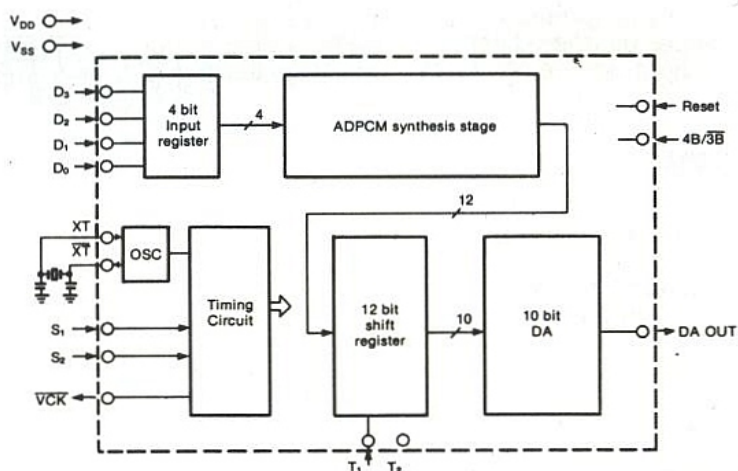


Figure 5

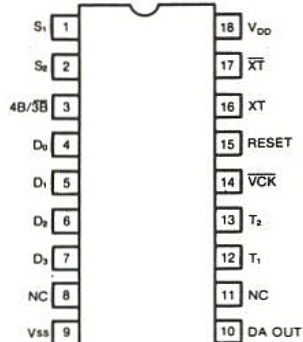


Figure 6

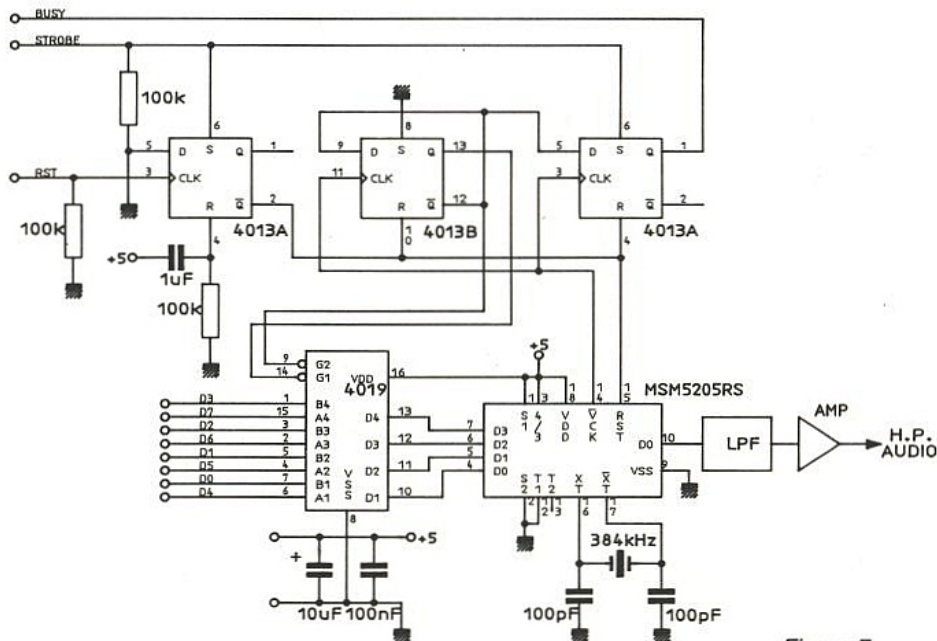


Figure 7

Le chronogramme de la **figure 8** précise le fonctionnement assez original de ce montage, chaque octet de données abritant en fait deux codes ADPCM de 4 bits, qu'un 4019 sépare et applique l'un après l'autre au MSM 5205.

Le MSM 5218 est équipé d'un système de protection contre les dépassements binaires, mais le MSM 5205 n'en possède pas.

Si, donc, on code du son avec le MSM 5218 en vue de sa reproduction par un MSM 5205, il est important de veiller à éviter tout dépassement sous peine de distorsion importante lors de la reproduction finale.

En pratique, il est sage de ne pas dépasser 80 % du niveau maximum d'entrée du convertisseur. Par ailleurs, la qualité du son reproduit est étroitement liée aux caractéristiques du filtre passe-bas servant à "lisser" le signal audio reconstitué : une pente aussi raide que possible sera la bienvenue, tandis que sa fréquence de coupure sera fixée à 85 % de la moitié de la fréquence d'échantillonnage (précisons que les fréquences usuelles d'échantillonnage sont ici de 4, 6 et 8 kHz).

Le MSM 6258

Ce "magnétophone statique" existe en deux versions : le MSM 6258 "tout court", prévu pour gérer directement jusqu'à 16 mégabits de RAM dynamique ou 4 mégabits de mémoire statique, et le MSM 6258 V, destiné à être associé à un microcontrôleur.

La **figure 9** reproduit le synoptique interne de la première version, et la **figure 10** celui de la seconde.

Bien évidemment, il faut un boîtier disposant de davantage de broches pour "faire passer" les lignes d'adresse des mémoires, comme en témoigne le brochage de la **figure 11** (MSM 6258), comparé à ceux de la **figure 12** (MSM 6258 V).

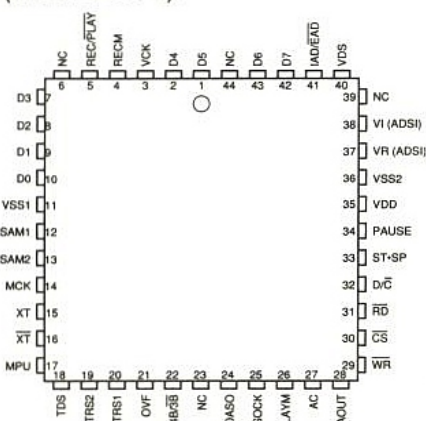


Figure 11

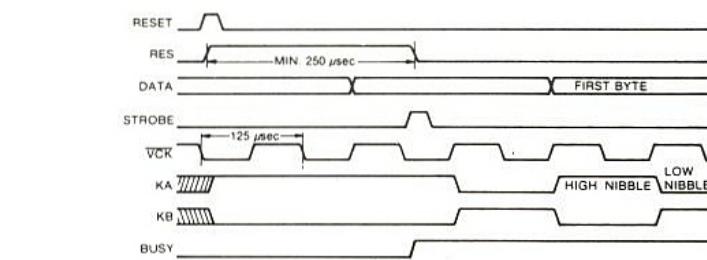


Figure 8

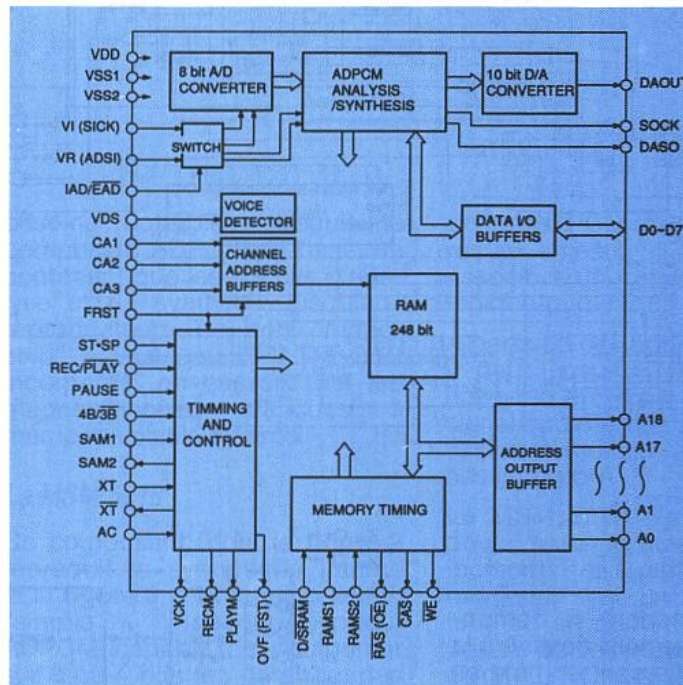


Figure 9

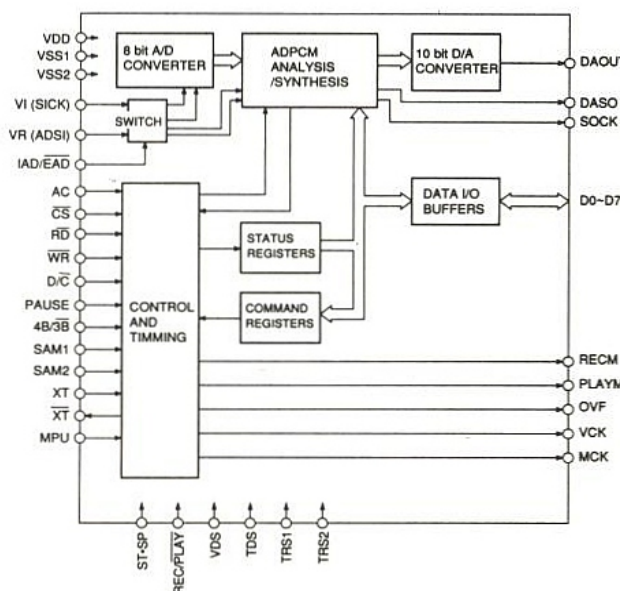


Figure 10

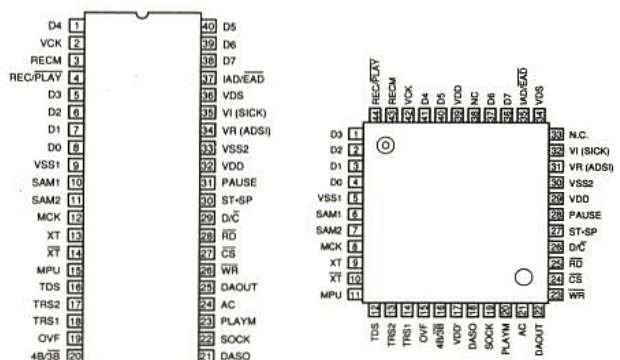


Figure 12

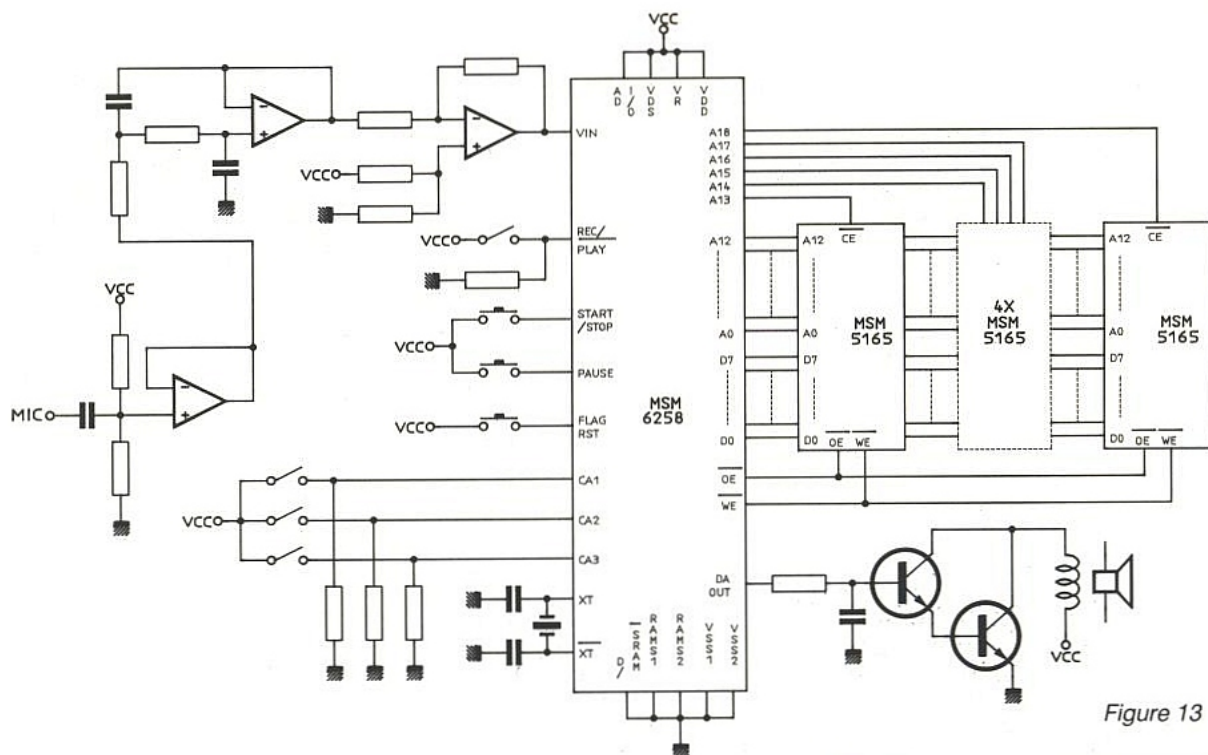


Figure 13

Dans les deux cas, un convertisseur analogique-numérique à 8 bits est incorporé, ainsi qu'un convertisseur numérique-analogique à 10 bits : il s'agit donc d'un composant nettement plus "intégré" que le MSM 5218, mais l'utilisateur reste libre d'utiliser des convertisseurs externes s'il le souhaite (par exemple, un CAN à 10 ou 12 bits).

Le codage ADPCM peut se faire sur trois ou quatre bits, ce qui permet une durée d'enregistrement de plus de dix-sept minutes avec 16 mégabits de DRAM; si on échantillonne à 4 kHz.

La **figure 13** fournit un exemple d'utilisation avec des mémoires statiques (4 mégabits au maximum), dont on appréciera la simplicité par rapport au schéma de la **figure 4** !

Rien n'interdit non plus, dans cette disposition, de remplacer les SRAM par des EPROM ou par des RAM non volatiles à pile lithium "Bytewise", puisqu'il s'agit de mémoires organisées en mots de huit bits.

Les MSM 6308 et 6309

Avec ces deux composants fonctionnellement comparables au MSM 6258, nous franchissons encore un pas en matière d'intégration, puisque filtres passe-bas et préamplificateurs sont incorporés.

Par contre, la quantité de mémoire externe adressable est fixée à 256 kilobits, ce qui correspond à environ sept secondes de son de qualité téléphonique. Le MSM 6309 est prévu pour fonctionner avec de la mémoire statique organisée en mots de

huit bits, comme en témoignent le synoptique de la **figure 14** et le brochage de la **figure 15**. Là encore, on peut songer à utiliser des RAM, volatiles ou non, ou des EPROM comme dans l'exemple d'application de la **figure 16**.

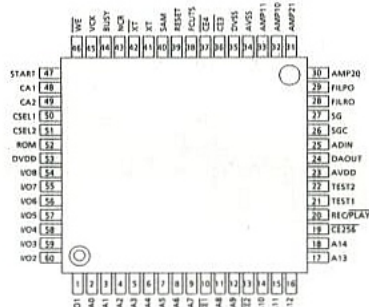


Figure 15

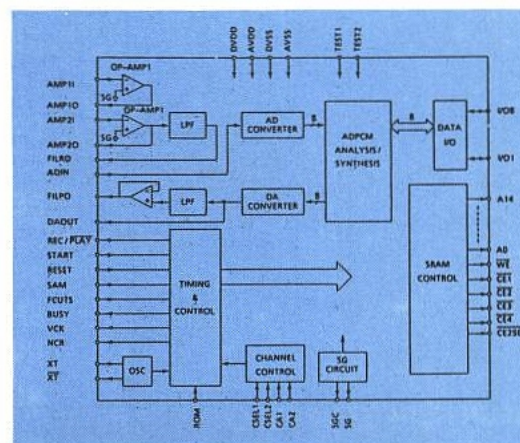


Figure 14

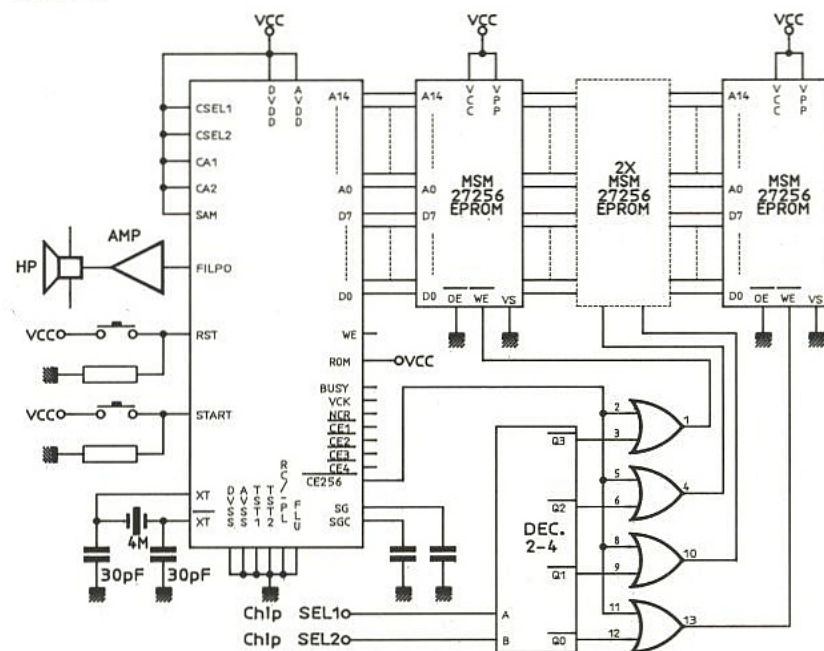


Figure 16

Figure 17

Figure 19

Lorsqu'il s'agit uniquement d'enregistrer temporairement des sons que l'on ne souhaite pas figer en EPROM, il se révèle plus simple et plus économique de faire appel au MSM 6308 et à de la RAM dynamique. Le synoptique de ce composant apparaît à la **figure 17**, tandis que la **figure 18** montre l'écono-

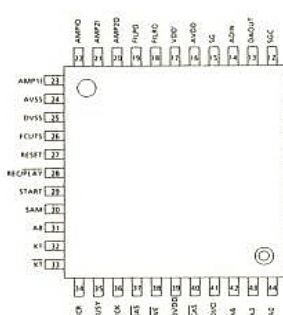


Figure 18

mie réalisée sur le nombre de broches du boîtier. Le schéma d'application de la **figure 19**, de son côté, brille par sa simplicité : c'est le type même du magnétophone statique utilisé dans les répondeurs téléphoniques modernes pour l'annonce d'accueil.

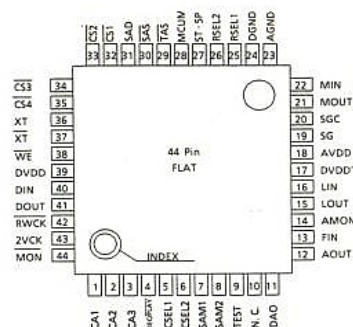


Figure 21

La technique CMS permet de miniaturiser fortement ce genre de module, qu'il n'est désormais pas rare de rencontrer intégré dans un combiné...

Le MSM 6388

Haut de gamme des magnétophones statiques OKI, le MSM 6388 est un véritable "12 bits", en ce sens qu'il intègre un convertisseur analogique-numérique et un convertisseur numérique-analogique, tous deux à 12 bits pour une qualité de son optimale.

Ce composant peut indifféremment être associé à de la mémoire ou à un microcontrôleur, applications entre lesquelles l'affectation de certaines broches varie : le synoptique de la **figure 20** correspond à l'utilisation avec mémoire et donc au brochage de la **figure 21**, tandis

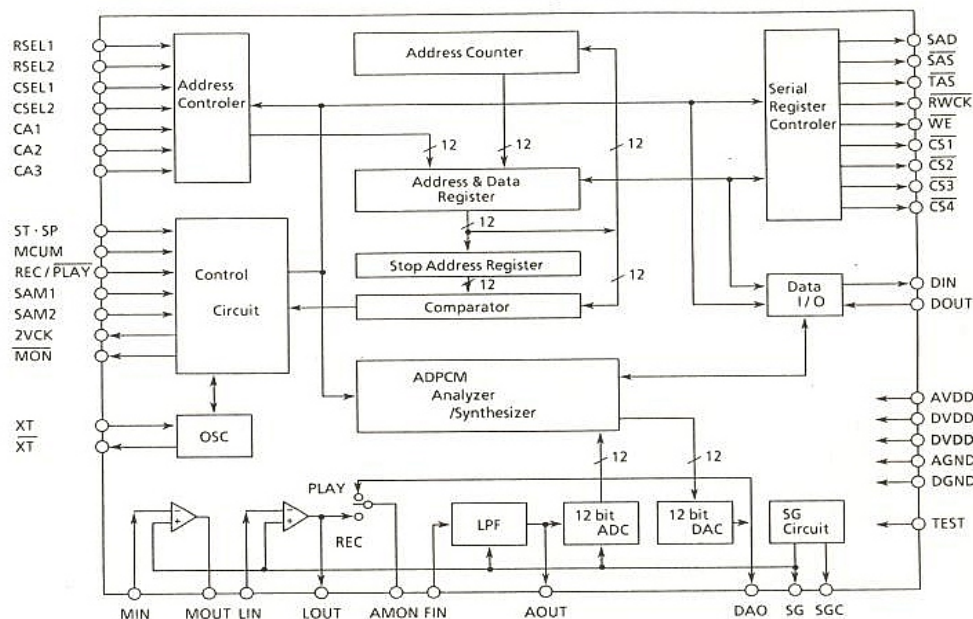


Figure 20

Chaque registre peut être appelé individuellement, ce qui fait



L'exemple de la **figure 25** explique pour sa part comment monter une seconde banque de quatre registres, principe extensible à un nombre quelconque de banques.



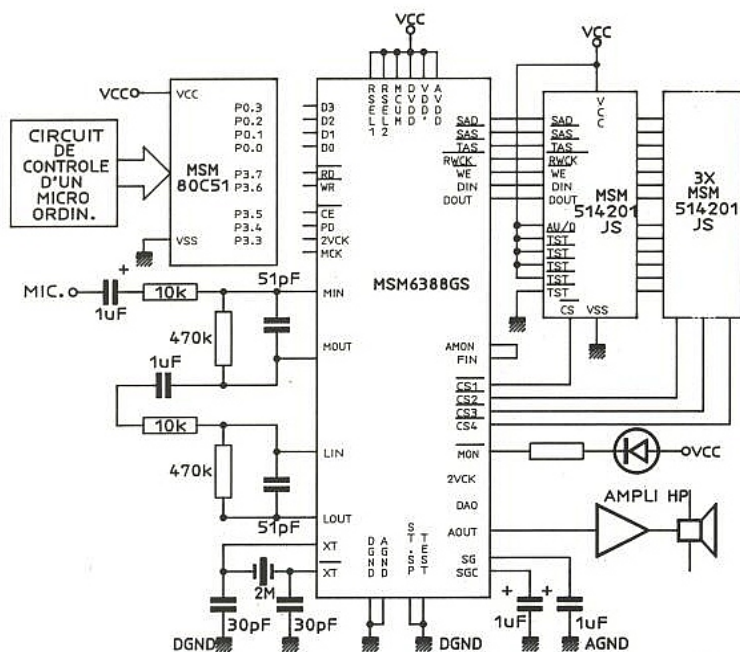


Figure 26

Les synthétiseurs "masqués"

Spécifiquement destinés à la fabrication en grande série de reproducteurs de son tous identiques, les MSM 6372, 6373, 6374 et 6375 intègrent une ROM dont les capacités sont respectivement, de 128 k-bits, 256 k-bits, 512 k-bits et 1 mégabit.

La **figure 27** reproduit le synoptique interne du MSM 6375, sachant que celui des autres références lui est exactement semblable, à la capacité mémoire près.

Le brochage de la **figure 28**, quant à lui, est valable pour toutes les références.

Le MSM 6375 est capable de reproduire avec ses propres moyens entre trente secondes et une minute de son de qualité "12 bits".

Bien sûr, la digitalisation du son doit être effectuée sur un système de développement approprié (environ 15 000 F), et doit être suivie de la réalisation d'un masque spécifique (environ 20 000 F).

Cela étant posé, le contenu de la mémoire peut être divisé jusqu'à concurrence de 111 sons distincts, ou affecté à un son unique.

Deux canaux diffusés simultanément peuvent être définis, permettant des effets d'écho très convaincants ou le mélange de musique (ou de bruitage) à de la parole.

Une programmation spéciale permet d'insérer des "bips" sonores dans le courant de la diffusion, sans occuper la place mémoire qu'exigerait leur enregistrement pur et simple.

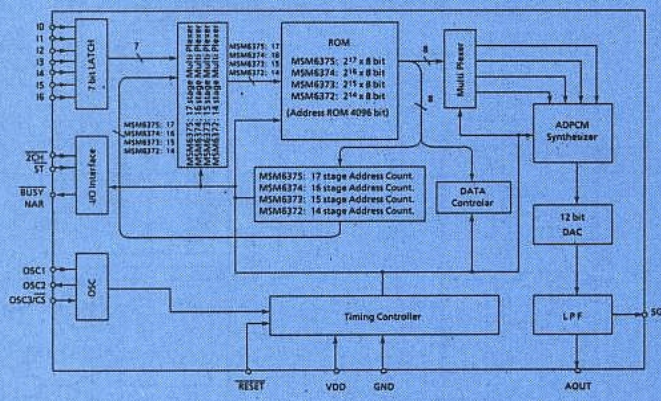


Figure 27

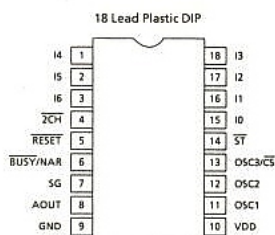


Figure 28

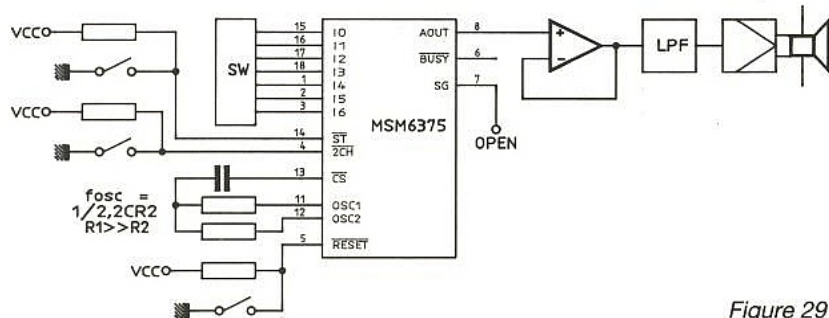
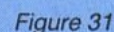


Figure 29

Loin de n'être qu'un simple outil d'évaluation pour les synthétiseurs masqués, le MSM 6370 peut rendre service pour la production de petites séries ou même de pièces uniques (ce n'est pas rare dans ce domaine). Cela d'autant plus que la capacité mémoire admissible dépasse largement celle disponible dans les synthétiseurs masqués, d'où une durée de son pouvant dépasser le quart d'heure !

Le MSM 6378 contient ainsi une EPROM de 256 kilobits, mais



n'est aucunement interchangeable avec le MSM 6373, produit masqué de capacité équivalente. Le synoptique de la **figure 32** montre que les entrées de sélection de mots ont disparu, au profit de broches de raccordement à un programmeur spécifique baptisé "Anawriter".

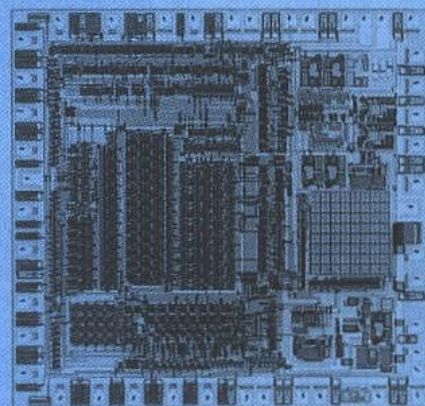
Le MSM 6378 ne peut donc reproduire qu'un son unique, d'une quinzaine de secondes au maximum, tandis qu'on ne peut pas le programmer avec des codes obtenus par l'intermédiaire d'un autre composant ADPCM : le recours à l'outil de développement dédié semble indispensable...

Le schéma d'application de la **figure 33** est aussi simple que possible, le filtre passe-bas de sortie étant incorporé.

La totalité de ce circuit, complété par un haut-parleur piézo-électrique et une pile extra-plate, peut même tenir dans l'épaisseur d'une carte de vœux, programmable à l'unité avec un message personnalisé !

Et, à COMONIC 91, OKI dévoilait ses derniers synthétiseurs OTP, directement dérivés des modèles masqués, et donc capables de reproduire individuellement de nombreux mots différents aussi bien qu'une phrase entière : une affaire à suivre...

OKI France
148, rue de Chevilly
94240 L'HAY-LES-ROSES
Tél. : (1) 45.60.03.28
Fax : (1) 49.78.09.58



Boardmaker 2

DEUX LOGICIELS CAO/DAO
POUR LE PRIX D'UN !!

- 1 SAISIE DE SCHEMA, ET
- 2 DESSINS DE CIRCUITS-
IMPRIMÉS MULTICOUCHEs

(Voir Radio-Plans Octobre 90 pour le compte rendu d'essai).

- Pour PC XT, AT et Compatibles ● Souris et D.D. recommandés
- Ecrans CGA, MCGA, EGA ou VGA, mono ou couleur.

● VERSION "PROFESSIONNELLE" : **2990F H.T.**

● AVEC AUTOROUTEUR * : **5980F H.T.**

* (Nécessite 640 K et DD). **PROMO 4950F H.T.**



VERSION "AMATEUR AVERTI"

(BOARDMAKER 1)
(COMPLET AVEC DRIVERS SAUF
GERBER ET CN)

990F TTC
(Franco de port)

Envoyez-moi tout de suite la disquette de démo avec documentation en Français : Format ☐ 3 1/2 ☐ 5 1/4

BOARDMAKER 2 ☐ **50 F TTC** (Franco)

BOARDROUTER + BOARDMAKER 2 ☐ **150 F TTC**

BOARDMAKER 1 ☐ **25 F TTC**

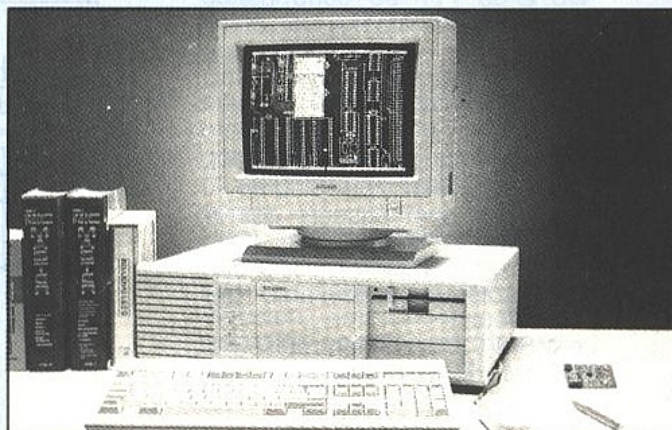
MON NOM

MON ADRESSE

Règlement à la commande.

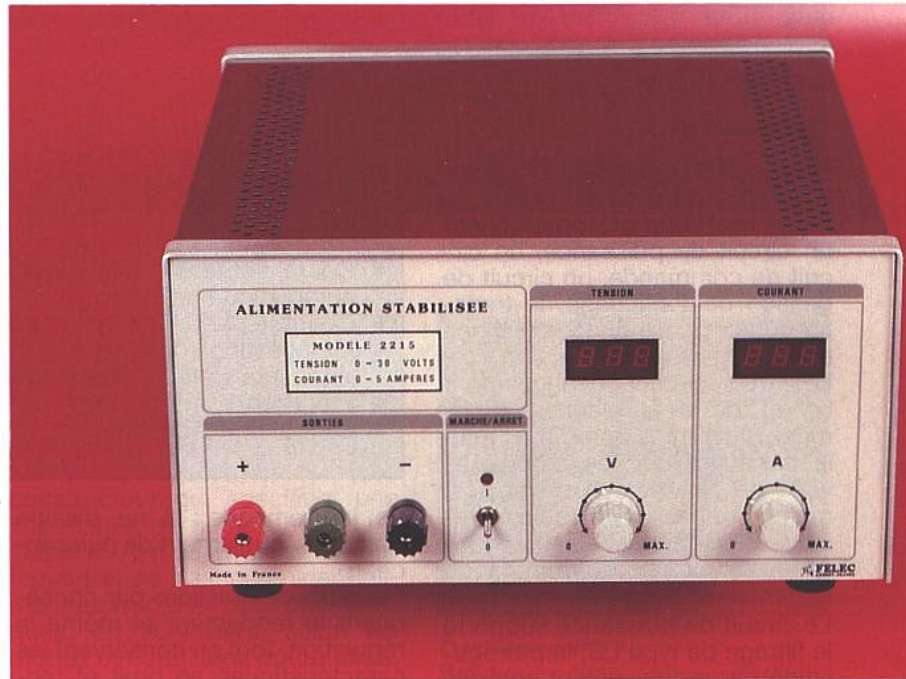
Multipower

22, RUE EMILE BAUDOT, 91120 PALAISEAU FRANCE
TEL. : (33) 69.30.13.79 - FAX : (33) 1.69.20.60.41 - TELEX : 603 103 F



Alimentation stabilisée 2215, Felec

Avec sa nouvelle gamme d'alimentations stabilisées linéaires, Felec, marque française d'appareillage de mesure, département de Perifelec, tente un pari difficile : se creuser une part de marché dans un secteur déjà très concurrentiel. Les produits de cette firme, innovants - voir notre description de la fameuse mire Perifelec - ne manquent pas d'atouts au plan technique et l'alimentation 2215 reste dans cette lignée pour un rapport qualité-prix plus qu'honorable.



Présentation

Le modèle 2215 est donc issu d'une famille d'alimentations stabilisées comportant à l'heure actuelle six références fonctionnant toutes selon le même principe mais délivrant des tensions et courants maximum différents : de 0-15 V à 0-60 V et de 0-3 A à 0-10 A.

La référence 2215 que nous vous présentons est une alimentation 0-30 V, 0-5 A pouvant travailler en mode tension constante (c'est bien le moins qu'on puisse demander à une alimentation) et en mode courant constant auquel cas la tension fournie fluctue avec les variations de la charge selon le produit :

$$R_{ch}(\text{var}) \cdot I_{ct}.$$

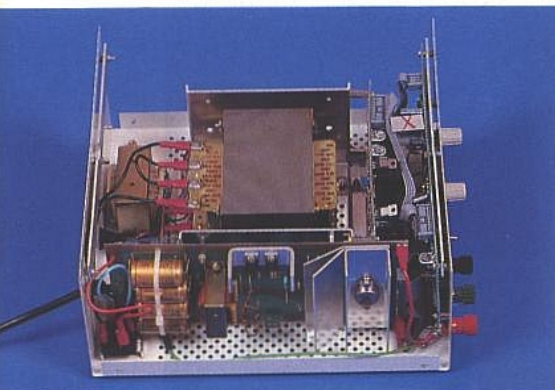
Ce mode de fonctionnement se produit lorsque la valeur du courant de consigne est dépassée, et se caractérise sur la gamme 221X par un clignotement des afficheurs.

Les tensions et courants délivrés sont rappelés séparément sur des blocs d'afficheurs trois chiffres électroluminescents rouges, bien visibles. Le reste des éléments de la face avant consiste en des douilles type banane

femelle pour les sorties : +, - et masse, deux boutons de réglage de tension et courant et un interrupteur associé à un voyant marche-arrêt. La face arrière accueille le cordon secteur normalisé ainsi qu'un porte-fusible pour fusible 3,15 A retardé, protégeant le primaire du transformateur de puissance.

Le coffret rigidifié est constitué de deux "u" métalliques s'imbriquant l'un dans l'autre et solidarisés par vis des deux côtés de l'appareil. La face avant est recouverte d'un film de Lexan sérigraphié supportant les différentes indications. Ce matériau, dont nous avons déjà parlé dans ces colonnes, assure une protection vraiment efficace et s'avère quasiment inaltérable.

La douille de masse, raccordée à la masse générale de l'appareil et à la terre, est flottante par rapport aux deux autres douilles de sortie. De la sorte la tension délivrée est elle-même flottante par rapport à la terre. Dans certains cas il peut s'avérer nécessaire de référencer la tension de sortie à la masse, soit pour diminuer bruit et ronflement dans un circuit, soit tout simplement pour



Vue d'ensemble. Le transformateur de puissance occupe la majeure partie de l'espace.

inhiber le décalage du potentiel de référence.

On peut alors relier aussi bien le positif que le négatif de sortie d'alimentation à cette douille. Pour clore cette présentation externe, signalons que les dimensions L : 266 mm, H : 142 mm, P : 294 mm sont assez imposantes pour un modèle 0-30 V, 5 A et que la masse avoisine les 10 kg. Il s'agit d'un appareil auquel on assignera de préférence une place fixe au labo (d'études ou de maintenance).

Construction

Les alimentations de la gamme 22IX sont toutes élaborées de façon identique et comprennent un circuit de puissance, un circuit de commande, un circuit de gestion et d'affichage, le transformateur principal de puissance et un pont de redressement.

Les trois circuits évoqués font l'objet de trois platines imprimées différentes comme on peut le constater sur les différentes vues de l'intérieur. Un transformateur annexe délivre les tensions sous faible intensité destinées aux circuits de commande et d'affichage.

Le circuit de puissance supporte le filtrage de type LC, la préréglage par redressement contrôlé à l'aide de deux thyristors, le shunt de mesure du courant, ainsi que le transistor ballast. La liaison avec la plaque de commande s'effectue par une nappe et des connecteurs encliquetables.

La plaque de commande exploite le désormais célèbre 723 qui reçoit une tension auxiliaire négative de façon à pouvoir descendre à 0 V en sortie du ballast. Les tensions issues des réglages potentiométriques (courant et tension de consigne) de façade, la tension de sortie de ballast pour comparaison ainsi que la tension de sortie redressement et celle développée aux bornes du shunt, lui sont transmises par nappe. Ces tensions traitées permettent d'élaborer les signaux de commande : base du ballast et gachette des thyristors de préréglage, qui, par découpage de la tension redressée, délivrent après filtrage L.C la tension nécessaire au collecteur du ballast pour qu'il fonctionne en régime linéaire et en toute sécurité. Ceci explique le faible dissipateur thermique dévolu à ce transistor. Ce dernier voit une tension différentielle (V_{CE}) qui reste toujours constante et la plus faible possible en fonction

Caractéristiques techniques

Tension de sortie

- Variable de 0 à 30 V avec commande continue par potentiomètre.
- Régulation aval (pour V_{MAX}) : < 0,3 % entre 0 et 4,5 A.
- Régulation amont (pour V_{MAX}) : < 0,3 % pour une variation de ± 10 % du secteur.
- Ondulation résiduelle et bruit : 5 mV sur charge fixe.
- Impédance de sortie : 0,2 Ω typique à 100 kHz.

Courant de sortie

- Réglable de 0 à 5 A avec commande continue par potentiomètre.
- Régulation en mode courant constant pour 0 à 90 % de $V_{S MAX}$: < 1 % en fonction du secteur : < 1 % pour une variation de ± 10 %

Affichage

- Courant et tension sur 3 chiffres avec positionnement automatique de la virgule.
- Contrôle par CAN 8 bits et microprocesseur.
- Mémorisation de la mesure et modification de l'affichage lorsque la mesure varie de plus de deux pas (1/128^{ème}).
- Précision 1 % $\pm$ 1 LSB.
- Clignotement de l'affichage en mode courant constant.

de la demande ; il ne dissipe donc pas inutilement de puissance.

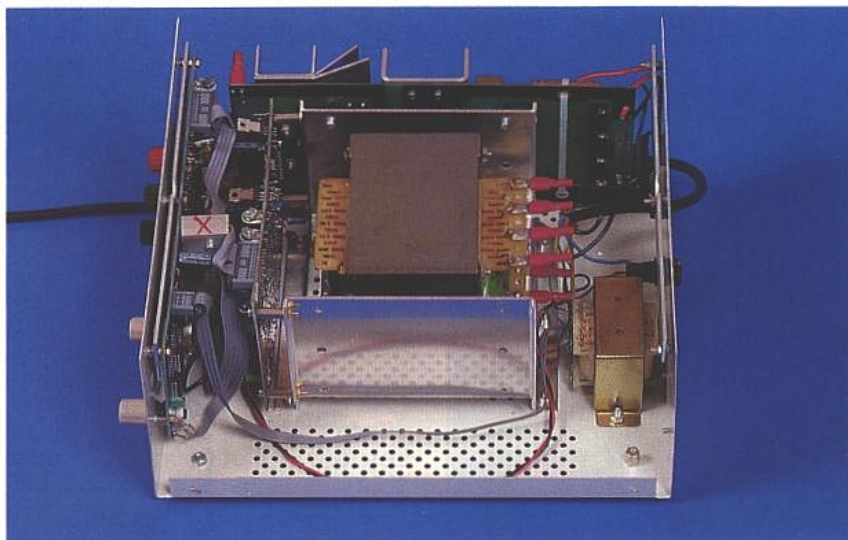
Ce procédé améliore par conséquent le rendement et même la régulation, tout en conservant les caractéristiques en bruit et tension résiduelle faibles propres à une alimentation à ballast série fonctionnant en régime linéaire.

La plaque de commande comprend aussi un circuit de "soft-start", démarrage progressif de sécurité qui dure environ 2 s après la mise sous tension et assure ainsi une mise en place correcte de toutes les tensions et intensités sans stress, ni pour

l'alimentation ni pour le circuit alimenté.

Le circuit de gestion et d'affichage regroupe quant à lui un microprocesseur Z 80, un convertisseur analogique-numérique 8 bits, une mémoire C 256 et différents circuits tampons ou de liaison.

Le traitement logique des tensions et courants à afficher permet d'obtenir une meilleure précision et de s'affranchir des réglages nécessaires en fabrication lorsqu'on passe d'un modèle à un autre. Les informations multiplexées issues des grandeurs de sortie sont transformées par



Sur cette vue on distingue l'ensemble de l'électronique répartie sur trois platines imprimées : le CI de commande, le CI de puissance, le CI contrôle-affichage.

le CAN en mots de 8 bits parallèles transmis au microprocesseur qui gère l'affichage.

L'ensemble de cette carte est alimenté par un régulateur 5 V annexe qui reçoit l'énergie délivrée par le transformateur-redresseur auxiliaire.

Cette procédure autorise une excellente stabilité de l'affichage en fonctionnement et de faibles dérives. En cas de dépassement des plages de tension et de courant (30 V et 5 A), l'afficheur concerné inscrit un message d'erreur représenté par les symboles Err. Rappelons en outre qu'en mode courant constant, automatiquement reconnu par le microprocesseur, ce dernier fait clignoter les deux afficheurs tout en continuant d'indiquer les valeurs exactes des tension et courant de sortie.

Au plan fabrication lui-même, bien que la construction dénote un côté artisanal - dû très certainement aux séries somme toute assez faibles -, il n'y a pas de point noir. L'ensemble est de bonne facture. Peut-être aurait-il été possible de gagner de la place et minimiser l'encombrement total mais, en fait, est-ce bien utile sur ce genre d'appareil ?

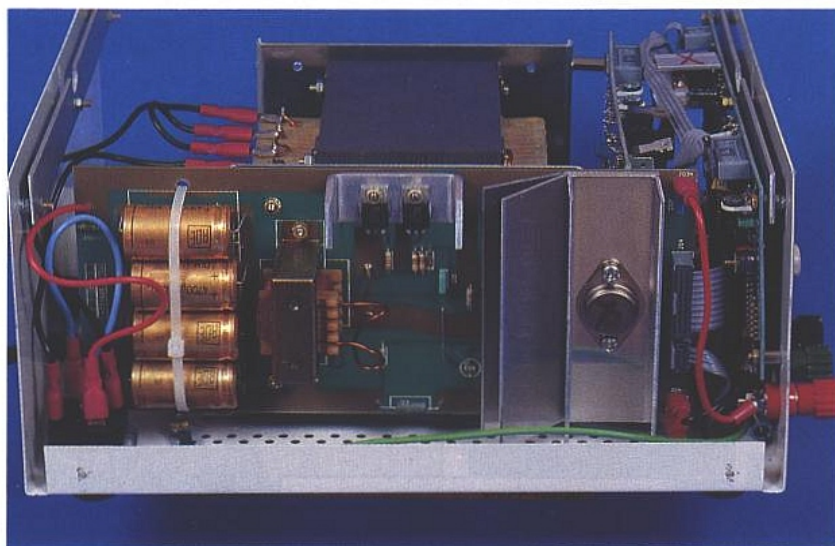
Utilisation

Comme toute alimentation stabilisée, le modèle 2215 servira soit en tant que source d'énergie d'un montage à l'essai, soit en maintenance lorsque l'alimentation d'un circuit doit être incriminée ou encore pour vérifier et déterminer des points de fonctionnement corrects d'un ou plusieurs étages.

Elle permettra de déceler, grâce à son mode de fonctionnement en limitation de courant, toute surconsommation anormale ou optimiser, en courant constant, des circuits de recharge d'entretien d'accus...

En étude, les limites de fonctionnement d'un circuit ou d'un montage seront rapidement mis en évidence : point de polarisation d'un transistor, seuil de déclenchement d'un trigger, saturation d'un étage...

Enfin, tout problème de fonctionnement lié à un défaut d'alimentation sur un circuit : perte de sensibilité, décrochage d'un oscillateur, etc., pourra être jugulé dans les plus brefs délais. Un point important sur une alimentation stabilisée réside dans sa réponse à des variations de charge rapides. Les oscillogrammes joints, montrant la réponse

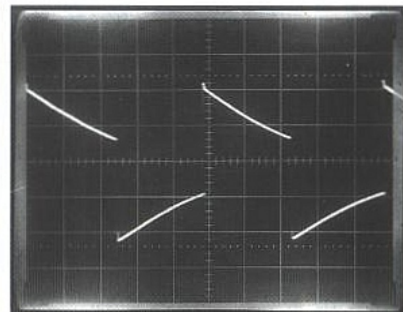


Vue rapprochée de la partie puissance : redressement, filtrage, prérégulation à thyristors et ballast.

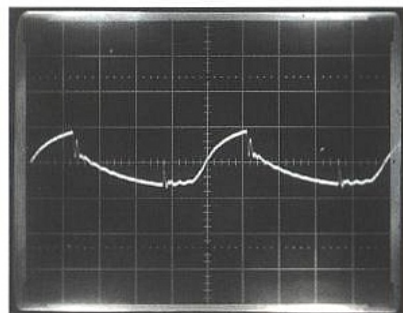
en transitoire à 100 Hz et 100 kHz, témoignent du très bon comportement de l'alimentation Perifelec vis-à-vis de ce genre de contraintes. Notamment, celui pris avec signaux carrés à 100 kHz corrobore les données constructeur qui spécifient une impédance de sortie de 0,2 Ω à 100 kHz. Afin de travailler correctement et ne pas incriminer l'alimentation dans des cas critiques, on surveillera, selon les modes et conditions opératoires, la longueur et la section des conducteurs utilisés pour véhiculer l'énergie au circuit sous test. Les résistances et selfs linéiques ne sont plus négligeables à certaines fréquences et intensités.

Conclusion

Une alimentation qui reste dans la lignée des produits Felec qui ont vu le jour ces derniers temps : innovante, bien construite, accessible à un coût abordable : 1850 F HT. On ne peut pas la mettre en défaut en cours d'utilisation, tout est largement dimensionné et c'est un gage de fiabilité et longévité. A conseiller pour l'équipement du laboratoire d'études ou de maintenance car il s'agit d'un des appareils obligatoires sur lequel on ne peut pas faire l'impasse, soumis à rude épreuve et, ce, fréquemment.



Oscillogramme 1 :
Résiduelle constatée en sortie d'alimentation sous 30 V avec un courant efficace de 3 A constitué d'une composante continue de 2 A superposée à un courant carré à 100 Hz d'1 A eff. (2 ms/div. et 50 mV/div.).



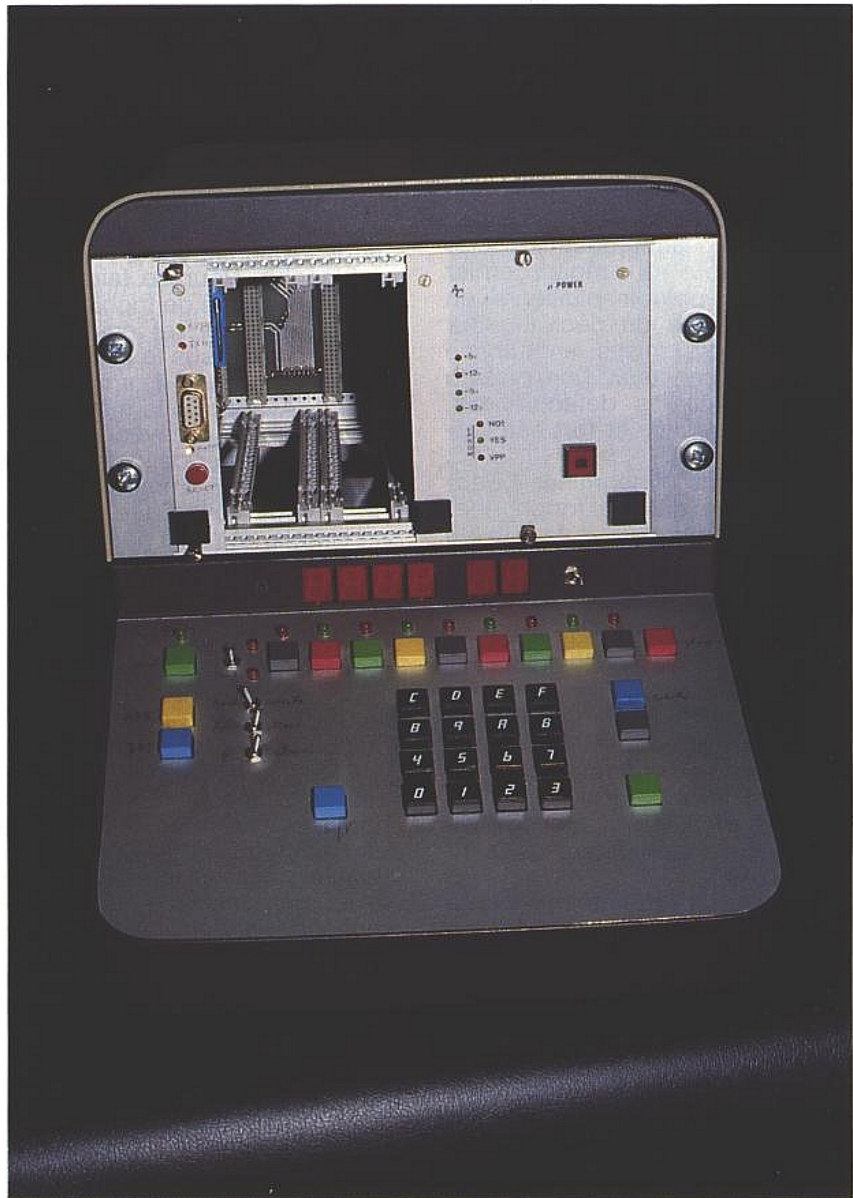
Oscillogramme 2 :
Même traitement avec le signal carré superposé à 100 kHz (2 μ s/div et 50 mV/div). La faible ondulation résiduelle témoigne de la faible impédance de sortie.

ZAC 80 (4) suite et fin

*La taille des circuits imprimés
donnés le mois dernier nous avait
conduit à conclure sur les
chapeaux de roues.*

*Nous allons donc, cette fois,
terminer la mise en service de
ZAC 80 un peu plus calmement,
et donner quelques indications
mécaniques indispensables.*

*On notera que, dans ce même
numéro, deux petites réalisations
(Rage et Romlec) seront très
utiles pour développer sur
ZAC 80, ou tout autre système
équivalent.*



MISE AU POINT

En décembre dernier, le salon EXPOTRONIC nous a permis de rencontrer certains d'entre vous, et de dialoguer de manière fort conviviale et détendue des problèmes que vous pouviez rencontrer, mais aussi échanger des astuces ou confronter des avis. L'auteur profite de l'occasion pour remercier très sincèrement (avec le retard dû à la publication mensuelle) tous ceux qui lui ont fait le plaisir de passer quelques instants en sa compagnie sur le stand ERP, et qui ont parfois prolongé ces bons moments par

des petits messages téléphoniques ou télécopiés, toujours sympathiques.

Parmi les sujets abordés, il s'est avéré que le projet ZAC 80 ne vous laissait pas indifférents, mais que certains s'effrayaient de l'ampleur de la réalisation précédant la carte CPU proprement dite. Nous avons conseillé d'attendre, pour disposer de tous les documents, avant de se lancer dans une réalisation que l'on ne maîtrise pas totalement.

En effet, il faut parfois prendre un peu de recul pour mieux évaluer une situation et — dans ce cas précis —, il est possible que

l'on n'ait pas besoin de ZAC 80 dans son entier, tout du moins dans un premier temps.

La fin de l'«install» ZAC 80 comporte beaucoup d'idées d'ordre mécanique, dont certaines dévoileront la face cachée du projet global : votre solution personnelle pourra peut-être se contenter du seul bac EURO-NORM ?

LES TOUCHES D6

Une note spéciale relative aux touches retenues pour le clavier, concluait laconiquement la nomenclature du mois dernier par : « en prévoir plusieurs en rab car il y a du déchet ». Sur quatre-vingts mises en service par votre serviteur, une dizaine se sont avérées défectueuses. C'est beaucoup, et fort exaspérant.

Aussi, avant d'incriminer l'électronique en cas de fonctionnement douteux, faudra-t-il d'abord s'assurer que les problèmes ne proviennent pas des touches du clavier.

Leur principe est le suivant : un petit ressort à boudin guidé par un axe plastique, repousse au repos une coupelle déformable. Quand on appuie sur la touche, le ressort est comprimé par la coupelle qui entre alors en contact avec les picots de sorties. Deux cas de figures se sont présentés :

1°) le ressort avait été mis à côté de l'axe et s'était lové entre les contacts. Bien entendu, au premier appui il a été écrasé, rendant la touche irréparable ;

2°) il n'y avait pas de ressort du tout, et ZAC 80 ne fonctionnait correctement que la tête en bas. Il serait bon que le constructeur assure un contrôle de fabrication un peu plus rigoureux, ce qui aurait pour effet de rendre ce produit peu coûteux et joliment présenté, beaucoup plus sympathique.

Le marquage des capots n'a pas été non plus sans histoire, mais cette fois le fabricant n'y était pour rien !

La solution que nous avons retenue pour le clavier hexa est simple et efficace, mais elle ne peut s'appliquer que sur les touches noires : elle consiste à reporter des transferts blancs (dans notre cas, planche MECANORMA 219 6900), sur de l'autocollant noir mat (le plus fin possible) et de protéger le tout avec du SCOTCH MAGIC. Il ne reste plus alors qu'à découper des petits carrés portant chacun un signe, et à les coller sur les touches.

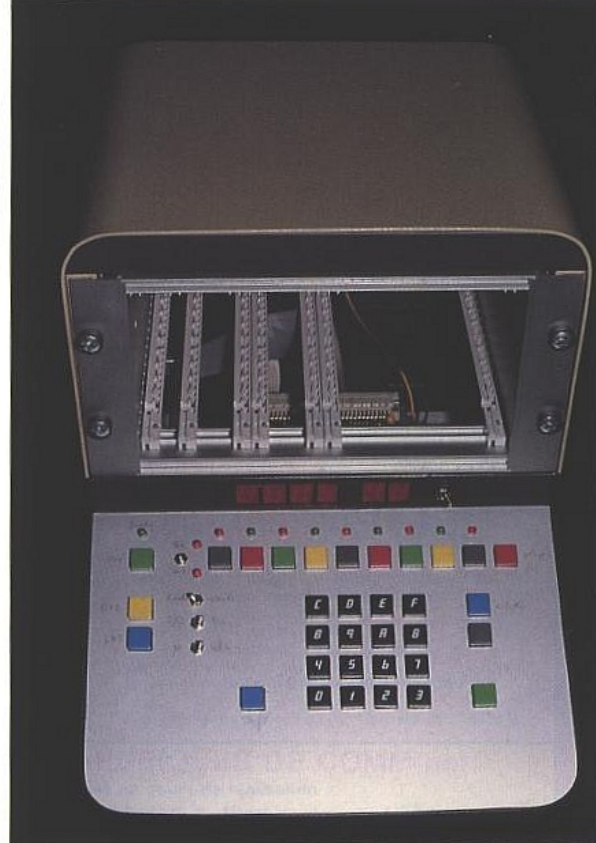
Il serait d'ailleurs astucieux qu'un sérigraphe prépare des petites planches de ce type (clavier complet, touches de fonctions, signes divers, etc.). Le résultat n'en serait que plus joli encore car il ne serait pas utile de recouvrir de SCOTCH, et le coût serait fort modeste.

Inutile de vous essayer au transfert direct sur les touches plus protection par vernis : nous avons donné pour vous... Une seule procédure permettait un résultat acceptable, mais elle était trop longue et trop délicate pour qu'on la retienne. Jugez plutôt : il fallait dégranuler le dessus des touches sans, toutefois, les blanchir. Pour ce faire, l'auteur avait imbibé de trichlore une feuille de papier, et en frottant doucement dessus le capot bien à plat (retourné) il arrivait au résultat. Avant que la matière ne soit totalement redevenue sèche il fallait transférer délicatement la lettre et vernir immédiatement après. Vous voyez que ce n'est pas simple, et nous passons sur le respect de l'orientation : les capots ont beau être carrés, il ont un sens (voir dessous) !

ASSEMBLAGE MECANIQUE

Les trois cartes principales qui vous ont été proposées : affichage, Clavunit et Clavgest sont prévues pour s'assembler afin de constituer un bloc autonome, autorisant un angle de vision variable pour les afficheurs. Le clavier est, quant à lui, totalement indépendant, aux nappes près.

La figure 1 illustre la méthode adoptée. Prévu en ce qui nous concerne pour s'insérer dans un pupitre VISION (TRANSRACK), des contraintes maxima ont été appliquées à l'ensemble. Il sera facile de l'adapter à une autre mise en boîte.



L'avantage certain des pupitres VISION est une présentation impeccable, associée à une mécanique dont l'ingéniosité mérite un coup de chapeau. La technique consiste à ce que les pièces s'emboîtent les unes dans les autres, de sorte qu'il suffit d'immobiliser la dernière par deux vis pour assembler ou désassembler le tout ! Bien que cette gamme n'apparaisse plus au catalogue, il est toujours possible de se la procurer (les délais sont un peu plus longs que pour le matériel standard).

Comme la figure 1 le montre, l'assemblage respecte logiquement la répartition des nappes. Ce qui nous intéresse plus particulièrement cette fois, ce sont les trois connecteurs situés à l'arrière de Clavgest : J₁ à J₃.

J₃ est une réserve pour ceux qui ne voudraient monter que partiellement ZAC 80, et sur laquelle ils

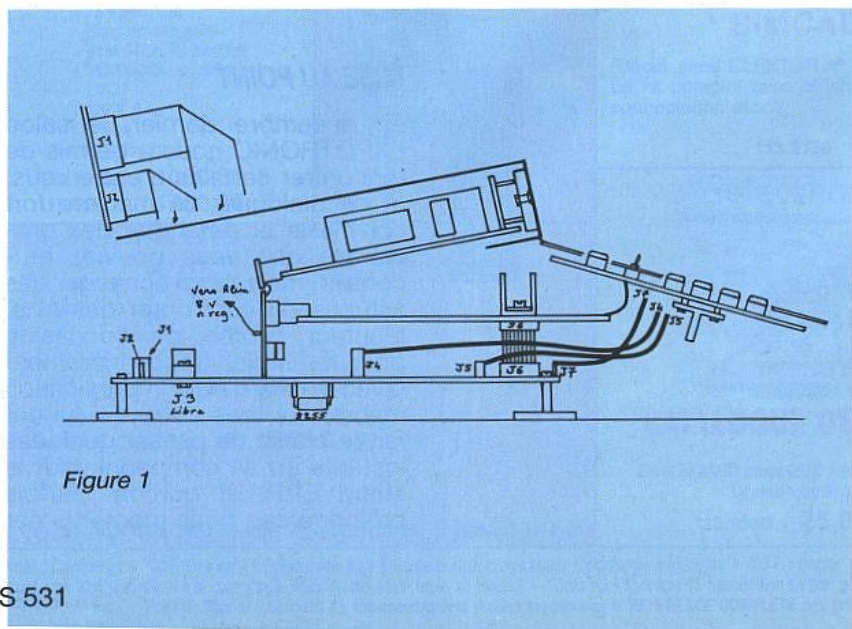


Figure 1

pourront enficher directement la carte CPU.

J1 et J2 se chargent, quant à eux, de reporter les signaux sur le fond de panier du petit châssis EURONORM (3U, 1/2 19"), situé juste au dessus des afficheurs. Ainsi, une fois cette étape terminée, nous ne travaillerons plus que sur des cartes au format Europe de 220 x 100 maxi, avec tous les avantages que l'on reconnaît à ce système.

On notera quand même au passage que si 19 pouces correspondent à 84 TE, le format demi-19 pouces n'en fait pas 42 comme on pourrait le penser, mais 40 ! A retenir.

Ces 40 TE disponibles ont été répartis ainsi, de gauche à droite : 2 TE pour la carte CPU, deux fois 4 TE pour des applications ultérieures, et 20 TE pour l'alim. Cette dernière n'est autre, d'ailleurs, qu'une adaptation de μ POWER publiée dans le n° 488, et qui donne entière satisfaction : +5 V 3 A, +12 V 1 A, -12 V 1 A, -5 V (en cascade avec le -12 V), et toutes les tensions utiles pour un programmeur d'Eeprom, pilotables par soft. Bien entendu, le numéro 488 étant épuisé depuis longtemps, l'auteur a réfléchi à un service de photocopies (mises à jour comprises), dont les modalités d'obtention vous seront communiquées sur le 36-15 ERP (voir rubrique nouveautés).

Toutefois, la carte et son implantation vous seront données sans autre précision à la fin de ces lignes, car les photocopies ne conviennent pas vraiment à ce type de document.

Afin d'exploiter au maximum l'espace disponible, l'emplacement de 4 TE situé à gauche de l'alim est un peu particulier. Il dispose de deux slots. Celui de gauche est totalement compatible avec l'autre de 4 TE, mais celui de droite est retourné, et reçoit de l'alim toutes les commandes de programmations pour Vcc et Vpp, entre autres. Cette façon de faire permettra, dans un minimum de place, d'exploiter intégralement les possibilités offertes par l'alim, et ce sans risque d'erreur. Nous en reparlerons.

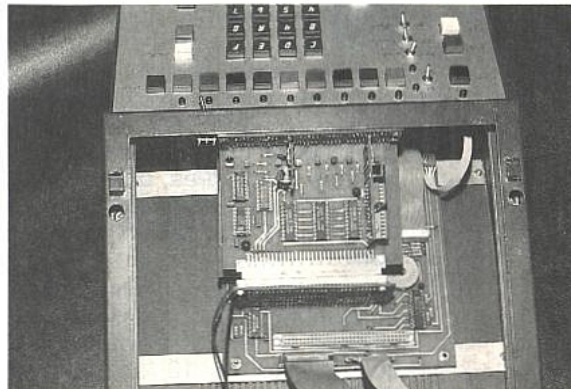
Les modifications apportées à la carte ALIM consistent essentiellement à remplacer le connecteur qui était installé alors, par un 41612 AC classique qui offre deux avantages :

- 1 - étant moins volumineux, il est possible d'accueillir des cartes 220 alors qu'autrement il fallait se limiter à 160 ;
- 2 - le nombre important de broches permet de faire transiter le 220 V. Il faudra donc faire très attention, mais le fait de pouvoir désolidariser totalement (en une seule action) l'alim, mérite bien quelques précautions.

FOND DE PANIER

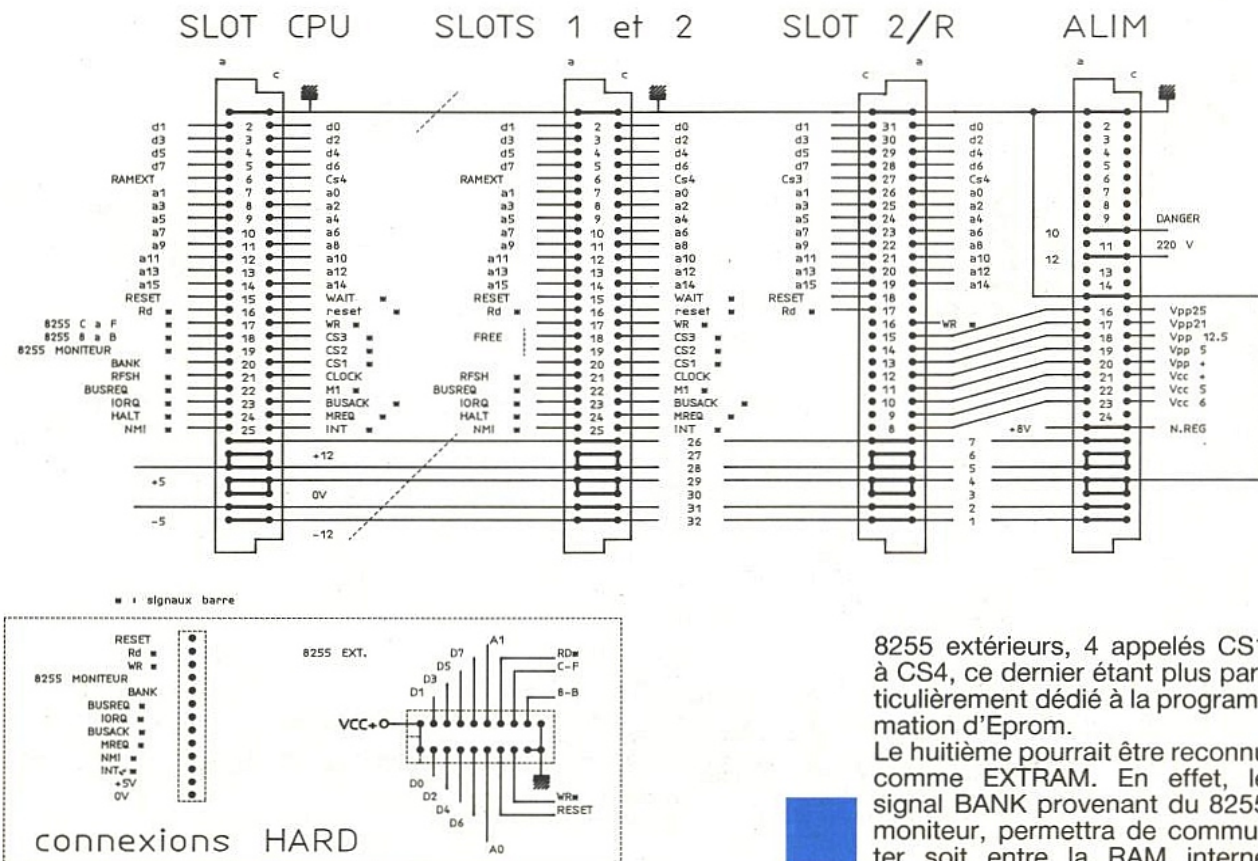
Tout ceci nous amène naturellement à la **figure 2**, qui mentionne l'affectation des broches pour chacun des slots. Inutile de dire que c'est un document important, et que nous vous conseillons vivement d'en faire une photocopie pour l'avoir en permanence sous la main, tant pour les vérifications de mise en route que pour développer plus tard vos propres cartes.

On reconnaîtra les signaux habituels du Z 80, auxquels s'ajou-



tent d'autres de « fabrication maison », et dont voici la liste :

- RESET, en complément du RESET barre, grâce à une inversion prévue sur la carte CPU.
- 7 (voire 8) CS décodés : 1 pour le 8255 moniteur, 2 pour deux



8255 extérieurs, 4 appelés CS1 à CS4, ce dernier étant plus particulièrement dédié à la programmation d'Eeprom.

Le huitième pourrait être reconnu comme EXTRAM. En effet, le signal BANK provenant du 8255 moniteur, permettra de commuter soit entre la RAM interne

(32 ko) de la carte CPU, soit vers une autre RAM externe augmentant de ce fait la capacité disponible. Comme la RAM par défaut est celle sur CPU, on peut considérer que RAMEXT est un chip-select de plus, mais dans l'espace mémoire cette fois, contrairement aux autres (I/O).

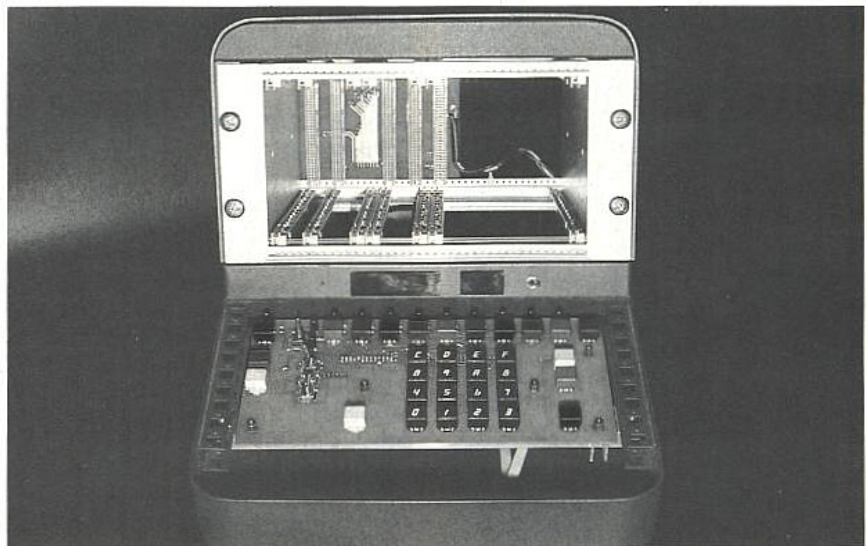
Un autre CS est prévu pour la RS 232 installée sur la carte CPU, mais il ne sort pas de cette carte et on ne le retrouve donc pas sur le fond de panier, pas plus d'ailleurs que les adressages des mémoires (deux EPROM et la RAM). Seul EXTRAM fait exception comme nous venons de le dire.

— Trois lignes particulières lient les slots 1 et 2 exclusivement. Elles sont appelées FREE (a17 à a19). Ce ne sont que de simples liaisons électriques, qui serviront peut-être un jour à véhiculer des états d'une application vers une autre.

Entre 2/R et l'alim, on peut repérer aisément les connexions spécifiques à ces deux slots. Attention en 10 et 12 ac du slot ALIM!!

Sur 2/R, seuls les signaux utiles à la programmation d'Eeprom viennent s'ajouter aux alimentations. Toutefois, s'ils n'étaient pas suffisants, rien n'empêcherait de monter une deuxième carte en slot 2 (en 4 TE, on peut disposer de porte-cartes doubles).

Tout ceci va dans le sens d'une souplesse maximum pour le futur, mais ce n'est pas tout !



Pour ne pas surcharger le dessin, on a reporté dans le cadre en pointillés, deux brochages. Celui de gauche correspond à J₂ (J₁ étant donné **figure 3**), mais celui de droite regroupe exclusivement les signaux nécessaires à deux 8255 extérieurs : D₀ à D₇, A₀, A₁, RD et WR (barres), RESET non barré cette fois, les 2 CS décodés 8-B et C-F, plus le 5 V. On pourra ainsi disposer de 48 lignes d'entrées-sorties sans pour cela mobiliser de slot ni avoir à fabriquer le moindre signal complémentaire : deux 8255 et c'est tout. Nous vous offrons cet accessoire un de ces jours, dans un coin de page...

Pour terminer, voici quelques précisions complémentaires, livrées en vrac :

1 - On remarquera que la carte de fond de panier visible **figu-**

re 3, déborde légèrement à gauche du rack (quand on le regarde depuis l'avant), juste de quoi laisser passer J₁ et J₂. Une photographie montre comment sont pliées et fixées ces nappes avant de rejoindre CLAVGEST. Cette méthode est à retenir, car elle ne gêne aucunement le démontage du châssis EURONORM, et facilite considérablement le câblage, surtout quand on n'a pas beaucoup de place, ou si on voulait relier, par exemple, les fonds de panier de deux châssis superposés.

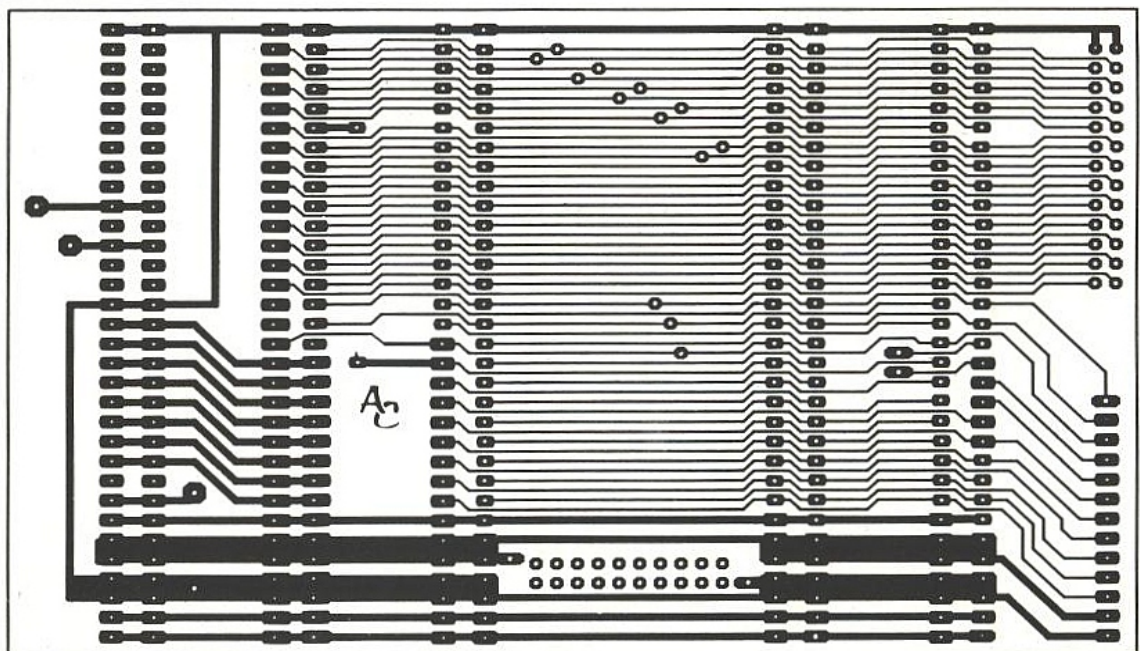


Figure 3 a

2 - Sur cette même carte, le slot 2/R est hors grille d'environ 0,3 mm. C'est tout à fait normal, et il ne faudra pas chercher à le visser dans le cadre arrière. Ceci ne pose aucun problème de rigidité, puisque slot 2 et Alim sont très proches.

3 - Le connecteur pour les 8255 externes sera soudé côté cuivre (!) : à l'opposé des 41612. C'est en effet dans le bandeau arrière (celui dans lequel nous avons monté l'embase secteur), et juste en dessous du connecteur, que viendront se placer les 48 I/O et les 8255 associés.

Avouez que c'est bien vu ! Merci...

4 - Comme le laissent penser les photographies et la **figure 1**, la fixation de CLAVGEST est assurée par deux barres plates en aluminium, ce qui permet le démontage de la plaque de fond et un accès total (on voit bien le 8255 moniteur soudé en dessous de CLAVGEST). Un té d'aluminium a également été utilisé sous la carte clavier pour obtenir une rigidité parfaite, indispensable au confort de frappe.

5 - La liaison mécanique entre CLAVGEST et CLAVUNIT est

assurée par colonnette, à partir de la vis du régulateur 7805 situé vers J6.

6 - Ne pas oublier d'alimenter la carte minibus en 8 V non régulés, disponibles sur le slot ALIM.

7 - Enfin, on ne s'étonnera pas de la présence d'un inter à droite de l'affichage : c'est une erreur de perçage. Le forêt qui ne devait faire qu'une fraisure, a traversé le bandeau de part en part...

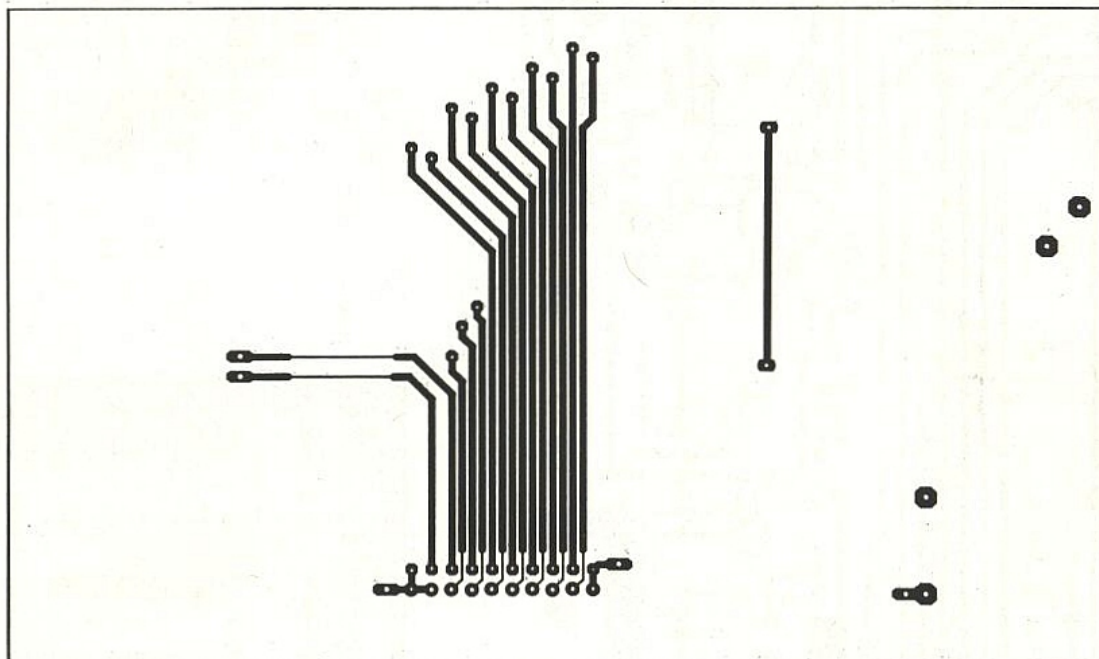


Figure 3 b

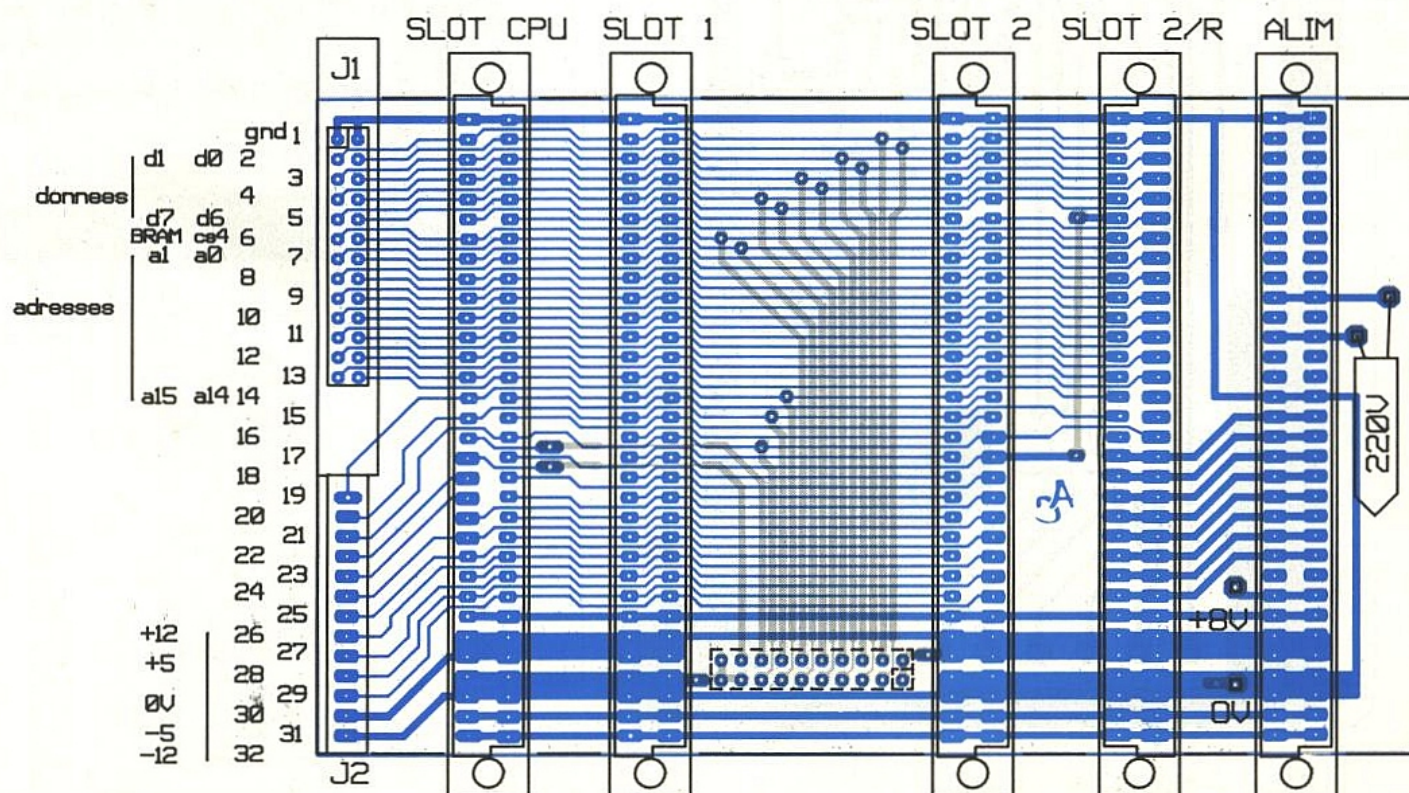


Figure 3 c

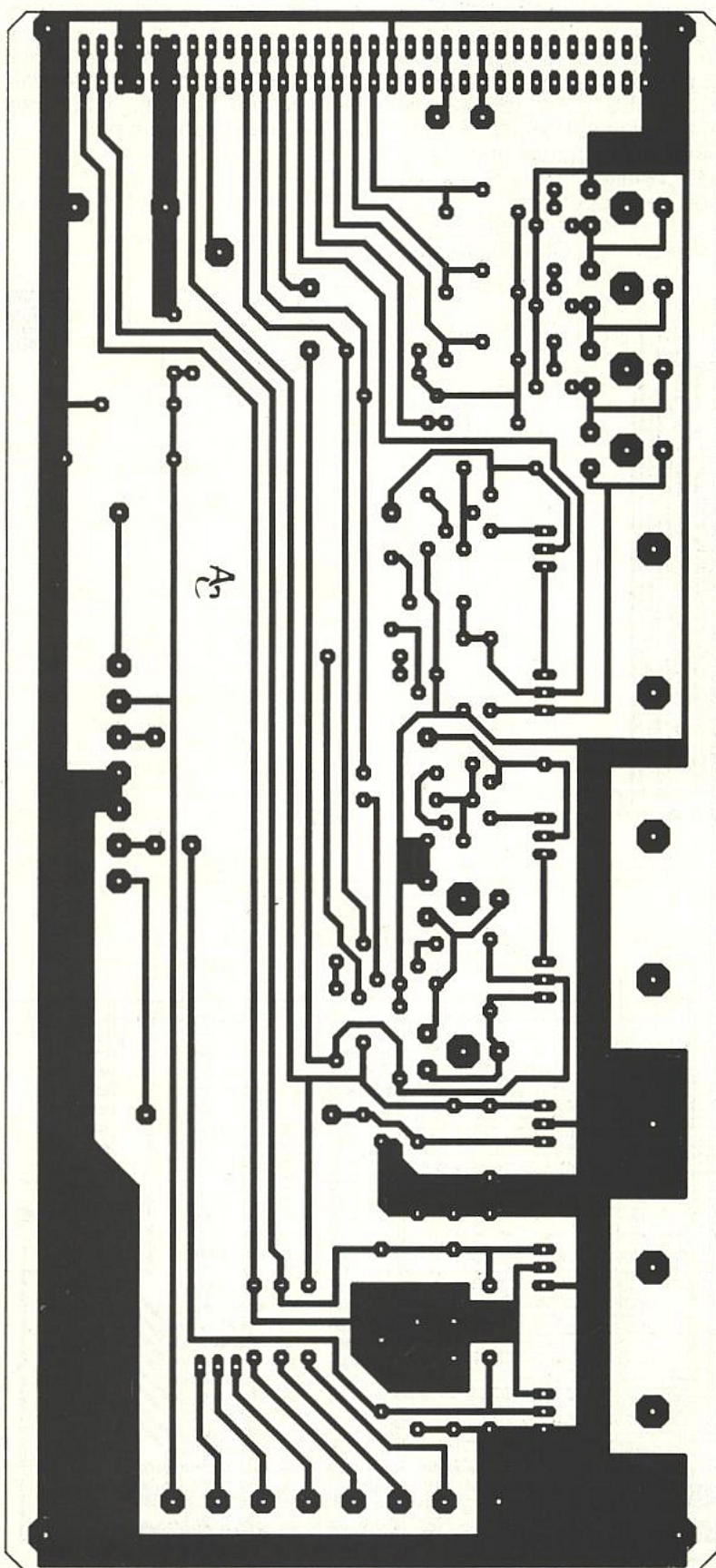


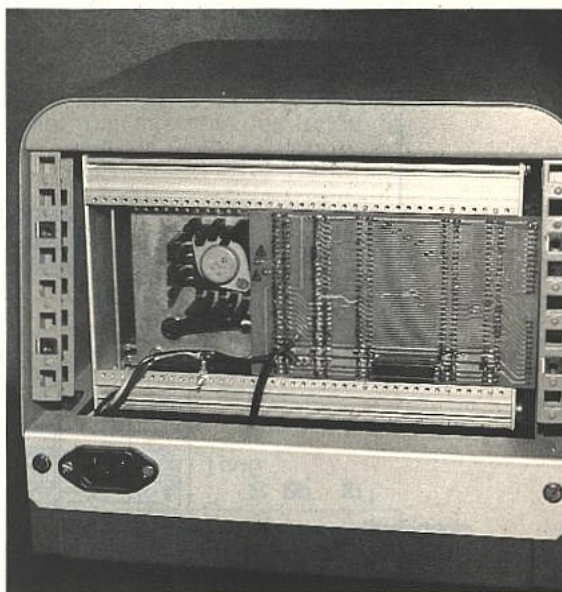
Figure 4 a

8 - Comme promis, la **figure 4** propose la carte ALIM venant remplacer celle de μ POWER. Ne cherchez ni schéma ni nomenclature, ce sont les mêmes que pour la réalisation du n° 488 (seuls les ajustables TX sont remplacés par des PIHER). Consultez le 36-15 ERP si ces documents vous manquent. Les fidèles, eux, disposent de tout.

CONCLUSION

Le mois prochain sera un rendez-vous avec les passionnés d'audio qui réclament qu'on ne les oublie pas : ce n'était pas dans notre intention. La carte CPU vous sera donc donnée dans le numéro d'avril, mais ce ne sera plus sous le label ZAC 80 !

Jean ALARY



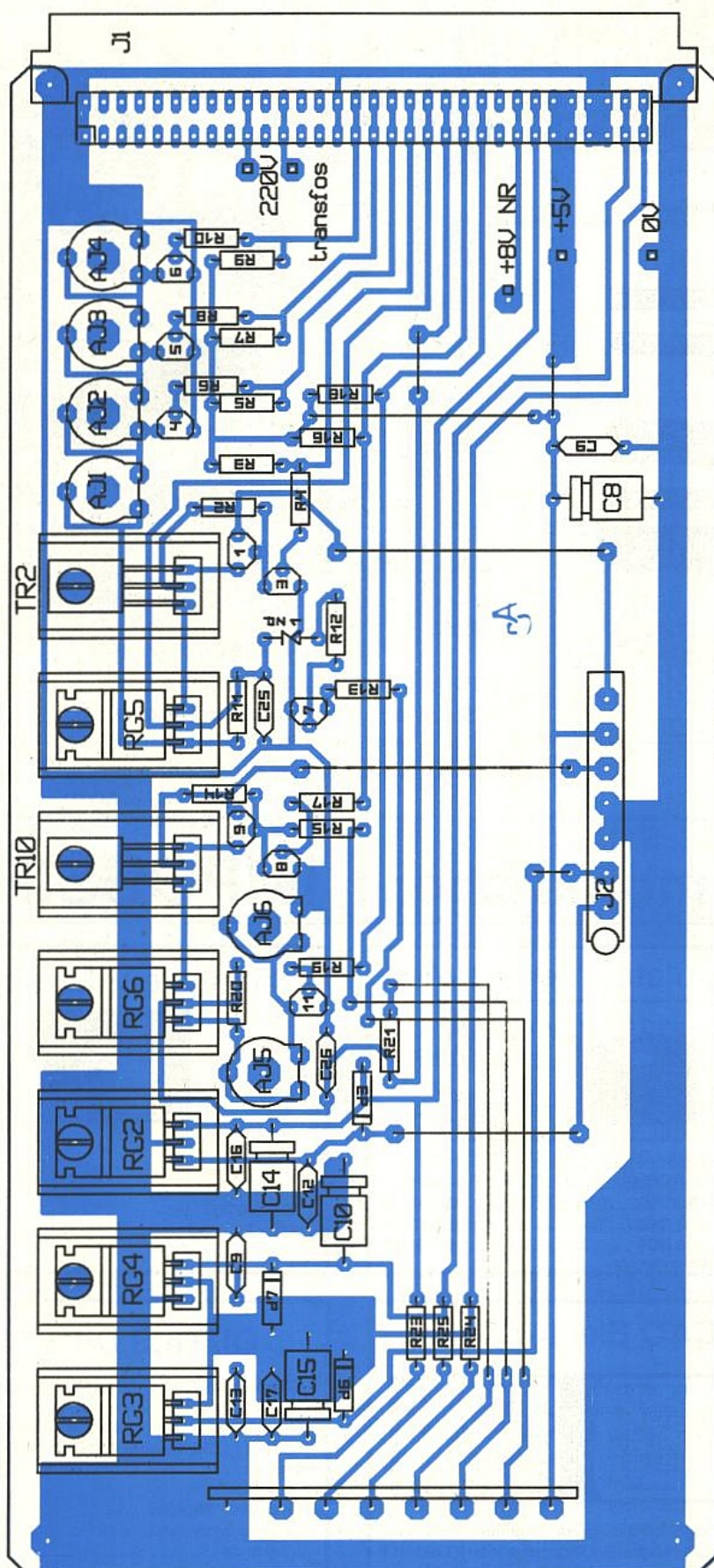


Figure 4 b

⌘ Digimétrie

L'Informatique Industrielle

Modulaire :

244 combinaisons avec 30 produits de base !
=> Demandez le catalogue gratuit .

Puissante :

=> Cartes processeur de signal + AD et AD / DA . 90 millions d'opérations / sec .
Demandez le catalogue spécifique .

Précise :

Convertisseur A / D 16Bits 32Voies,
45 kHz , 20 voies TTL, timer .
=> AT-ADC 16B 32V

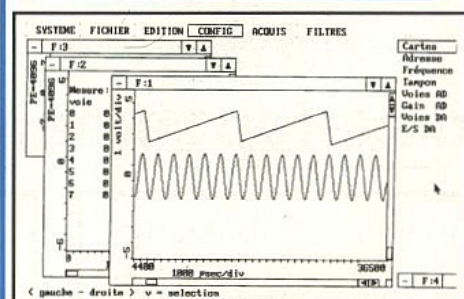
Economique :

=> PC-ADC 12B 8V
Convertisseur A / D 12Bits 8Voies,
24 voies TTL, timer, zone de wrapping .
=> PC-PIO
24 entrées / sorties TTL, zone de wrapping .

De communication :

Liaison série asynchrone, 56 kbauds max .
=> PC-ACOM RS 485

Conviviale :



=> PC-DigiView - Acquérir des données
- Programmer par icônes
=> Bibliothèques PC-DigiTools
- Programmation des cartes (C, Pascal)
- Filtrage, FFT...
- Compression d'images (JPEG)

Réseau industriel de terrain :

Carte et logiciel gestionnaires de réseau FIP
=> AT-FULLFIP

PC-Industriel :

=> Demandez le catalogue spécifique .

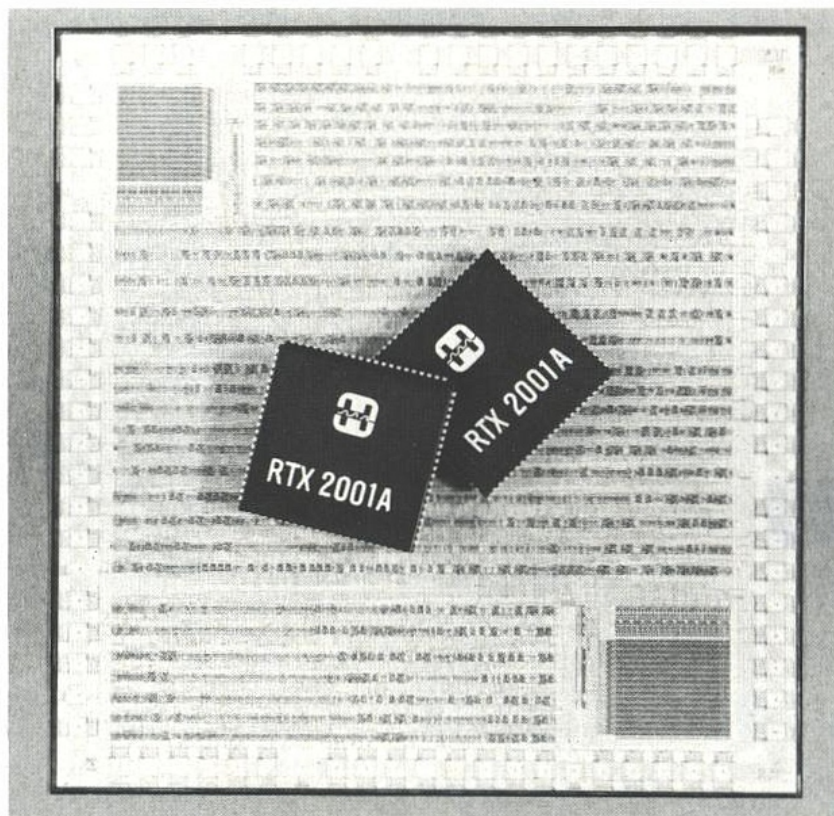
30 Rue E Renan 66000 Perpignan France
Tél: (33) 68 66 54 48 Fax: (33) 68 50 27 85

Les composants "durcis" contre les radiations

On sait depuis longtemps que les rayonnements ionisants peuvent altérer profondément les propriétés électriques des semiconducteurs, voire même les détruire.

Cela intéresse évidemment au premier chef tous les concepteurs d'équipements militaires et aéronautiques, mais aussi les fabricants de matériels civils qui doivent continuer à fonctionner même en cas d'accident nucléaire, ou en ambiance contaminée (robots manipulateurs, systèmes de sécurité, appareils de télécommunications, etc.)

Grâce à des technologies de production spéciales, des composants particulièrement résistants aux radiations sont désormais disponibles. On les dit "durcis" ou "rad-hard".



ORIGINE ET NATURE DES RADIATIONS

Les rayonnements ionisants peuvent avoir une origine aussi bien naturelle qu'artificielle. La **figure 1** montre que l'espace (au sens aéronautique du terme) contient de nombreuses sources de rayonnement qu'on ne trouve pas sur terre : il faut en tenir compte lors de la construction de n'importe quel équipement destiné à être embarqué sur un satellite.

La **figure 2** répertorie pour sa part les principales familles de radiations artificielles, c'est-à-dire créées par la main de l'homme. Dans les deux cas, les rayonnements peuvent être classés en trois catégories de base : les photons, les particules chargées, et les neutrons.

Parmi la multitude des photons qui nous environnent (à commencer par la lumière visible et les ondes radio !), les plus dan-

gereux pour les semiconducteurs sont les rayons gamma et X.

Un photon se caractérise par son énergie, liée à sa longueur d'onde par la "constante de Planck". Les rayons X et surtout gamma sont suffisamment énergétiques pour traverser les matériaux usuels d'encapsulation des circuits intégrés, et donc pour agir sur les couches de silicium et d'oxyde de silicium qui forment les composants, au point d'en affecter sensiblement les performances.

Des blindages suffisamment efficaces peuvent arrêter ces rayonnements, mais ils doivent être composés de matériaux à forte section nucléaire et donc très denses : par exemple du plomb ou du béton. Ce n'est pas toujours possible en pratique !

Natural radiation sources

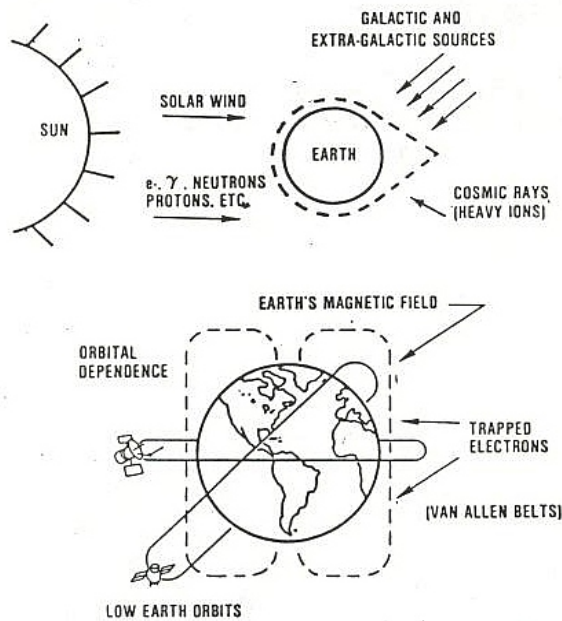


Figure 1

Man made radiation sources

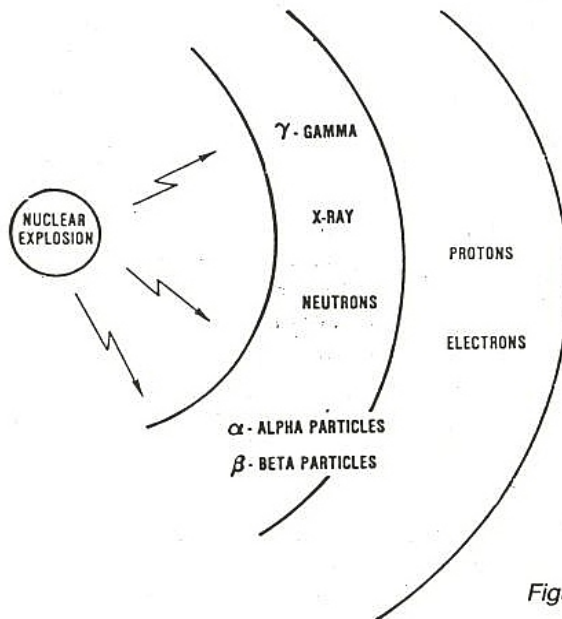


Figure 2

Les particules chargées peuvent être des électrons accélérés (particules beta), des noyaux d'atomes d'hélium également accélérés (particules alpha), ou des ions.

Les particules beta peuvent être arrêtées par une tôle d'aluminium de 2/10 mm, et ne peuvent parcourir que quelques mètres dans l'air.

Une simple feuille de papier suffit pour sa part pour arrêter des particules alpha.

Les neutrons sont des particules dépourvues de charge électrique, appartenant en principe aux noyaux des atomes. Ils peuvent toutefois se trouver libérés à l'occasion de diverses réactions nucléaires.

LES EFFETS DES RADIATIONS SUR LES SEMICONDUCTEURS

On sait bien que d'une façon générale, les radiations dites "io-

nisantes" agissent sur la matière, et pas seulement sur les êtres vivants !

Les effets constatés sont liés aux caractéristiques des particules (masse, charge, énergie cinétique ou vitesse), et à celles des cibles (masse, charge, densité). D'une façon générale, ils peuvent se classer en deux catégories pour les cibles constituées par des semiconducteurs :

- déplacement d'atomes dans leur structure en réseau,
- création de paires électron-trou (ionisation).

Ces deux phénomènes sont capables de provoquer des dommages aussi bien temporaires que permanents aux semiconducteurs.

Bien entendu, la gravité de ces dommages dépend de la quantité d'énergie transférée au matériau cible par les radiations. On mesure celle-ci en RADs (Radiation Absorbed Dose), un RAD correspondant à une énergie de 100 ergs par gramme de silicium (la matière concernée doit être précisée, car la quantité d'énergie n'est pas la même d'une matière à une autre).

Une autre unité couramment utilisée est le gray (Gy), équivalent à 100 RADs.

Le "débit de dose", pour sa part, s'exprime en RADs par seconde tandis que l'on caractérise volontiers les particules par leur concentration, éventuellement intégrée par rapport au temps : le "flux" s'exprime en particules par centimètres carrés x seconde, et la "fluence" en particules par centimètres carrés.

Le déplacement d'atomes est causé par les particules chargées lourdes et par les neutrons. Redoutables pour les composants bipolaires, les neutrons restent sans danger pour les composants CMOS jusqu'à une fluence de 10 puissance 15 neutrons par centimètres carrés.

Les photons (notamment gamma), les neutrons rapides (d'énergie supérieure à 1 MeV), et les particules chargées déclenchent des phénomènes d'ionisation, un problème sérieux en technologie CMOS.

La **figure 3** catalogue les diffé-

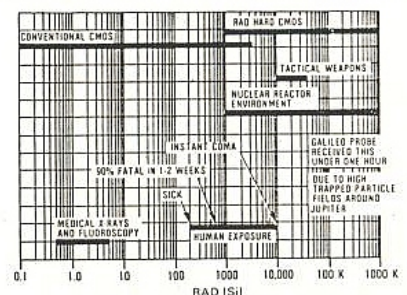


Figure 3

rents degrés d'irradiation que l'on peut rencontrer soit dans la nature, soit à la suite d'interventions humaines. Elle indique également les effets correspondants chez l'homme, et les plages de résistance des composants CMOS ordinaires et "durcis". Il est important de bien noter que l'échelle utilisée est logarithmique.

On constate que les composants CMOS ordinaires résistent au moins aussi bien que l'être humain, mais que les versions "durcies" peuvent supporter des irradiations considérables (environnement de réacteur ou tir d'armes tactiques).

La **figure 4** représente une vue

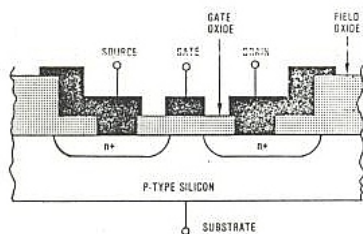


Figure 4

en coupe d'un transistor MOS à canal N on ne peut plus couramment, que l'on peut considérer comme un condensateur dont le diélectrique est formé d'oxyde de silicium, et les armatures de silicium extrinsèque et de métallisations. C'est surtout dans l'oxyde que les rayonnements ionisants produisent leurs effets : modification des tensions de seuil, et dégradation de la mobilité des porteurs.

La **figure 5** décrit en détail ce processus d'ionisation.

A l'instant initial (a), on suppose qu'il n'y a pas encore d'irradiation. Le rayonnement ionisant est appliqué à l'instant $t = 0$ (b), ce qui provoque l'apparition des paires électron-trou.

Un processus de recombinaison des électrons avec les trous démarre aussitôt, mais les électrons se mettent aussi à circuler, avec une mobilité très supérieure à celle des trous.

Sous l'effet de la tension normalement appliquée, tout électron qui ne s'est pas encore recombinaison est entraîné en quelques picosecondes, tandis que les trous restent pratiquement sur place.

Ce n'est qu'ensuite que les trous commencent à se déplacer vers l'interface silicium-oxyde de silicium (dessin e). Certains vont passer dans le silicium, les autres se trouvant piégés par des

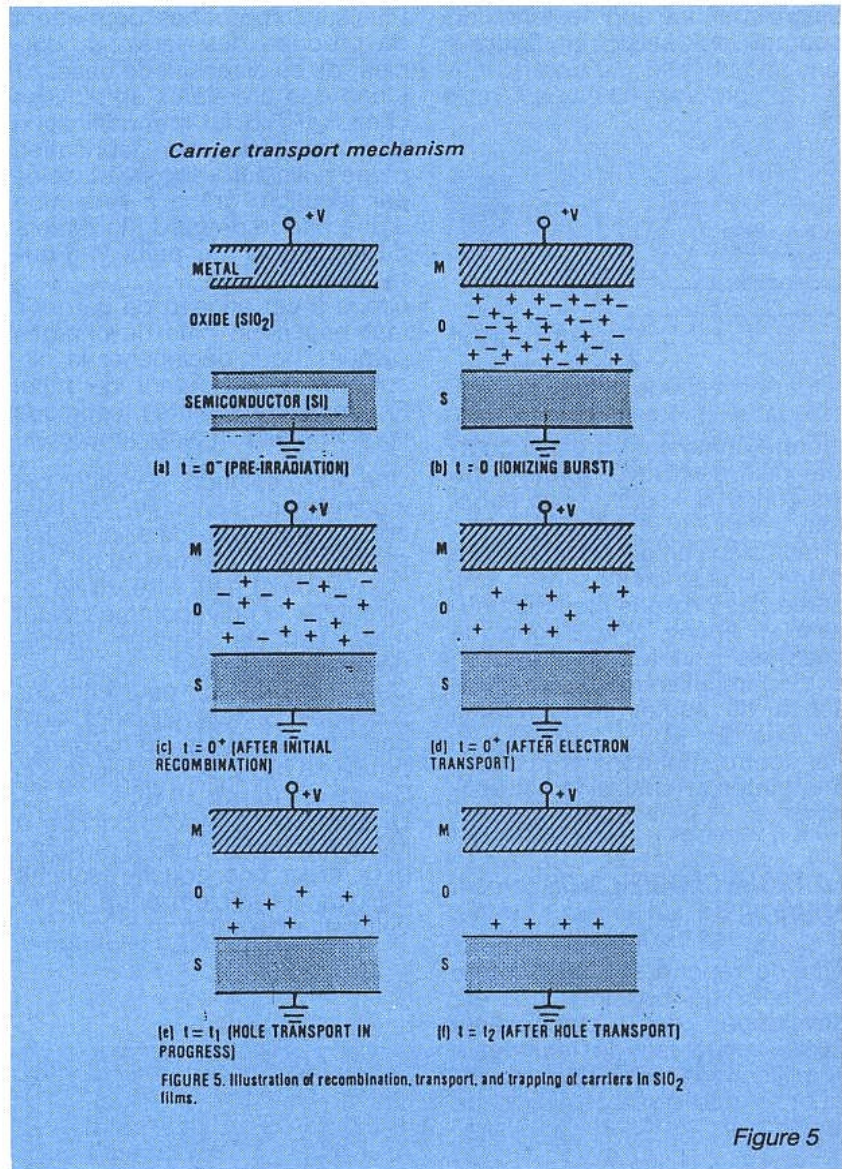


Figure 5

défauts de structure, relativement nombreux dans cette zone. La **figure 6** montre le décalage de la courbe C-V imputable à ce processus, et donc le dommage permanent qui résulte de l'accumulation des charges piégées.

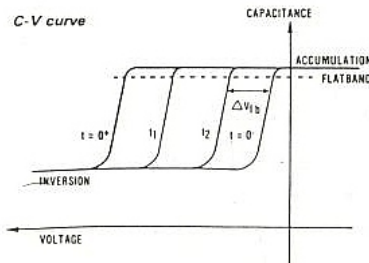


Figure 6

Dans le cas particulier de notre transistor à canal N, ces charges positives vont continuer à s'accumuler, rendant de plus en plus facile la création du canal (couche d'inversion). Cela se traduit par une diminution de la tension

de seuil, comme le montre la **figure 7**.

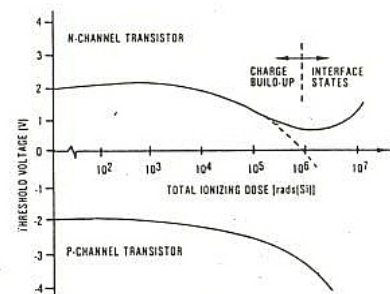


Figure 7

Inversement, dans le cas d'un transistor à canal P, il devient plus difficile de créer une couche d'inversion (transistor à enrichissement). Toujours sur la figure 7, on voit l'effet produit par un rayonnement gamma sur un tel transistor.

Il faut ajouter à cela la diminution de la mobilité des porteurs imputable à la présence des charges

piégées, et une augmentation du courant de fuite : la **figure 8**

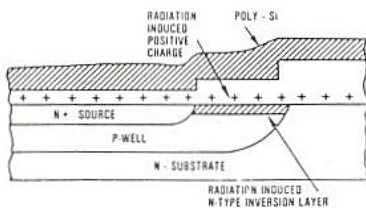


Figure 8

montre comment un canal parasite peut se trouver formé entre les zones N+ et N- du substrat.

Il faut signaler un certain degré d'effet "auto-cicatrisant", une partie des charges piégées pouvant se libérer à la longue (de quelques minutes à plus d'un an), particulièrement en présence de hautes températures (plus de 125° C).

Par contre, tout dommage causé à la structure cristalline est définitif.

LA TECHNOLOGIE CMOS "DURCIE"

Afin de répondre à un nombre croissant de besoins, il a été développé des composants CMOS capables de tenir leurs spécifications même après exposition à des niveaux élevés de radiations.

Parallèlement, il est bon de noter que la tolérance aux radiations d'un composant CMOS est d'autant meilleure que sa couche d'oxyde de grille est plus fine.

Il est donc maintenant possible de bénéficier des avantages bien connus de la technologie CMOS dans des domaines où il fallait autrefois se contenter de composants certes "durcis", mais moins attrayants.

La **figure 9** reproduit le schéma

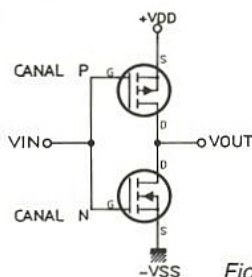


Figure 9

typique d'un inverseur CMOS, composé rappelons-le de deux transistors MOS complémentaires, d'où son nom.

Plusieurs approches permettent de produire des versions "durcies" de ce dispositif de base.

L'une des premières employées chez HARRIS fut la modification d'un procédé de fabrication d'une grille auto-alignée et isolée par jonction, grâce à l'insertion d'une bande de garde fortement dopée autour du puits P (**figure 10 a**).

Grâce à cet anneau de garde, il faut beaucoup plus de charges piégées pour déclencher la circulation d'un courant de fuite. En revanche, cette technique consomme de la surface utile.

Une autre solution, éliminant cet inconvénient, consiste à faire appel à un oxyde de silicium lui-même durci (**figure 10 b**). De l'oxyde durci peut être utilisé au niveau de la grille comme isolant remplaçant la jonction précédemment employée.

Chez HARRIS, on peut citer les procédés SIMOX (silicium isolé par implantation d'oxygène : **figure 10 c**) et SOS (Silicon On Sapphire : **figure 10 d**).

Le procédé SIMOX consiste à implanter des atomes d'oxygène pour créer une couche isolante d'oxyde de silicium entre le circuit actif et le substrat.

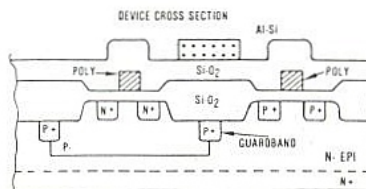


Figure 10 a

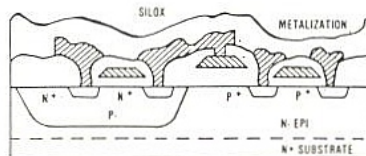


Figure 10 b

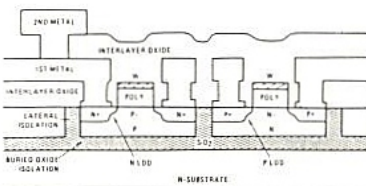


Figure 10 c

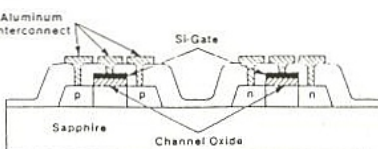


Figure 10 d

Dans le procédé SOS, on fait croître une couche épitaxiale de silicium sur un substrat isolant en saphir, le silicium étant enlevé par attaque chimique entre les différents transistors, laissant chacun d'eux sur un "îlot" isolé. Dans les deux cas, les zones pouvant être le siège de courants de fuite sont purement et simplement éliminées.

Accessoirement, ce genre de disposition élimine radicalement le "latchup", phénomène parasite bien connu en CMOS et particulièrement gênant : en effet, la structure parasite de thyristor (PNPN) représentée à la **figure 11** n'existe plus !

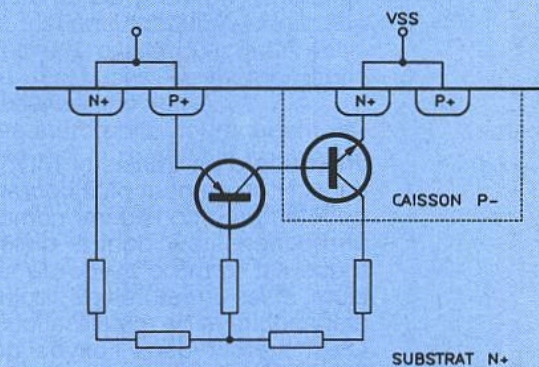


Figure 11 a 1

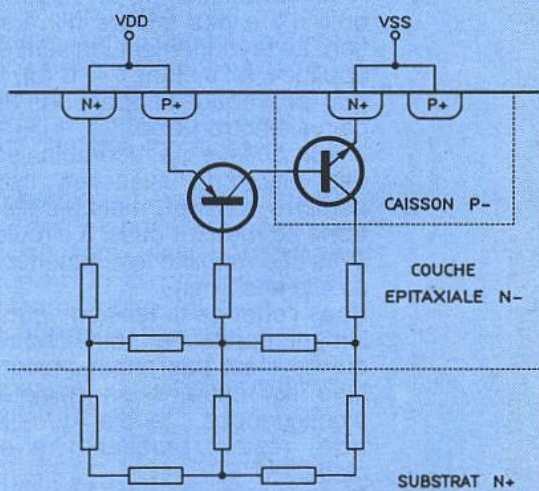


Figure 11 a 2

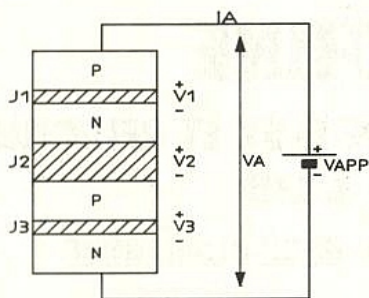


Figure 11 b 1

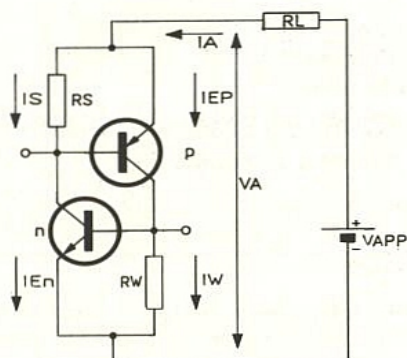


Figure 11 b 2

C'est d'autant plus important que le latchup (amorçage du thyristor) peut être déclenché par de brèves impulsions ionisantes, ou par le choc d'ions lourds. En fait, les photons incidents créent un courant par effet photoélectrique (comme dans une photodiode), courant qui se substitue au courant de gâchette d'un thyristor ordinaire. Rappelons que lorsque ce thyristor parasite s'amorce, un chemin faiblement résistif s'établit directement entre l'alimentation et la masse : la consommation augmente alors massivement, entraînant un fort échauffement pouvant aller jusqu'à la destruction du composant.

LES MEMOIRES ET LES RADIATIONS

Sans aller jusqu'à leur endommagement physique, l'exposition à des rayonnements ionisants peut entraîner l'altération du contenu des mémoires, et donc fausser plus ou moins durablement le fonctionnement de systèmes micro-informatiques : cela peut avoir des conséquences dramatiques, sans pour autant laisser de traces ! Voici comment se passe les choses :

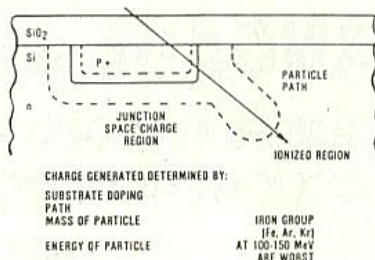


Figure 12

La figure 12 montre comment une particule qui pénètre dans du silicium laisse derrière elle un chemin ionisé : il y a donc apparition de charges qui, si elles sont suffisantes et si elles se développent dans une zone sensible (par exemple un transistor bloqué), peuvent faire changer d'état un élément de mémoire, tout à fait comparable à une bascule. La figure 13 a montre un exemple de schéma de cellule mémoire particulièrement exposée à ce genre d'incident. On peut augmenter fortement la quantité de charge nécessaire pour provoquer le basculement en ajoutant des résistances dans les circuits de couplage, comme le montre la figure 13 b.

On obtient ainsi des RAM "durcies" qui, d'après HARRIS, peuvent supporter des irradiations allant jusqu'à 80 MeV/mg/cm².

CONCLUSION

Grâce à des procédés de fabrication spécialement adaptés, des composants standards particulièrement résistants aux rayonnements ionisants sont maintenant disponibles : circuits logiques CMOS, mémoires RAM, mais aussi transistors MOS de puissance, amplis opérationnels, microprocesseurs et leurs périphériques. C'est là une alternative attrayante et économique à l'usage d'ASIC spécifiques, que l'on savait depuis longtemps "durcir" sur demande. De quoi réaliser une large variété d'équipements appelés à fonctionner en environnements hostiles : à bord de satellites, sur les champs de bataille, dans les centrales nucléaires, ou au voisinage de celles-ci, au cas où...

Patrick GUEULLE

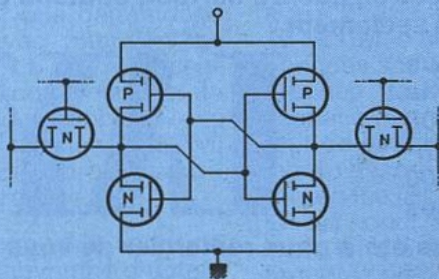


Figure 13 a

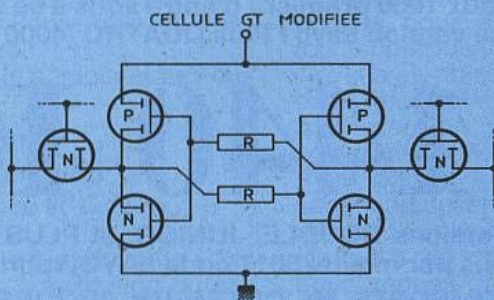


Figure 13 b

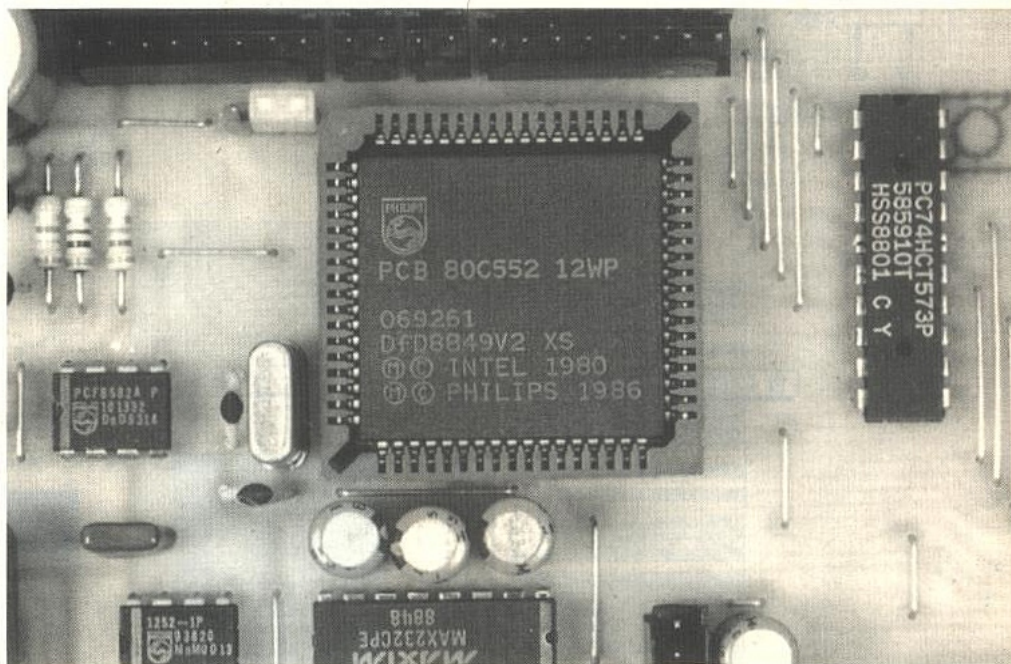
Architecture des mémoires RAM et ROM du 80 C552

Dans le précédent numéro nous vous avons présenté les grandes lignes de la conception du 80 C 552. Aujourd'hui nous vous proposons une visite plus fine surtout en ce qui concerne l'architecture de sa CPU.

Le but avoué de cette visite détaillée a pour finalité de vous montrer comment architecturer vos logiciels car nous avons fréquemment remarqué que ceux-ci étaient disposés de façon un peu « folklorique ».

Pour cela il est nécessaire de revenir un long moment sur la structure interne de la CPU de ce microcontrôleur.

Comme nous vous l'avons indiqué, celle-ci est directement issue de celle du 80 C 51 et pour être plus précis encore du 80 C 52 du fait de sa RAM interne comportant 256 octets.



Au risque de croire que vous allez enfoncer quelques portes ouvertes nous vous demandons de regarder avec attention les figures 1 a et 1 b qui représentent le schéma conventionnel de l'architecture du « mapping » des mémoires de « données » (RAM) d'une part et de « programme » (EPROM) d'autre part.

Nous allons donc vous servir de guide dans ce labyrinthe d'octets en commençant par la RAM, sa constitution, son organisation, son contenu, ses modes d'adressage... puis nous attaquerons l'(EP)ROM et nous conclurons sur l'ensemble de l'espace mémoire. Alors suivez le guide... et ne l'oubliez pas !

L'ESPACE MÉMOIRE DE LA FAMILLE 80 C 51

L'espace mémoire de cette CPU est de par la constitution du circuit intégré lui-même, de « 2 fois 64 Ko ».

Avec ça, vous êtes fixés !

Traduit en bon français cela veut dire que cette famille est capable d'adresser un espace mémoire total de « 2 fois 64 Ko », ce qui

devrait normalement se décrire comme étant réalisé d'une part avec 2 fois des adresses sur 16 bits et d'autre part 8 bits de données soit $(16 + 16 + 8) = 40$ broches de sorties réservées à l'espace mémoire dans le cas où tout ce petit monde vive séparément, assorti de quelques bits de service (RD, WR,...).

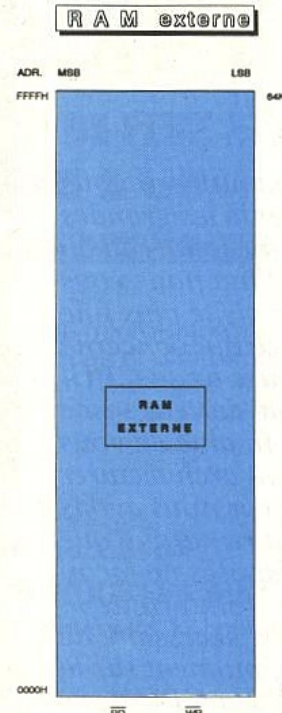
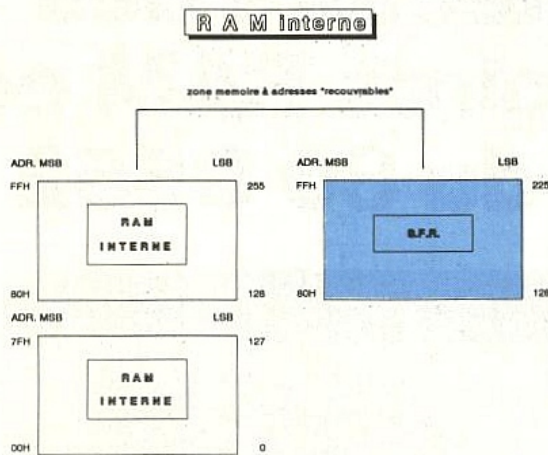
En fait, pour des raisons bassement terre à terre que vous comprendrez bien, le nombre de broches a été volontairement réduit :

1) En décrétant que les espaces mémoire « données » (RAM) et « programme » (ROM) seraient conçus pour être recouvrables (ou superposables, in english « overlay »-ables !), c'est-à-dire qu'à même valeur numérique d'adresse on pourra « atterir » soit dans la RAM soit dans la ROM par un « mode » d'adressage particulier que nous commenterons plus loin.

(Grâce à ce choix de principe, nous venons déjà de gagner 16 sorties !).

2) En scindant les 8 bits d'adresses « hautes » (port 2) (dont on ne se sert normalement moins fréquemment) des 8 d'adresses « basses » (port 0) et, ruses des ruses, on a décidé de « multi-

MEMOIRE DE DONNEES



MEMOIRE PROGRAMME

R O M interne

R O M externe

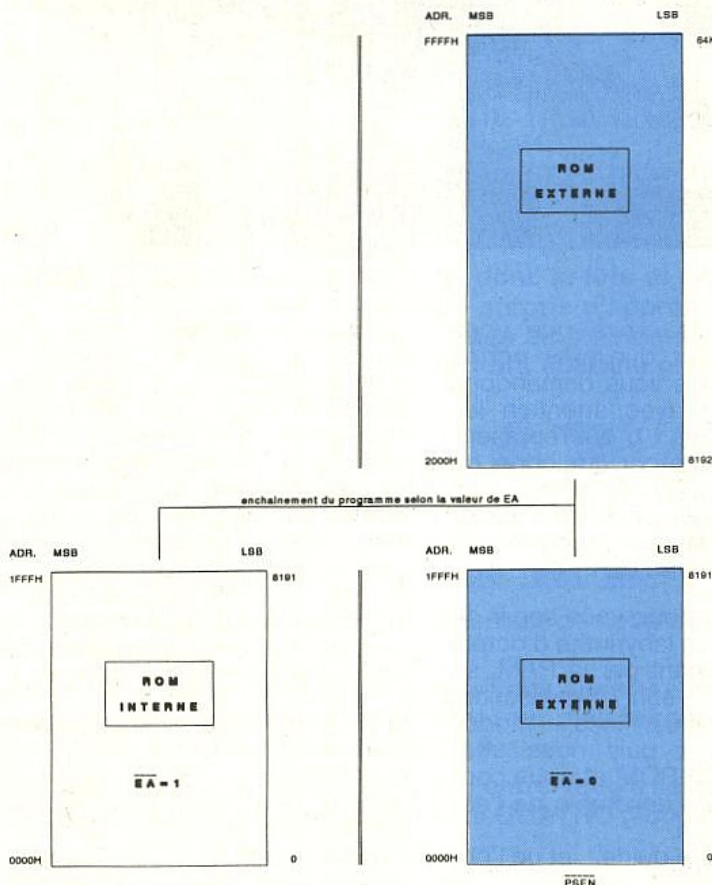


Figure 1 a

43 et ce n'est quand même pas un grand drame.

Evidemment il y a toujours des grincheux qui vous diront qu'ils veulent un espace mémoire plus important et qui vous parleront de « pagination » du champ mémoire en décidant d'utiliser un ou plusieurs bits de ports d'entrées/sorties pour pouvoir arriver à leurs fins. Pour l'instant nous ne vous entraînerons pas vers ces terres lointaines dont certains vecteurs d'interruption ont parfois bien du mal à revenir... Chaque chose en son temps... !! Pour terminer sachez quand même qu'il est possible, à l'aide d'un ET câblé entre RD et PSEN de « superposer » les deux espaces RAM et ROM afin de pouvoir faire exécuter du « code » qui serait volontairement disposé (momentanément ou non) dans la RAM. (Voir figure 3).

LA MEMOIRE DE « DONNÉES »

Sa structure est très spécifique et mérite une attention toute particulière surtout dans le cas du C 52 ou son grand frère C 552.

En effet, cette mémoire de données est divisée en plusieurs parties ayant chacune de nombreuses singularités.

Tout d'abord commençons quelques grandes lignes de son organisation générale.

Généralités

Comme l'indique la figure 1 a, une partie de cette mémoire est

plexer temporellement » les adresses basses et les données sur les mêmes fils juste histoire de gagner encore 8 broches de plus en estimant que le coût d'un circuit de « latch » d'adresses nécessaire au démultiplexage serait quasi ridicule par rapport au surcoût des broches du micro-contrôleur. Avec cela nous arrivons à un total global de $(8 + 8) = 16$ broches de sorties pour l'espace mémoire total (voir figure 2).

Bon d'accord, nous vous avons un peu menti. Il manque encore 3 ou 4 fils, c'est vrai. Il faut bien dire à quel moment on verrouille le « latch » d'adresses pour réussir à démultiplexer le bus « adresses / données ». C'est le ALE (Address Latch Enable). De même pour PSEN (Program Store Enable) et les RD et WR (Read et Write) qui servent à définir dans quel espace mémoire on souhaite aller. Cela fait en réalité $(16 + 4) = 20$ au lieu de

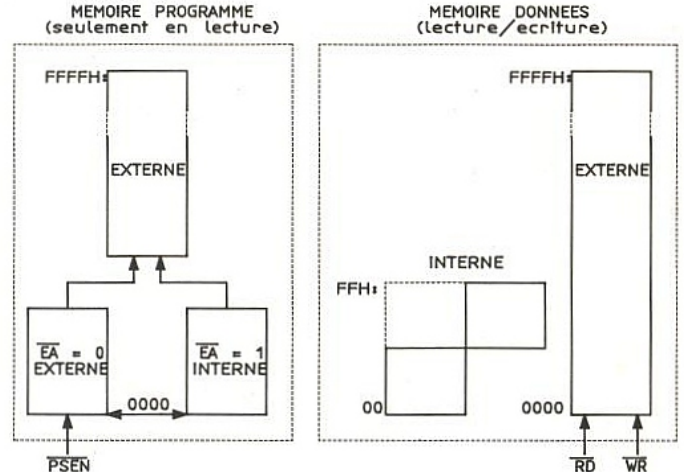
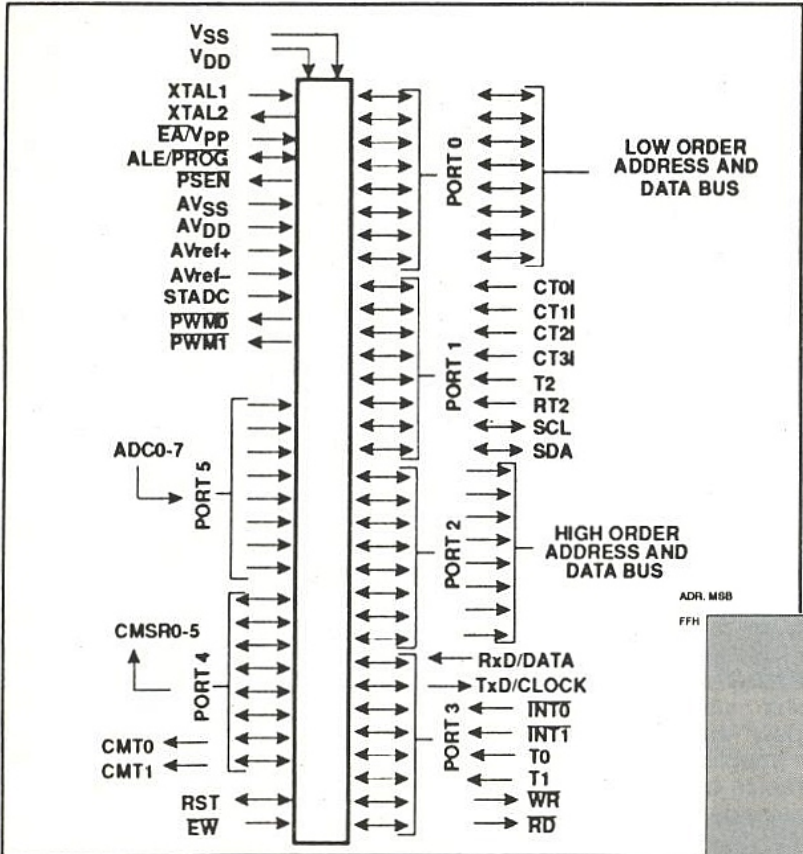


Figure 3

Figure 2

disposée en interne et comprend dans le cas du 80 C 552 (128 + 128 + 128) octets mais ATTENTION tous n'ont pas du tout la même signification. Be carefull ! Parallèlement à cette mémoire interne peut être disposé en externe un espace physique mémoire de données (RAM) de 64 K octets (de 0000H à FFFFH).

Comme l'indique clairement la figure, pour tout le beau monde faisant partie du bas de la « Mémoire » globale « données », qu'il soit interne et externe, on se piétine joyeusement sur les mêmes adresses surtout dans les coins des adresses de 128 (en décimal) à 255 (en décimal) où l'on peut sans prendre garde être en interne (soit normalement soit dans les étranges SFRs) ou carrément dehors.

Les mémoires « données » internes

Prenons une loupe et examinons d'un peu plus près comment est organisé l'intérieur de notre microcontrôleur. La figure 1 a donne quelques renseignements complémentaires à son sujet. On y voit deux grands blocs qui ont été conçus pour avoir des vertus différentes. Le bloc de droite dit de Special Function Registers « SFR » très particulier que nous allons commenter avec force détails un peu plus loin disposé aux adresses de 128 à 256 (décimal) et le bloc

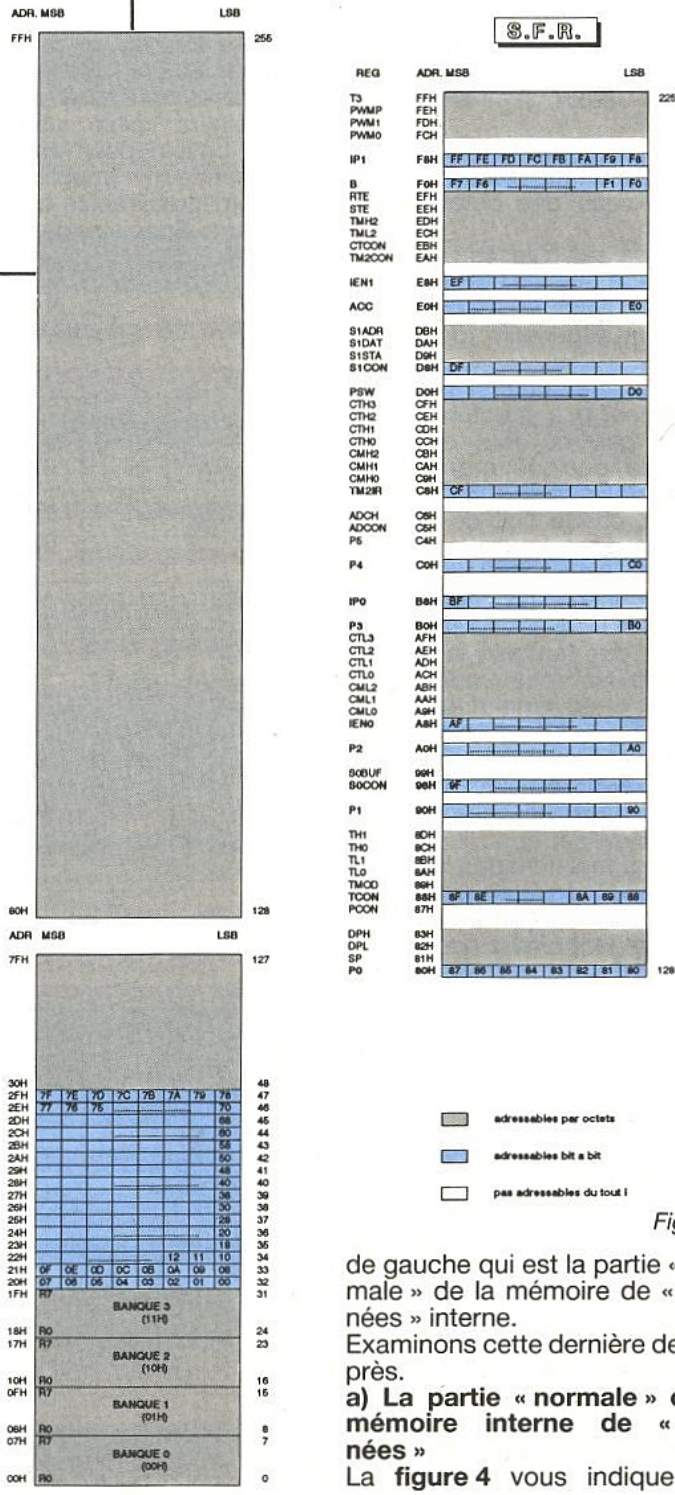


Figure 4

de gauche qui est la partie « normale » de la mémoire de « données » interne. Examinons cette dernière de plus près.

a) La partie « normale » de la mémoire interne de « données »

La figure 4 vous indique son

ossature générale qui fait apparaître différentes zones. Quelle idée, allez-vous nous dire ? C'est pour vous faciliter la vie par la suite au prix de quelques complications sur l'instant, alors un peu de courage ! donc...

Vous remarquerez que le bas de cette partie de la mémoire de données est découpé en certaines rondelles (au nombre de quatre) baptisées pompeusement « banques de registres » (de 00 à 11 inclus en Hexa), chacune d'entre elles comportant 8 octets rebaptisés eux aussi pour la circonstance R₀ à R₇. Les adresses en Hexa de chacun d'entre eux sont indiqués sur la figure.

On ne peut « caser » dans les trous de cette partie de la mémoire que des octets complets.

On ne peut « caser » dans les trous de cette partie de la mémoire que des octets complets.

Voilà déjà réglé le sort des 32 premiers octets (de 00H à 1FH). Passons à leurs 16 frères immédiatement supérieurs (de 20H à 2FH).

Ces derniers octets ne sont absolument pas structurés et ne veulent pas du tout entendre parler de quelque organisation de banques que se soit !

En effet, chaque bit de chaque octet de cette zone a un esprit d'indépendance par rapport à ses congénères de l'octet dans lequel il est censé vivre, ce qui, dit dans des termes plus rigoureux, est une zone « adressable bit à bit », ou à la rigueur par octets. A vous les futures folies furieuses de positionner bit à bit des informations n'ayant rien à voir les unes par rapport aux autres.

Revenons maintenant à d'autres octets bien sages et disciplinés qui habitent au dessus (de 30H à FFH). Pas la moindre banque de rangement, pas le moindre bit indépendant, tristesse et monotonie, la routine quoi.

Vous pourriez croire que tous ceux-là sont identiques et bien non !

Mais rassurez-vous comme vous pourriez le découvrir plus tard nous ne vous avons pas encore tout dit et il existe une « certaine frontière » pour ces adorables octets à la hauteur de 7FH et 80H et quant à la manière d'y accéder.

Une petite pause et maintenant vous êtes prêt à vous attaquez aux « SFRs ».

b) Les « SFR's » de la mémoire interne de données.

Voici l'un des moments cruciaux

de l'histoire du 80 C 51 et de ses dérivés.

Lors de la conception du cœur de la CPU, il a été prévu de disposer un espace mémoire particulier permettant de modifier et/ou adapter le fonctionnement du microcontrôleur au travail que l'on désire lui assigner ou encore à sa propre configuration / personnalisation « Hardware ».

Un champ de 128 octets a été prévu à cet effet par le(s) constructeur(s). La **figure 5** vous donne la représentation de cet espace mémoire sous forme d'un plan.

Comme le montre la figure, cet espace n'est que très peu rempli dans le cas du microcontrôleur de base 80 C 51 et laisse toutes ouvertures pour créer des microcontrôleurs plus performants ayant besoin pour travailler de commandes supplémentaires donc manœuvrables à l'aide de Registres Spéciaux de Fonctionnement.

C'est notamment le cas du 80 C 552 où le fait d'avoir rajouté des convertisseurs A/D, des PWMs, etc... nécessite des commandes complémentaires qui fleurissent comme autant de nouveaux SFRs dans les cases disponibles du plan. C'est ce qui est indiqué sur la **figure 6**.

Il est à remarquer que pour faciliter la compréhension, nous avons souligné en grisé les nouveaux registres propres aux C 552 qui viennent en complément des registres du micro de base (80 C 51) et qui par voie de conséquences vont permettre d'assurer la « portabilité ascendante » future des logiciels déjà développés sur le micro de base.

Ceci est l'un des points clef du cœur du 80 C 51 qui vous offre toute liberté pour choisir le meilleur dérivé apte à votre application en performance et en coût par variation de portabilité « ascendante » ou « descendante » de logiciel (pour des « bébés »

80 C 51									
ADR					ADR				
F8H									FFH
F0H	B								F7H
E8H									EFH
E0H	ACC								E7H
D8H									DFH
D0H	PSW								D7H
C8H									CFH
C0H									C7H
B8H	IP								BFH
B0H	P3								B7H
A8H	IE								AFH
A0H	P2								A7H
98H	SCON	SBUF							9FH
90H	P1								97H
88H	TCON	TMOD	TL0	TL1	TH0	TH1			8FH
80H	P0	SP	DPL	DPH				PCON	87H

NORMAL: registres adressables par octets
GRAS : registres adressables bit a bit

Figure 5

S.F.R. du 80 C 552									
ADR					ADR				
F8H	IP1				PWM0	PWM1	PWMP	T3	FFH
F0H	B								F7H
E8H	IE1		TM2CON	CTCON	TML2	TMH2	STE	RTE	EFH
E0H	ACC								E7H
D8H	S1CON	S1STA	S1DAT	S1ADR					DFH
D0H	PSW								D7H
C8H	TM2IR	CMH0	CMH1	CMH2	CTH0	CTH1	CTH2	CTH3	CFH
C0H	P4				P5	ADCON	ADCH		C7H
B8H	IP0								BFH
B0H	P3								B7H
A8H	IE0	CML0	CML1	CML2	CTL0	CTL1	CTL2	CTL3	AFH
A0H	P2								A7H
98H	SOCON	SOBUF							9FH
90H	P1								97H
88H	TCON	TMOD	TL0	TL1	TH0	TH1			8FH
80H	P0	SP	DPL	DPH				PCON	87H

NORMAL: registres identiques au 80 C51
ITALIQUES: registres nouveaux ou modifiés
GRAS (NORMAL et ITALIQUES) : bit a bit adressables

Figure 6

SFR : « PSW » (Program Status Word)
(bit adressable).

CY	AC	F0	RS1	RS0	OV	F1	P
b7							b0

CY drapeau de retenue
AC drapeau de retenue auxiliaire
F0 drapeau 0 à usage général
RS1 bit 1 de sélection des Banques de Registres
RS0 bit 0 de sélection des Banques de Registres
OV drapeau de débordement
F1 drapeau 1 à usage général
P drapeau de parité

Figure 7

51 que sont par exemple les 80 C 751 dont nous vous parlerons un peu plus tard).

Contrairement à ce que vous auriez peut-être pu penser, tous ces SFRs ne sont pas identiques dans leur structure, ici aussi il y en a certains qui se distinguent ! C'est très certainement maladif, quoique...

En fait tous ceux de la colonne d'extrême gauche (en rouge évidemment) (et dont les adresses respectives sont espacées de 8 en 8 et finissent de 00 à 08H) sont adressables « bit à bit » alors que tous leurs autres confrères sont uniquement adressables par octets complets.

Avant de quitter définitivement ce paragraphe, en ce cinquième numéro avant la Pentecôte je souhaiterai mes frères que nous

S.F.R.

S.F.R. du 8x C 552

REG	ADR. MSB	LSB
T3 PWMP PWM1 PWM0	FFH FEH FDH FCH	255
IP1	FBH FF FE FD FC FB FA F9 F8	
B RTE STE TMH2 TML2 CTCON TM2CON	FOH F7 F6 F5 F4 F3 F2 F1 F0 EFH EDH ECH EBH EAH	
IEN1	EBH EF	
ACC	EOH E0	
S1ADR S1DAT S1STA S1CON	DBH DAH D8H DF	
PSW CTH3 CTH2 CTH1 CTH0 CMH2 CMH1 CMH0 TM2R	DOH CFH CEH CDH CCH CBH CAH CAH CBH CF	
ADCH ADCON P5	CHH CHH CAH	
P4	COH C0	
IP0	B8H BF	
P3 CTL3 CTL2 CTL1 CTL0 CML2 CML1 CML0 IEN0	BOH AFH AEH ADH ACH ABH AAH AAH AF	
P2	A0H A0	
SOBUF SOCON	9FH 9F 9E 9D 9C 9B 9A 99 98	
P1	90H 97 96 95 94 93 92 91 90	
TH1 TH0 TL1 TL0 TMOD TCON PCON	8DH 8CH 8BH 8AH 89H 88H 87H	
DPH DPL SP P0	83H 82H 81H 80H	128

Figure 8

REG	ADR. MSB	LSB
T3 PWMP PWM1 PWM0	FFH FEH FDH FCH	255
IP1	FBH PT2 PCM2 PCM1 PCM0 PCT3 PCT2 PCT1 PCT0	
B RTE STE TMH2 TML2 CTCON TM2CON	FOH F7 F6 F5 F4 F3 F2 F1 F0 EPH EG47 EG46 SP45 SP44 SP43 SP42 SP41 SP40 EDH ECH EBH EAH	
IEN1	EBH ET2 ECM2 ECM1 ECM0 ECT3 ECT2 ECT1 ECT0	
ACC	EOH E7 E6 E5 E4 E3 E2 E1 E0	
S1ADR S1DAT S1STA S1CON	DBH DAH D8H D8H	
PSW CTH3 CTH2 CTH1 CTH0 CMH2 CMH1 CMH0 TM2R	DOH CFH CEH CDH CCH CBH CAH CAH CBH CF	
ADCH ADCON P5	CHH CHH CAH	
P4	COH CMT1 CMT0 CMR6 CMR4 CMR3 CMR2 CMR1 CMR0	
IP0	B8H PAD P51 P50 PT1 PX1 PT0 PX0	
P3 CTL3 CTL2 CTL1 CTL0 CML2 CML1 CML0 IEN0	BOH AFH AEH ADH ACH ABH AAH AAH AF	
P2	A0H P2.7 P2.6 P2.5 P2.4 P2.3 P2.2 P2.1 P2.0	
SOBUF SOCON	9FH SM0 SM1 SM2 REN TB8 RB8 TI RI	
P1	90H SDA SCL RT2 T2 CT3 CT2 CT1 CT0	
TH1 TH0 TL1 TL0 TMOD TCON PCON	8DH 8CH 8BH 8AH 89H 88H 87H	
DPH DPL SP P0	83H 82H 81H 80H	128

Figure 9

- registres bit à bit adressables identiques au 80 C51
- bit spécifique d'un registre bit adressable
- registres de données adressables uniquement par octets
- registres adressables seulement par octets
- registres et bits spécifiques à l'12C
- bit spécifique à la version 16 MHz

ayons ensemble une pensée émue pour ces pauvres fabricants de composants qui ont parfois, lors de la conception de nouveaux produits, à résoudre de biens cruels dilemmes pour décider où caser les nouveaux SFR's qui nous faciliteront tant notre vie future !

Bref, ils sont là et bien là et passons maintenant au binoculaire pour examiner ces bien curieux SFRs.

Qu'ils soient « bit à bit adressables » ou non, chaque (octet) SFR est composé de huit bits ayant chacun une signification et une action précise. Connaissant trop bien leur esprit et leur soif de liberté de façon à bien les faire travailler, les dompter et les dresser, on a décidé de repérer chaque bit de chaque SFR par un nom précis.

Prenons à titre d'exemple le SFR « PSW », figure 7.

Les figures 8 et 9 vous donnent le mapping complet (octet par octet, bit à bit) des principaux SFRs du 80 C 552 dont nous aurons besoin pour décrire les prochaines réalisations (à

connaître par cœur pour le mois prochain bien sûr !).

Ça y est le décor est maintenant planté. Vous savez précisément qui habite dans cet espace mémoire qu'est la « mémoire interne de données » mais horreur, malheur, beaucoup de monde habite parfois à la même valeur d'adresse !

Il ne reste qu'à différencier les adresses dont les valeurs sont égales par une façon d'y accéder à l'aide d'un « mode » d'adressage spécifique et particulier (un MOV... bien déterminé) pour chacune des zones que nous venons d'évoquer afin d'éviter que tout le monde se marche sur les pieds.

La **figure 10** est plus parlante

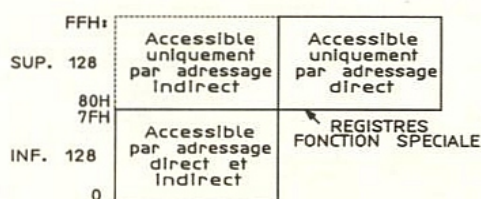


Figure 10

qu'un long discours et l'on voit clairement que dans l'espace commun de recouvrement d'adresses (de 80H à FFH) selon le mode d'adressage dit « indirect » ou « direct » on « atterit » respectivement soit dans la zone mémoire de données normale soit dans la zone des SFRs.

LA MÉMOIRE « PROGRAMME »

Comme nous vous l'annoncions précédemment, la mémoire de « programme » peut s'étendre jusqu'à 64 K octets dont une partie peut être résidente sur le cristal du micro dans le cas d'application dites « rommées ».

Hypothèse de travail

Par but de simplification dans notre réalisation, nous disposerons la broche EA au plus 5 volts et nous ne fonctionnerons ainsi qu'en mémoire « programme » externe donc avec un « 80 C 552 » et non un 83 C xxx. Remarquons dès à présent que cela nous obligera à utiliser (ou condamner) (au moins) le port P₀ pour adresser et aller chercher (en démultiplexant le bus A/D à l'aide d'un 74 LS 373 ou 573) les codes exécutables dans la mémoire « programme ». Si par la suite vous désirez passer à une réalisation plus compacte et disposer de ports supplémentaires vous aurez tout loisir d'utiliser un 87 C 552 OTP (ou UV).

Organisation de la mémoire programme

Tout d'abord vous pouvez décider de faire ce que bon vous semble dans cette partie de la mémoire. Il n'existe aucune règle formelle sur son emploi mais, car il y a un immense « mais », il y a certaines choses qui s'arrangent un peu mieux si l'on y regarde à deux fois.

En lisant attentivement les caractéristiques classiques des microcontrôleurs, on découvre d'autres êtres étranges que sont les « interruptions » et leurs « vecteurs » associés. Une fois la stupeur passée on se rend vite compte que malgré l'aspect magnanime de dire que vous pouviez faire ce que vous vouliez dans l'espace mémoire « programme », on vous a donné un gâteau légèrement empoisonné !

Les vecteurs d'interruption

Pour une infinité de raisons un microcontrôleur peut et se doit d'être interrompu lors de l'exécution de son programme principal (phénomènes extérieurs, fin d'un comptage, etc...) par des signaux dits « d'interruption ». Aussitôt, alarme générale dans la maison !

Comment traiter cette interruption et surtout où aller chercher



SOURCE de l'INTERRUPTION		ADR	ADR
		FFFFH	64K
TIMER 2 OVERFLOW	T2	073H	debut de la routine de traitement de l'inter.
T2 COMPARAISON 2	CM2	06BH	debut de la routine de traitement de l'inter.
T2 COMPARAISON 1	CM1	063H	debut de la routine de traitement de l'inter.
T2 COMPARAISON 0	CM0	05BH	debut de la routine de traitement de l'inter.
FIN DE CONV. AD	ADC	053H	debut de la routine de traitement de l'inter.
T2 CAPTURE 3	CT3	04BH	debut de la routine de traitement de l'inter.
T2 CAPTURE 2	CT2	043H	debut de la routine de traitement de l'inter.
T2 CAPTURE 1	CT1	03BH	debut de la routine de traitement de l'inter.
T2 CAPTURE 0	CT0	033H	debut de la routine de traitement de l'inter.
SERIE I/O 1 (I2C)	S1	02BH	debut de la routine de traitement de l'inter.
SERIE I/O 0 (UART)	S0	023H	debut de la routine de traitement de l'inter.
TIMER 1 OVERFLOW	T1	01BH	debut de la routine de traitement de l'inter.
EXTERNE 1	X1	013H	debut de la routine de traitement de l'inter.
TIMER 0 OVERFLOW	T0	0BH	debut de la routine de traitement de l'inter.
EXTERNE 0	X0	03H	debut de la routine de traitement de l'inter.
		00H	1ere instruc. traitée (ex: LJUMP START)

Figure 11

le début du petit bout de programme qui est réservé à la tâche particulière liée à cette interruption spécifique ?

Depuis quelques années les microcontrôleurs ont été bien dressés car ils savent exactement où aller chercher dans telle case mémoire le début du fil d'Arianne correspondant selon le style d'interruption.

L'adresse de cette case porte le joli nom de « vecteur d'interruption » et évidemment plus il y a d'interruptions différentes disponibles sur un microcontrôleur plus il y a de vecteurs d'interruption associés (sinon à quoi ça sert que Ducros se décarcasse !).

NDRC : Je me le demande !

Les vecteurs d'interruption du 80 C 552

Dans le cas du 80 C 552 ils sont au nombre de 15.

La **figure 11** vous indique leurs fonctions, leurs noms et les endroits où ils ont élu domicile. Leurs domiciles - redevenons un peu plus sérieux : les adresses - sont quand même particuliers si vous les regardez avec attention. Ils sont en effet tous disposés au plus bas de la mémoire programme et ils sont espacés entre eux de 8 en 8.

Cela n'est pas du tout innocent.

En effet, tous ces vecteurs d'interruption sont disposés ainsi pour vous permettre d'organiser la gestion globale de vos nombreuses et différentes interruptions. Si votre programme « d'interruption » est très court (et c'est souvent le cas), il tiendra aisément dans les 7 octets disponibles à cet effet sinon, à l'aide d'un LCALL vous irez poursuivre son déroulement où bon vous semblera (ou enfin presque).

A l'occasion vous avez dû remarquer que pour le même prix nous avons aussi dessiné le « vecteur » 00H qui est celui du RESET (hardware ou semi-software via le chien de garde) si l'on veut bien admettre de parler de ce dernier comme d'une interruption particulière.

Bien, nous voilà déjà « piégé » dans la mémoire « programme » de 00H à environ 0FFFH, ... sans compter le reste !

Le reste

Le reste, ce sont des bouts du programme principal (le vôtre, celui que vous allez développer) qui utilisera certainement des sous-programmes dédiés à des tâches fonctionnelles répétitives (exemples : traitement du BUS I2C, conversion A/D etc...).

Il est bon dès à présent de réserver de la place dans la mémoire programme afin de disposer ces routines « au calme », bien répertoriées, etc... et par voie de conséquence de renvoyer le début du programme principal dans de plus hautes sphères de la mémoire programme (voir exemple **figure 12**) surtout si l'on a de la place ! - Ça fait/fera plus propre !

Nous vous donnons donc maintenant rendez-vous le mois prochain pour vous exposer le très performant interface BUS I2C du 80 C 552 que nous utiliserons abondamment et nous vous aiderons à organiser RAM et

ROM afin que tout cela soit très « propre » et relisible (même) par d'autres personnes que vous-même !
A bientôt donc.

Dominique PARET



PROGRAMME PRINCIPAL

ROUTINES DE SERVICES

ETC ...	...
CONVERSION AD	ADC
GESTION DE L'I2C	I2C

SOURCE de l'INTERRUPTION

TIMER 2 OVERFLOW	T2
T2 COMPARAISON 2	CM2
T2 COMPARAISON 1	CM1
T2 COMPARAISON 0	CM0
FIN DE CONV. AD	ADC
T2 CAPTURE 3	CT3
T2 CAPTURE 2	CT2
T2 CAPTURE 1	CT1
T2 CAPTURE 0	CT0
SERIE I/O 1 (I2C)	S1
SERIE I/O 0 (UART)	S0
TIMER 1 OVERFLOW	T1
EXTERNE 1	X1
TIMER 0 OVERFLOW	T0
EXTERNE 0	X0

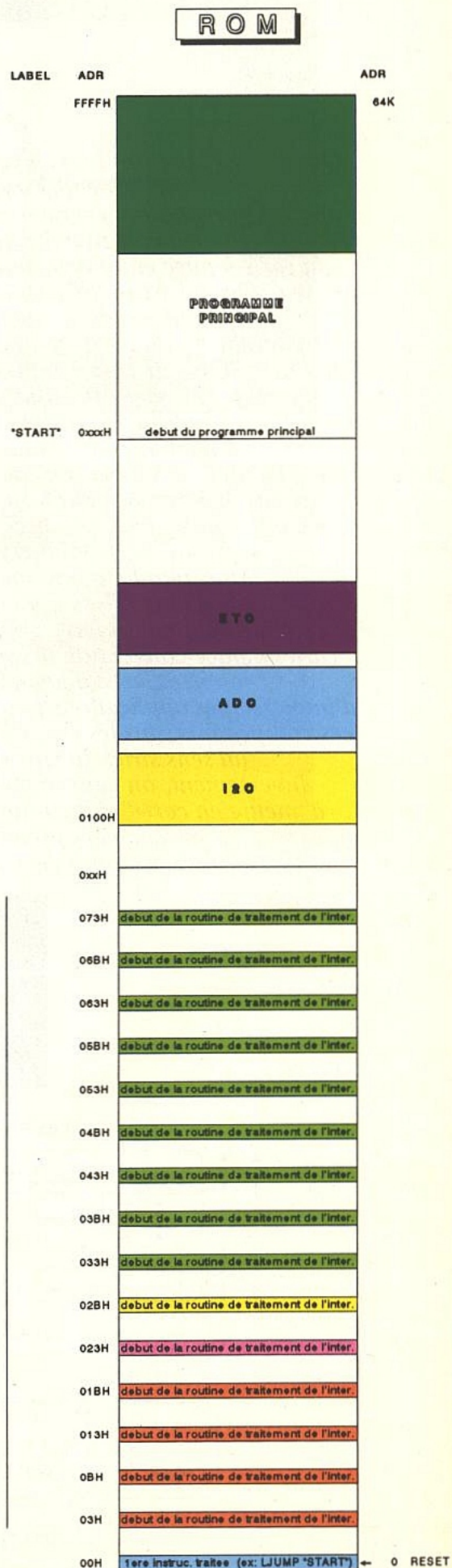


Figure 12

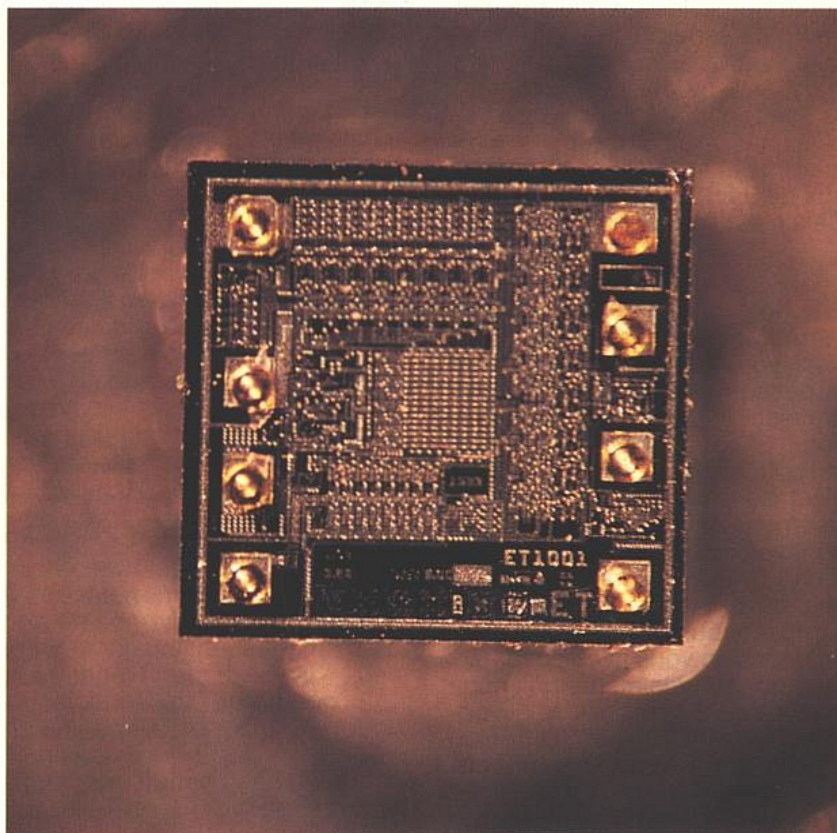
Les circuits intégrés pour carte à puce

Quinze ans après les brevets de Roland MORENO et dix ans après les premières expériences en vraie grandeur, le marché de la carte à puce entre dans une phase où les enjeux industriels et financiers deviennent considérables : on parle de plus de 150 millions de cartes émises en 1991, et le cap du milliard devrait être franchi en 1995 !

Un tel marché stimule évidemment les fabricants des circuits intégrés destinés à être "encartés" puis "personnalisés" par divers façonniers.

Mais parallèlement aux utilisations "classiques", extrêmement nombreuses, des cartes à puce conventionnelles, on peut aussi imaginer d'intéressantes applications pour ces composants sans les encarter au sens strict du terme.

Inversement, on peut songer à "mettre en carte" des circuits intégrés pas spécialement prévus pour cela...



LE CONCEPT DE CARTE À PUCE

Grâce à la "télécarte", dont près de 135 millions d'exemplaires ont été produits en 1991, la carte à puce est désormais un produit très populaire.

Il s'agit d'une carte en matière plastique épousant les mêmes dimensions que les cartes à pistes magnétiques ou simplement embossées (carte de crédit) : $85,595 \times 53,98$ mm.

L'innovation consiste à loger dans l'épaisseur (0,76 mm) de la carte, un ou plusieurs circuits intégrés et un connecteur plat capable d'assurer la liaison électrique avec un "lecteur" spécial. On appelle "micromodule" le très mince circuit imprimé qui, sur l'une de ses faces, accueille les contacts du connecteur et au dos duquel est montée la puce de silicium (technique "Chip On Board").

La connexion de la puce au micromodule se fait de façon traditionnelle, par des fils très fins soudés aux ultrasons.

Avant encartage, la puce est protégée par une goutte de résine synthétique déposée au dos du micromodule, puis ramenée à

une épaisseur acceptable par usinage après durcissement.

A terme, certaines cartes à puce pourraient bien recevoir aussi un clavier à membrane et même un afficheur à cristaux liquides, car il reste beaucoup de place disponible...

Bien entendu, des normes ont été édictées pour standardiser autant que possible la connectique des cartes et des lecteurs.

La carte à puce étant une invention française, les développements les plus anciens ont appliqué la norme "AFNOR", dite "à contacts excentrés" (télécarte, carte bancaire, etc.) : voir **figure 1**.

Puis sont apparues les normes internationales ISO 7810, 7813, et 7816, définissant un positionnement "centré" des contacts du micromodule.

La **figure 2** apporte une justification technique à cette évolution qui s'appliquera petit à petit à toutes les cartes, même si cela doit entraîner la modification des matériels existants : la disposition "ISO" place le micromodule

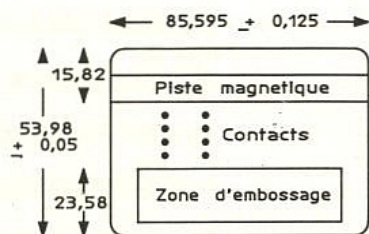


Figure 1

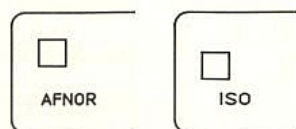


Figure 2

entre la zone dévolue (au verso) aux pistes magnétiques, et celle réservée (au recto) à l'embossage de textes pouvant être imprimés sur une facturette à l'aide d'un "fer à repasser" de commerçant.

En pratique, il n'est pourtant pas impossible de faire coexister un micromodule et des pistes magnétiques dans la même zone, comme c'est le cas sur les cartes de crédit VISA. Cela oblige simplement à soigner tout particulièrement l'opération d'encartage.

Dans ce cas particulier, d'ailleurs, la position ISO n'aurait présenté aucun avantage puisque le micromodule "centré" tomberait encore en face de la piste "T2", comme le montre la **figure 3**.

Là encore, les pistes T2 et T3 sont placées selon une norme française qui devra s'effacer, à terme, devant la norme internationale...

Cela étant posé, la norme définit aussi le brochage des micromodules, qui peuvent comporter jusqu'à huit contacts (**figure 4**).

Deux de ces contacts étant "Réservés pour de Futurs Usages" (RFU), il n'est pas rare de rencontrer des micromodules à six contacts seulement (par exemple la "Telefonkarte" allemande dans ses versions les plus récentes). Les six accès essentiels à la puce sont en effet les suivants :

- GND : masse électrique
- VCC : alimentation de la puce (en général + 5 V)
- Vpp : tension de programmation (pas toujours nécessaire)
- RST : remise à zéro de la carte (RESET)
- CLK : horloge
- I/O : entrée-sortie des données (en série évidemment)

Cette affectation n'est pas toujours respectée, loin s'en faut : le brochage des télécartes s'en éloigne quelque peu, et fait d'ailleurs usage des deux contacts "RFU" (l'un d'eux pour la sécurisation par fusible détruit en usine).

La plupart des fabricants de connecteurs pour cartes à puce proposent des modèles à seize contacts, et donc directement compatibles avec les cartes aux normes ISO et AFNOR.

A relativement court terme, l'implantation sur circuit imprimé de ces connecteurs sera elle aussi normalisée, et les principaux modèles des différentes marques deviendront parfaitement interchangeables quelle que soit leur technologie (à frottement ou à "atterrissage" de la carte sur les contacts).

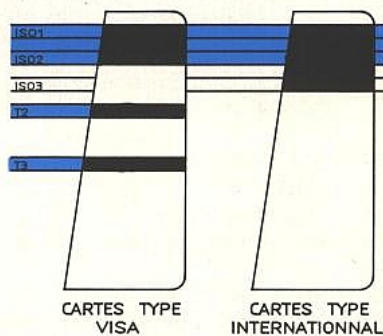
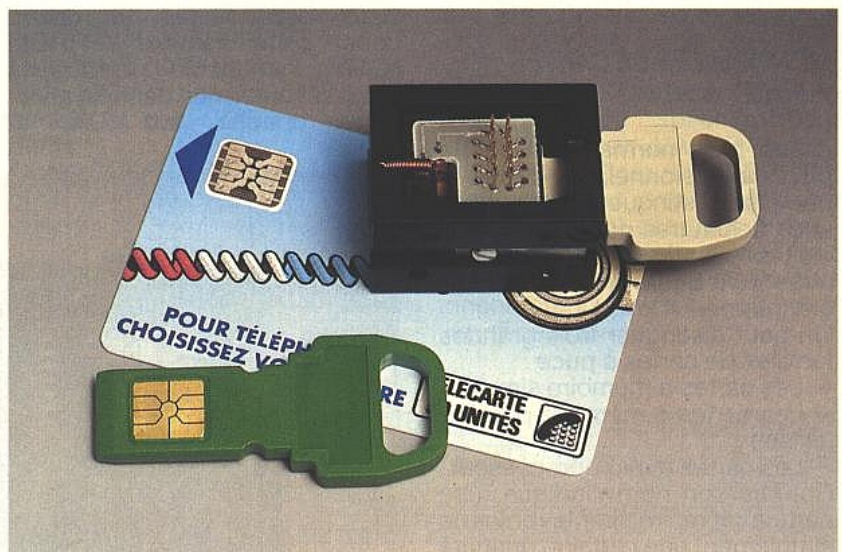


Figure 3

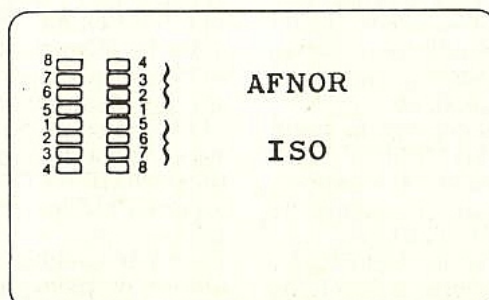


Figure 4

A peine ces normes commencent-elles à s'imposer qu'il en naît de nouvelles : les actuels connecteurs se révélant beaucoup trop encombrants pour tenir dans les nouveaux radiotéléphones paneuropéens "GSM", il a été imaginé de créer une carte à puce miniature en éliminant l'essentiel de la surface inutilisée autour du micromodule.

On arrive ainsi à une carte plus petite qu'un timbre-poste, pour laquelle des connecteurs spécifiques existent déjà (Simcard d'AMPHENOL-TUCHEL par exemple).

Des cartes "transformables" ont même été imaginées : il s'agit de cartes à puce au format habituel, mais prédécoupées autour du micromodule selon les dimensions des cartes miniatures !

LES FAMILLES DE CARTES À PUCE

Assez bien normalisées sur le plan dimensionnel, les cartes à puce se distinguent surtout les unes des autres par les fonctionnalités de leur micromodule, autrement dit de leur circuit intégré interne.

On peut distinguer trois grandes familles de cartes à puce :

- Les cartes à mémoire simple
- Les cartes à mémoire personnalisée
- Les cartes à microprocesseur

Comme son nom l'indique, une carte à mémoire simple renferme simplement une certaine quantité de mémoire, sans aucune protection logique. Cela signifie que n'importe qui peut y lire ou y écrire des informations à l'aide d'un équipement approprié, librement disponible dans le commerce ou même relativement simple à construire par soi-même.

La plupart des cartes à mémoire simple sont réalisées en technologie EPROM, et sont donc recyclables (effaçables et réinscriptibles). Leur capacité est généralement de l'ordre de quelques kilobits.

Ces cartes sont en principe destinées à des applications n'ayant pas à être sécurisées : fichier portable non secret, cartes de suivi de production, etc.

L'exemple typique est la carte GSM1K de GEMPLUS Card International, dont le micromodule utilise le circuit intégré TS 1300 de SGS-THOMSON.

Limitée à 1 024 bits d'EEPROM, cette carte existe en version 4 096 bits sous la référence GSM4K.

SCHLUMBERGER propose pour sa part des versions à 2, 4, et 16 k-bits, respectivement référencées EE2K, EE4K, et EE16K.

Pour mériter l'appellation de "carte personnalisée", une carte à puce doit contenir au moins l'un des trois systèmes de protection suivants, réalisés en logique câblée sans le secours d'un microprocesseur :

- Zone protégée en écriture après destruction d'un fusible.
- Zone protégée en lecture et écriture par un code secret porteur (code confidentiel ou "PIN" pour Personal Identification Number).
- Blocage de la carte au bout de quatre présentations d'un PIN erroné.
- Présence d'un code émetteur.

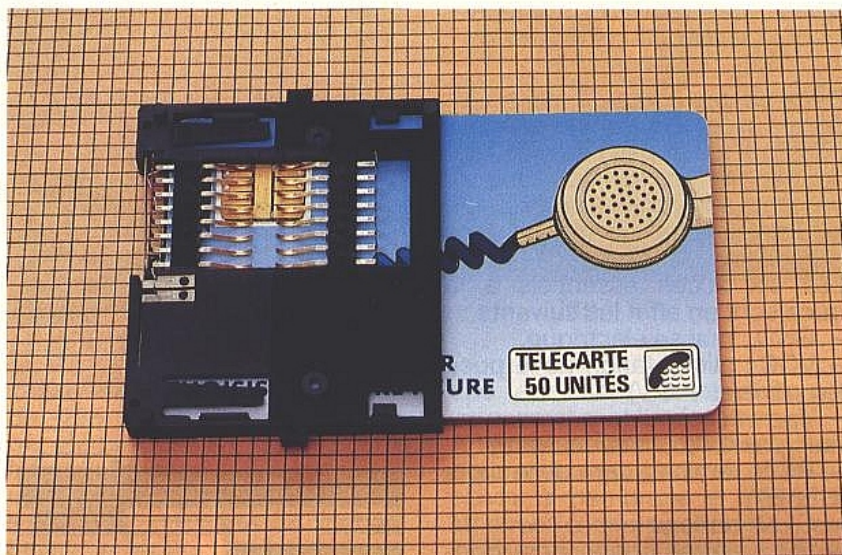
Deux technologies coexistent dans cette famille : EPROM "OTP" ineffaçable puisque la puce est enfermée dans un enrobage opaque aux UV, et

à lire et à programmer.

Une version 1 kilobits est également offerte par SCHLUMBERGER, sous la référence F1024, tandis que GEMPLUS annonce un modèle à 512 bits : la GPM512.

Le circuit intégré TS 1301 (ou ST 1301) de SGS-THOMSON permet pour sa part de réaliser des cartes plus sophistiquées : cette mémoire EEPROM de 416 bits est en effet protégée par un fusible et un code secret (porteur et émetteur), et incorpore un réseau logique programmable.

Cela permet d'envisager des applications exigeant à la fois une bonne sécurité et de fréquentes mises à jour d'informations : cartes prépayées rechargeables ("porte-monnaie électronique"), contrôle d'accès, dossier portable sécurisé, carte d'abonné (par exemple carte "PASTEL").



EEPROM effaçable et reprogrammable.

Les capacités disponibles sont généralement inférieures à 1 kilobits.

Le fleuron de cette famille est l'EPROM à 256 bits bâtie notamment autour du circuit intégré TS 1200 (ou ST 1200) de SGS-THOMSON : GPM256 de GEMPLUS, F256 de SCHLUMBERGER, ou SOLAIC 256.

Cette EPROM dont une zone de 96 bits est protégée contre l'écriture par destruction d'un fusible à la fin de sa personnalisation en usine, c'est tout simplement la TELECARTE, la CINÉCARTE, ou la carte PIAF (parcmètre personnel).

C'est par excellence la "carte à jetons", prépayée et jetable, relativement bien protégée contre la fraude tout en restant fort simple

Appartiennent à cette catégorie la GPM416 de GEMPLUS, la SE416 de SCHLUMBERGER, et la E416 de SOLAIC.

Une version à 896 bits est annoncée chez GEMPLUS : la GPM 896, abritant deux zones d'application au lieu d'une, avec deux codes d'effacement distincts.

La carte à microprocesseur est évidemment le nec-plus-ultra en matière de cartes à puce : véritable microordinateur, elle rassemble une unité centrale, des mémoires de programme et des mémoires de données spécialement agencées.

Produit informatique à part entière, elle contient plusieurs systèmes de protection :

- Zone protégée en écriture ou en écriture et lecture par un code secret émetteur, ceci après per-

sonnalisation.

– Zone protégée en lecture et écriture par un code secret porteur (PIN).

– Blocage de la carte après présentation de plusieurs codes secrets erronés, mais avec possibilité de réhabilitation par l'organisme émetteur.

– Mise en œuvre d'algorithmes cryptographiques (par exemples DES ou Data Encryption Standard) pour assurer la sécurité des transferts de données.

Il existe des cartes à microprocesseur monoservice dédiées à une seule application, et des cartes multiservices permettant la cohabitation de zones applicatives complètement indépendantes les unes des autres, et pouvant héberger du code programme spécifique.

Un exemple bien connu de carte à microprocesseur est la BULL CP8, masque 4 ou masque 8.

Certaines cartes à microprocesseur sont supportées par un puissant système d'exploitation appelé "COS" (Chip Operating System ou Card Operating System) par analogie avec le "DOS" (Disk Operating System) des PC, logiciel résidant en ROM et dont les caractéristiques sont les suivantes :

– Organisation de la mémoire en zones banalisées, protégées ou non (jusqu'à 63 zones différentes).

– Gestion dynamique de l'espace mémoire.

– Gestion des codes confidentiel (7 + 2 codes de substitution).

– Chargement éventuel de sous-programmes spécifiques à l'application, lors de la personnalisation.

Le développeur d'applications peut utiliser le COS tel quel, ou rajouter en EPROM ses sous-programmes personnels, ou encore concevoir un masque ROM spécifique reprenant tout ou partie du COS.

Bien évidemment, des outils de développement appropriés sont indispensables pour travailler "sous COS".

Le circuit intégré TS 1834 de SGS-THOMSON, par exemple, est utilisé pour la fabrication des cartes EPROM 8 k-octets compatibles COS, comme la COS8K de GEMPLUS.

Chez GEMPLUS Card International, précisément, la gamme des cartes COS est riche des références suivantes : COS8K, COS20K, et COS32K (EPROM), COS16K et MCOS16K (EEPROM).

Ces cartes conviennent aux applications les plus "sensibles" : carte bancaire, carte santé, cartes de TV à péage, contrôle d'accès sécurisé, monoservice ou multiservices.

SCHLUMBERGER, de son côté, propose les cartes M64 : 4 096 octets de ROM, 256 octets de RAM, et 8 192 octets d'EPROM, supportées par trois versions de COS : COS A2, COS HP, COS X1.

En technologie EEPROM, les COS E2 et E3 sont disponibles sur les cartes M16E, tandis que le COS E5 supporte les cartes ME2000. Ces deux types de cartes offrent 3 072 octets de ROM, 128 octets de RAM, et 2 048 octets d'EEPROM.

La carte M24E, qui supporte le COS M1, offre 6 144 octets de ROM, 128 octets de RAM, et 3 072 octets d'EEPROM.

Le tableau de la **figure 5** résume les possibilités de ces différentes cartes, et des COS correspondants.

Chez SOLAIC, la carte PE313 offre 3 k-octets de ROM, 128 octets de RAM, et 1 k-octets d'EEPROM. La carte PE333, elle, offre 6 k-octets de ROM, 128 octets de RAM, et 3 k-octets d'EEPROM.

LES CARTES "SPÉCIALES"

A côté des familles "classiques" de cartes que nous venons de définir, il ne pouvait pas ne pas apparaître quelques technologies originales.

Elles méritent assurément tout notre intérêt !

La carte à puce sans contacts

Son principe, développé en Allemagne par ADE (Angewandte Digital Elektronik GmbH) consiste à remplacer l'ensemble du connecteur plat par un système à induction capable d'alimenter la puce, et d'assurer les transferts de données.

La **figure 6** montre que ce système doit s'intercaler entre une puce classique (microprocesseur et EEPROM, par exemple), et un circuit d'interface de carte normal.

Côté carte, l'interface utilise un circuit intégré spécifiquement développé par VALVO (autrefois dit Philips), le UBB 1000. Deux bobines extra-plates (16 spires environ) assurent le couplage avec le lecteur, qui peut être équipé d'enroulements plus encombrants, avec pièces polaires si nécessaire.

	M64			M16E		ME2000	M24E
	64K bits EPROM			16K bits EEPROM		16K bits EEPROM	24K bits EEPROM
Mémoire de données	COS A2	COS HP	COS X1	COS E2	COS E3	COS E5	COS M1
Gestion de fichiers logiques sécurisés en accès	*		*				*
Gestion de fichiers physiques sécurisés en accès	*	*	*	*		*	*
Cryptage/décryptage DES Mode simple ou chaîné	*	*	*	*	*	*	
RSA clé secrète/ clé publique		*					
Gestion des codes secrets et des clés de protection	*	*	*	*	*	*	*
Présentation cryptée des codes secrets et des clés de protection	*	*	*		*	*	
Présentation en clair des codes secrets et des clés de protection	*	*	*	*	*	*	*
Ecriture/lecture cryptées des données		*	*			*	
Ecriture/lecture en clair des données	*	*	*	*	*	*	*
Génération de nombre aléatoire	*	*	*		*	*	
Bourse électronique					*	*	
Génération de clé de session						*	
Intégration de fonctions spécifiques			*				*
Vitesse de travail et de communication paramétrable		*	*				*

* COS est une marque déposée de Schlumberger Industries 1987.

La fréquence de travail est de l'ordre de 3 à 6 MHz, ce qui permet de transmettre suffisamment de puissance à la carte pour alimenter ses composants. Les données série destinées à la carte (9 600 bauds); sont transmises en modulation de phase, tandis que la carte répond par une modulation d'amplitude : de 24 V crête à crête pour un zéro logique, la tension aux bornes des bobines de la carte est ramenée à 16 V crête à crête pour la transmission d'un un logique.

Cette variation d'amplitude peut facilement être détectée au niveau des bobines du lecteur, étroitement couplées à celles de la carte.

Il est évidemment facile d'extraire un signal d'horloge de l'onde HF reçue par la carte, mais il reste encore à résoudre le problème de la remise à zéro de la carte : il s'est révélé satisfaisant de déclencher une RAZ simplement lors de chaque mise sous tension de la carte.

Cela étant posé, rien n'interdit de concevoir une carte rassemblant à la fois des contacts, une piste magnétique, et des bobines d'induction : il suffit de loger les bobines et leur circuit d'interface dans une zone encore libre de la carte (en pratique, aux environs du centre).

La carte à puce pour bus I2C

La mémoire utilisée dans la carte sans contact de la **figure 7** est composée de boîtiers PCF 8582 (PHILIPS), une EEPROM de 256 octets compatible avec le bus I2C.

Mais au fait, le bus I2C ne comporte que quatre fils (avec l'alimentation) alors qu'un connecteur de carte à puce en offre six ou même huit ! Alors pourquoi ne pas monter une telle mémoire I2C dans une carte ?

Et bien c'est fait. Rappelons nous de ce jeu organisé par PHILIPS sur son stand à COMPO-NIC 89 : chaque participant recevait une carte à puce dans laquelle venaient s'inscrire ses réponses à diverses questions, en vue d'un dépouillement informatique ultérieur.

Cette carte au brochage non-standard était une carte à mémoire I2C qui est maintenant disponible au même titre que n'importe quel circuit intégré PHILIPS !

Moyennant l'emploi d'un micro-contrôleur gérant le bus I2C (par exemple le COMMnet distribué par SÉLECTRONIC), rien n'est plus simple que de mettre sur

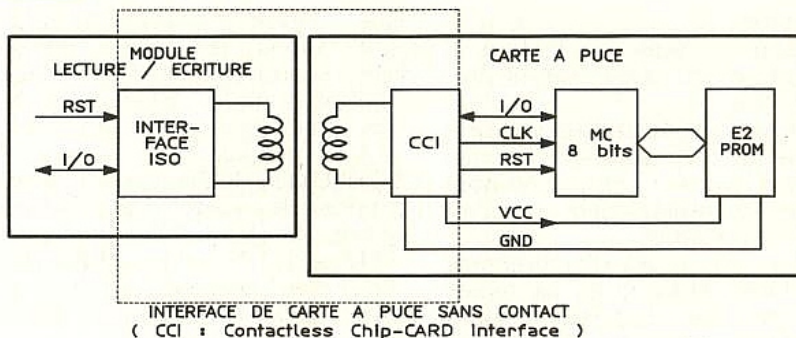


Figure 6

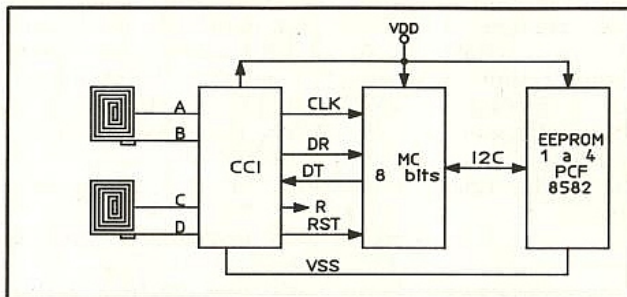
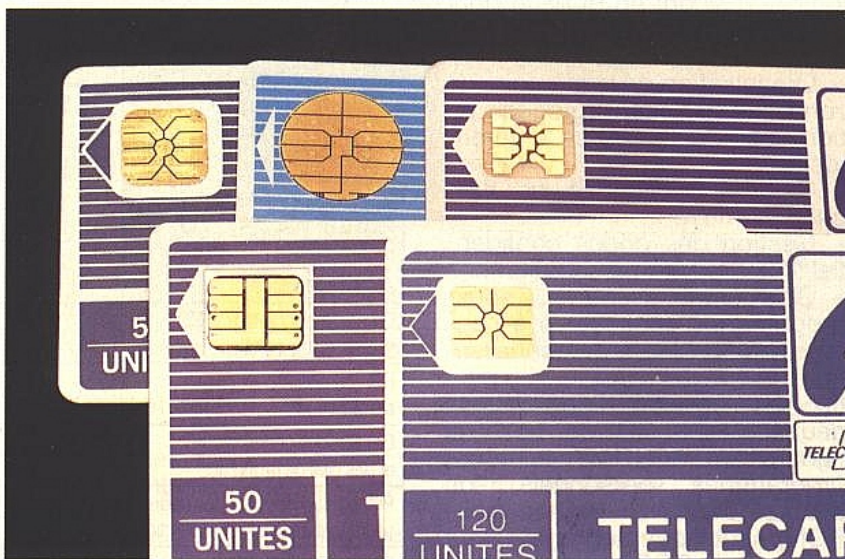


Figure 7

pied des applications "carte à puce" déjà performantes, mais pas trop critiques sur le plan de la sécurité car cette carte ne comporte pas de système de protection : c'est une "carte à mémoire simple".

Premier assembleur français de modules électroniques dans le secteur horloger, SEFEA a su réunir dans ce produit ses deux compétences de base : assemblage micro-électronique pour la clef, et micro-mécanique pour la



La "clef à puce"

Bien que spécialement conçus pour être encartés, les micromodules offerts par les fabricants de circuits intégrés peuvent avantageusement être montés sur d'autres supports : par exemple une clef en matière plastique aux dimensions d'une "serrure" spéciale munie d'un connecteur approprié.

C'est ce que propose la société SEFEA d'Annemasse (Groupe ETA) avec sa "Memory Key" ou "Clef à mémoire" dont la **figure 8** décrit la conception.

serrure (réalisée en aluminium massif anodisé).

Outre un design original, le principal avantage de cette présentation est la robustesse de la clef, très supérieure à celle d'une carte.

Plusieurs puces d'origine SGS-THOMSON peuvent équiper les clefs : des circuits de carte, bien sûr, comme les TS 1200 (EPROM 256 bits type « télécarte ») et TS 1301 (EEPROM 416 bits à code confidentiel), ou des mémoires plus classiques :

- EEPROM série : 93C46 (1 k-bits) et 93C56 (2 k-bits),
- EEPROM I2C : 24C02 (2 k-bits) et 24C04 (4 k-bits).

La **figure 9** reproduit le brochage de ces différents micromodules. Bien entendu, des adaptateurs pourraient facilement être construits pour utiliser avec ces clefs, des programmeurs prévus pour des cartes à puce normales : par exemple le lecteur-enregistreur de télécartes pour PC et compatibles, déjà décrit dans cette revue.



GROS PLAN SUR QUELQUES REFERENCES

Qu'ils soient livrés sous forme de puce nue ou de micromodule, les circuits intégrés pour cartes à puce ne sont des circuits intégrés comme les autres que d'un point de vue technique : ils sont essentiellement destinés aux façonniers chargés de la production des cartes (encartage et personnalisation, dans des conditions de sécurité draconiennes). Certains fabricants de semiconducteurs vont cependant plus loin, en offrant leurs composants déjà encartés.

Selon les références, il est donc plus ou moins laborieux d'obtenir de la documentation et d'approvisionner des pièces...

Nos lecteurs habitués savent bien que pour exploiter cette mine inépuisable de TS 1200 que représentent les télécartes usagées, il nous a fallu faire appel à toutes les ressources du « reverse engineering », face au silence obstiné bien que toujours courtois des fabricants.

Ces réticences nous paraissent regrettables : on risque bien plus de découvrir les failles d'un système sécurisé en le « décortiquant » de A à Z, qu'en montant simplement une application à partir de documentations techniques dévoilant le strict nécessaire....

Le 83C852 PHILIPS

Le 83C852 est un microcontrôleur « sécurisé » à 8 bits, dérivé de la famille 80C51 dont il partage le jeu d'instructions bien connu.

Il a été spécialement développé pour équiper des cartes à puce, en vue d'applications d'accès conditionnel à des informations contenues dans ses mémoires.

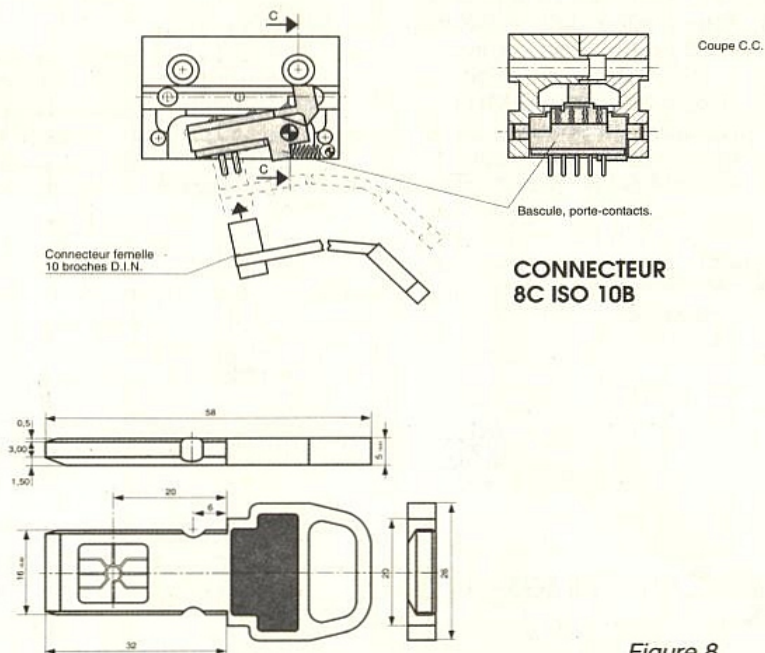
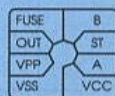
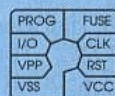


Figure 8

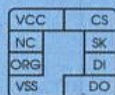
CHOIX DES MÉMOIRES



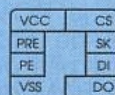
TS 1200
EPROM 256 bits



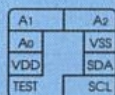
TS 1301
EEPROM 440 bits



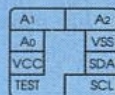
93C46
EEPROM 1K bits



93C56
EEPROM 2K bits



24C02
EEPROM 2K bits



24C04
EEPROM 4K bits

Figure 9

Les échanges avec l'extérieur se font à travers une entrée-sortie série half-duplex conforme à la norme ISO, ou en full-duplex hors norme par deux entrées-sorties distinctes.

L'accès aux mémoires internes ne peut se faire que par la ligne série, sous le strict contrôle du logiciel applicatif.

Le 83C852 contient 6 k-octets de ROM programme, 256 octets de RAM, 2 k-octets d'EEPROM, deux lignes d'entrée-sortie série, deux temporisateurs à 16 bits, cinq sources d'interruptions vectorisées, et un circuit de calcul spécial destiné à accélérer l'exécution des algorithmes cryptographiques à clefs publiques ou secrètes.

Fonctionnant indépendamment de l'unité centrale, ce coprocesseur est optimisé pour les opérations d'exponentiation modulo n sur des grands nombres : à 6 MHz, il se contente d'une seconde et demi pour effectuer ce genre d'opération avec des opérandes de 512 bits, travail classique en cryptographie.

Le tout est organisé selon le synoptique de la **figure 10**, et communique avec l'extérieur par six des huit contacts normalisés :

- 1 : Vcc (Vdd),
- 2 : /RESET,
- 3 : CLK (horloge),
- 4 : N.C.
- 5 : GND (Vss),
- 6 : N.C. (Vpp inutilisé),
- 7 : I/O 1 (entrée-sortie 1),

8 : I/O 2 (entrée-sortie 2).

Le 83C852 fonctionne sur une alimentation unique de 5 V grâce à un multiplicateur de tension intégré, et sa fréquence d'horloge peut atteindre 6 MHz. Divers systèmes de sécurité sont incorporés, à commencer par un détecteur de fréquence insuffisante, et par un bus d'adresses « brouillé » qui compliquerait singulièrement toute tentative de lecture de la mémoire par des moyens optiques.

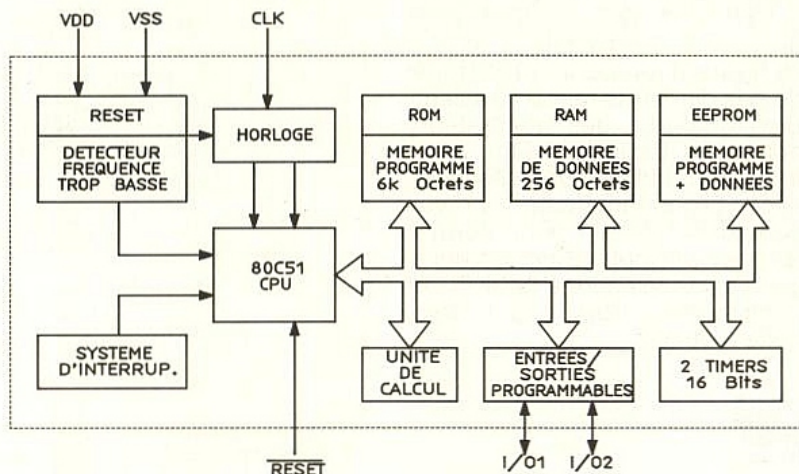


Figure 10

La famille ST16XYZ de SGS-THOMSON

ST16XYZ est la référence générique d'une famille récente de microcontrôleurs pour cartes à puce présentée par SGS-THOMSON, et dont la figure 11 révèle l'architecture : le ST16301, par exemple, offre 3 k-octets de ROM, 128 octets de RAM, et 1088 octets d'EEPROM.

Le ST16612, quant à lui, dispose de 6 k-octets de ROM, 160 octets de RAM, et 2 k-octets d'EEPROM.

En fait, la capacité de la ROM pourrait être modulée de 512 octets à 16 k-octets par pas de 512 octets, celle de la RAM de 96 octets à 1 k-octets par pas de 64 octets, et celle de l'EEPROM de 64 octets à 3 k-octets par pas de 64 octets.

Ces composants associent une architecture à 8 bits, optimale pour ce type d'applications, à une gamme étendue de fonctions de protection tant matérielles que logicielles destinées à empêcher tout accès non autorisé aux mémoires internes.

La logique de sécurité dispose de capteurs intégrés capables de détecter une grande variété de techniques d'intrusion : depuis le téléchargement de routines de vidage mémoire, jusqu'à l'accès au réseau interne par retrait de la couche de passivation de la puce.

Un capteur de fréquence d'horloge empêche notamment tout fonctionnement en dessous de 250 kHz environ, évitant toute tentative d'analyse de fonctionnement pas à pas.

Les données issues des capteurs sont archivées dans un registre spécial dit « de sécurité », pouvant seulement être examiné par l'unité centrale.

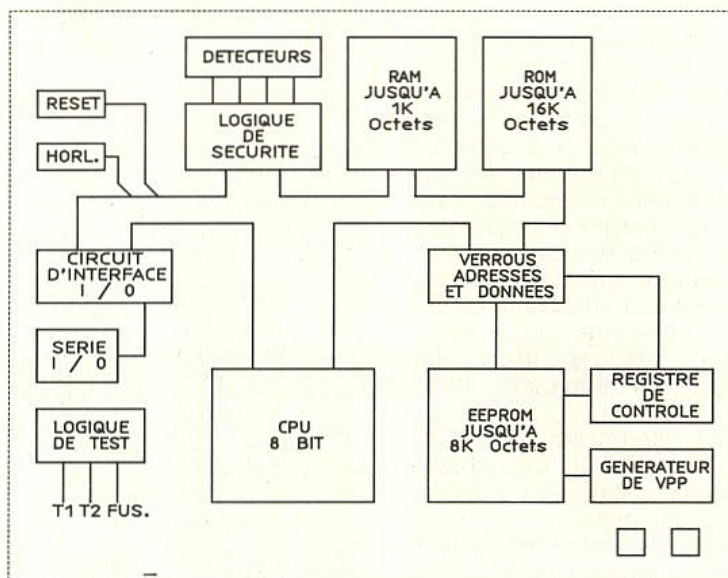


Figure 11

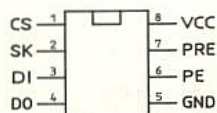
L'EEPROM série 93C56

Voici un composant pas spécialement conçu pour les cartes à puce, mais qui se prête tout de même fort bien à cet usage.

Il s'agit d'une mémoire EEPROM de 2048 bits, organisée en 128 registres de 16 bits chacun, et évidemment à accès série, disponible sous plusieurs marques. Ses registres peuvent être écrits ou lus individuellement, mais plusieurs registres consécutifs, voire tous, peuvent aussi être lus à la suite.

Chaque registre est automatiquement effacé avant l'exécution d'une instruction d'écriture.

Il est possible de protéger un nombre quelconque de registres consécutifs contre l'écriture volontaire ou accidentelle, de façon réversible ou définitive, grâce à un registre spécial contenant l'adresse du premier registre devant être protégé.



CS: Chip Select
SK: Serial Data Clock
DI: Serial Data Input
DO: Serial Data Output
GND: Ground
PE: Program Enable
PRE: Protect Register Enable

Figure 12

La **figure 12** décrit le brochage de cette mémoire en version DIP, semblable à celui du micromodule présenté à la **figure 9**, visiblement non conforme à la norme ISO mais qu'importe ? Au contraire, un brochage non normalisé peut contribuer à déjouer les tentatives de « piratages » du système !

La **figure 13** reproduit le synoptique interne de la mémoire, tandis que la **figure 14** en détaille le « jeu d'instructions » : il s'agit en fait d'un vocabulaire de dix codes à onze bits, dont le plus significatif est toujours à 1, et qu'il faut appliquer en série sur l'entrée de données DI.

Un champ est réservé, dans celles de ces instructions qui doivent pointer un registre, pour l'adresse à huit bits de celui-ci, et s'il y a lieu, pour seize bits de données en supplément.

Les instructions de lecture, pour leur part, donnent lieu à l'émission des données lues, toujours en série, sur la sortie de données DO.

Pour les applications qui le nécessitent (dialogue « half-duplex »), les broches DI et DO peuvent éventuellement être réunies en une seule entrée-sortie de données.

CONCLUSION

Il est bien évident que nous n'avons pu cataloguer ici, et encore moins étudier de façon exhaustive, tous les circuits intégrés susceptibles d'équiper les cartes à puce !

Nous croyons cependant avoir rassemblé suffisamment d'informations pour donner à nos lecteurs peu familiers de ces techniques, les moyens d'évaluer la faisabilité des applications « carte à puce » qu'ils pourraient imaginer.

Il doit maintenant être bien clair qu'il existe des solutions adaptées à tous les problèmes, des plus simples aux plus complexes, des plus anodins aux plus « sensibles ».

Même si cela dérange encore quelques amateurs de monopoles, la technique des cartes à puce est tout à fait à la portée de nos lecteurs, et nous n'avons certes pas fini de les aider à la mettre en pratique...

Patrick GUEULLE

Jeu d'instructions pour les 93CS56 et 93CS66

Instruction	SB	Op Code	Adresses	Données	PRE	PE	Commentaires
READ	1	10	A7-A0		0	X	Lecture des données en mémoire à partir de l'adresse spécifiée
WEN	1	00	11XXXXXX		0	1	La validation d'écriture doit précéder tous les modes "programme"
WRITE	1	01	A7-A0	D15-D0	0	1	Ecriture dans le registre si l'adresse n'est pas protégée
WRALL	1	00	01XXXXXX	D15-D0	0	1	Ecriture dans tous les registres. Possible uniquement lorsque le registre de protection est vide
WDS	1	00	00XXXXXX		0	X	Inhibe toutes les instructions de programmation
PRREAD	1	10	XXXXXXX		1	X	Lit l'adresse enregistrée dans le registre de protection
PREN	1	00	11XXXXXX		1	1	Doit immédiatement précéder les instructions PR CLEAR PR WRITE et PR DS
PRCLEAR	1	11	11111111		1	1	Nettoie le registre de protection de telle sorte qu'aucun registre n'est plus protégé
PRWRITE	1	01	A7-A0		1	1	Programme une adresse dans le registre de protection. Ensuite les adresses supérieures ou égales à cette dernière sont protégées en écriture
PRDS	1	00	00000000		1	1	Instruction à accès unique après laquelle l'adresse écrite dans le registre de protection ne peut plus être altérée

Figure 14

La diffusion à 12 GHz ou la réception de TDF 1-2, TV SAT 2 et d'Olympus

Reporté maintes fois, le dossier consacré à la réception des satellites de télé directe vous est enfin proposé.

Si nous avons tardé à publier cet article c'est pour la simple et bonne raison que les équipements en D2 MAC n'étaient point disponibles en quantité significative et à des prix abordables.

Aujourd'hui, deux années après la mise en orbite du premier satellite opérationnel TDF 1 suivi de TV SAT 2 et de TDF 2 les programmes sont là - 8 - ainsi que les syntoniseurs - décodeurs - désembrouilleurs.*

Le couple TDF/TV SAT se singularise d'une part, par l'emploi exclusif de la norme D2 MAC et d'autre part, par une forte puissance d'émission compatible avec des récepteurs dont le facteur de mérite avoisine 6 dB/K pour un niveau de flux au sol de -103 dBW/m².



Dès 1975, la France engageait des études techniques auprès des industriels français, suivies immédiatement de tests portant sur la mise au point, d'Amplificateurs à Tubes à Ondes Progressives plus connus sous le sigle ATOP et de réflecteurs à illumination multi-sources à 12 GHz.

Au lendemain de la Conférence Administrative Mondiale des Radiocommunication, Radiodiffusion par Satellite de Genève - CAMR RS 77 - au cours de laquelle ont été stipulées les attributions de chaque satellite national, la France décide de la réalisation d'un système de radiodiffusion directe en collaboration avec la RFA d'alors. Le programme défini porte sur le développement, la fabrication et le lancement de 4 satellites, 2 pour la France, 2 pour l'Allemagne. Le développement fut confié au groupe industriel EUROSATELLITE composé principalement de MBB et AEG TELEFUNKEN pour l'Allemagne

et de ALCATEL ESPACE (à la place de THOMSON) associé à l'AEROSPATIALE pour la France et d'ETCA pour la Belgique.

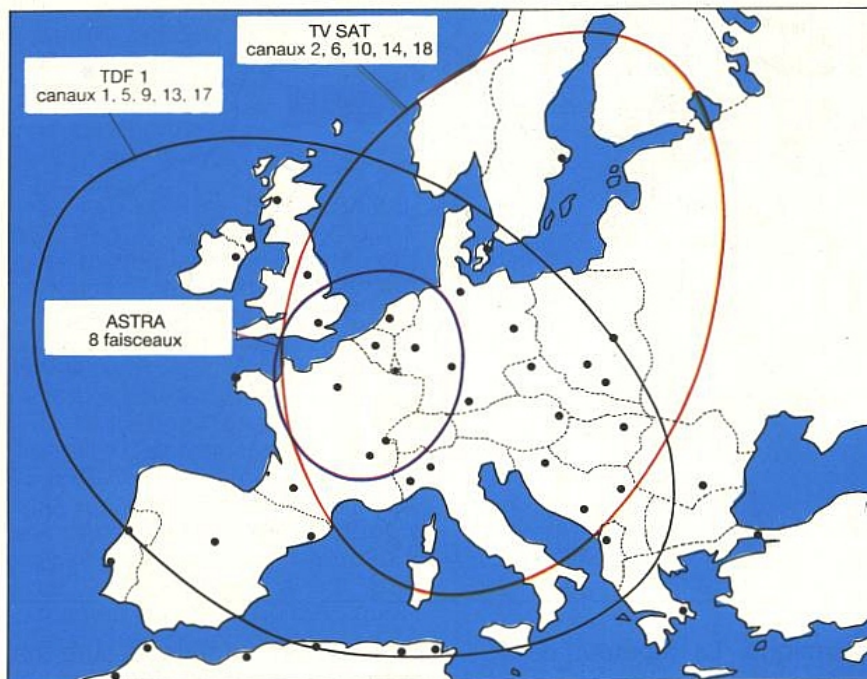
C'est seulement en 1987 que le projet se concrétisa par le lancement du premier satellite TV SAT 1, qui malheureusement, ne pu jamais être opérationnel, ses panneaux solaires restant bloqués.

Il faudra attendre encore un peu plus d'un an avant de pouvoir capter les premières images diffusées par TDF 1 rejoint ultérieurement en orbite par TV SAT 2, TDF 2, et Olympus.

Depuis, le système opérationnel français à 2 satellites a connu plusieurs avatars, pertes successives de tubes à la sortie des éclipses solaires, ce qui fait, en cette fin 91, que la capacité est de 4 canaux avec un de réserve non activé.

Quant à TV SAT, sa capacité semble intacte, 4 canaux TV, et c'est donc 8 chaînes en D2 MAC

* Désignation exacte : usuellement Démodulateur Décodeur D2 MAC.



Comparaison des zones de couverture de TDF 1/2, TV SAT, et ASTRA A-B à 52 dBW. La zone de recouvrement central des 8 faisceaux d'Astra à 32 canaux (≥ 52 dBW) et la zone de diffusion des satellites TDF 1/2 apparaissent clairement.

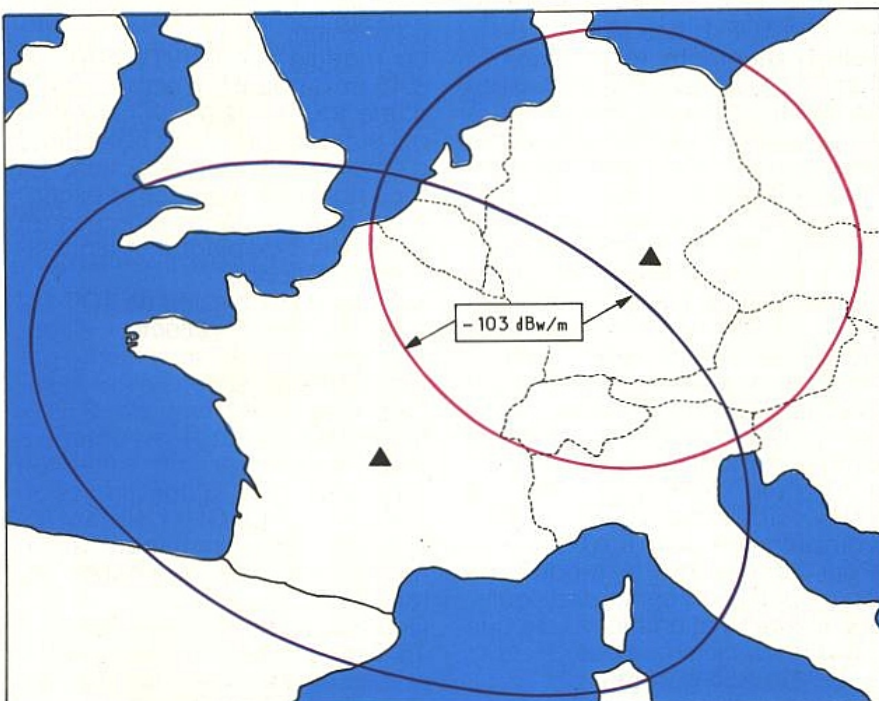
qui sont maintenant disponibles depuis une seule et même antenne de gain approprié. Quant aux unités intérieures, elles sont enfin commercialisées avec ou sans lecteur Eurocrypt. Citons pour information les "démaqueurs" Nokia, Philips, Grundig, Fuba et Amstrad etc., complétés des nombreux téléviseurs équipés d'un décodeur. Dans cette liste, non exhaustive, nous ne pouvons pas ignorer le fameux DECSAT qui s'avère plutôt ennemi qu'allié à la cause du D2 MAC..!

Quant au contenu des 8 chaînes, il semble qu'il soit maintenant plus attractif, chaîne musicale - MCM - films en 16/9 sur A2, chaînes culturelles, La Sept et 1 + et, pour les mélomanes, le programme 3 SAT avec ses concerts, opéras, opérettes etc. Le décor étant mis en place, nous pouvons entrer dans le vif du sujet.

DESCRIPTION DES SATELLITES TDF/TV SAT

Avant de développer le côté réception, voyons tout d'abord le côté diffusion, c'est-à-dire la description générale des engins orbitaux dont la conception repose sur la modularité en cinq éléments : le module de service, le module de générateur solaire,

Définition CAMR des zones principales de couverture.



Attributions CAMR aux satellites TDF 1-2

Position orbitale	: 19° Ouest
Précision de la position orbitale	: $\pm 0,1^\circ$ N/S-E/O
Ouverture de l'antenne TX	: $2,5^\circ \times 0,98^\circ$
Coordonnées au centre du faisceau	: $2,6^\circ$ E $45,9^\circ$ N
Orientations du faisceau par rapport au plan équatorial	: 160°
Canaux	: 1, 5, 9, 13, 17
PIRE maximale dans l'axe	: 64 dBW
PIRE minimale dans la zone principale de couverture (France)	: 61 dBW (opérationnel)
Polarisation	: D ou circulaire droite
Largeur des canaux	: 27 MHz

le module de communication et enfin le module antenne. Nous n'évoquerons point le 5^e module dit de propulsion, car n'entrant pas dans le cadre du sujet. Les modules de service et générateur solaire sont identiques pour les versions allemandes et françaises. Le module de communication est identique aux fréquences près et à l'arrangement des ATOP près. Quant aux modules antennes il est identique en réception et spécifique à l'émission.

– Le module électrique :

Il regroupe les fonctions d'attitude, d'alimentation électrique, de contrôle thermique de la plate forme, de télémessure/télécommande/localisation et de harnais. Le contrôle d'attitude repose sur la stabilisation trois axes en phase de transfert et poste. Le mode normal d'attitude du corps du véhicule est assuré par des détecteurs d'horizon terrestre et rigidité gyroscopique par roue cynétique permettant une précision d'attitude $\pm 0,3^\circ$. L'alimentation électrique délivre un bus principal sous 50 V réglé vers les étages de puissance, un bus permanent sous 50 V réglé vers le répéteur et la plate forme et un bus de secours sous 28-50 V vers les équipements de télécommande et de contrôle d'attitude.

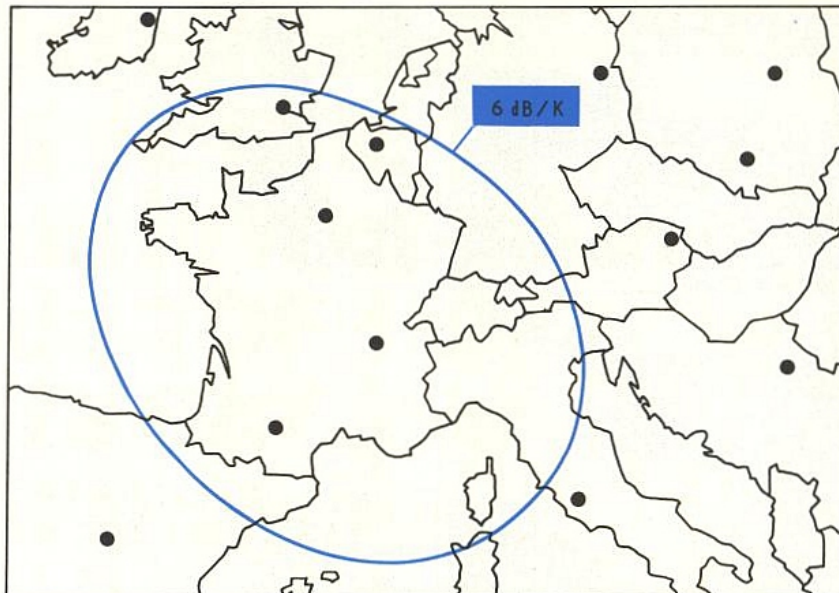
Une batterie de 18 Ah satisfait au besoin en phase de transfert et en éclipse. Le contrôle thermique de la plate forme (satellite hors les modules de communication et d'antennes) assure le contrôle de la température des équipements tels que les batteries, les senseurs, les moteurs... ainsi que l'électronique du module de service. Les fonctions de télémessure, télécommande et localisation sont assurées en bande Ku (12 et 18 GHz) à l'aide des antennes de la charge utile en mode normal et en bande S (2 et 2,2 GHz) à l'aide d'une antenne quasi-omnidirectionnelle en phase de transfert et en mode de secours.

– Le module générateur solaire :

Ce module est un générateur photovoltaïque déployé et orienté vers le soleil à l'aide d'un mécanisme d'entraînement du générateur solaire. Il utilise la technologie du générateur solaire rigide et se compose d'un châssis de cadre rigide en fibre de carbone sur lequel sont disposés les réseaux de cellules en modules collées sur un substrat souple. Il comprend 2 fois 4 panneaux de dimensions unitaires 1,5 x 3,6 m, l'envergure déployée étant de 19,23 m. La capacité de puissance électrique en fin de vie est d'au moins 3226 W au solstice d'été.

– Le module de communication :

Le module de communication a une structure identique en forme de U pour les deux satellites et reçoit le répéteur et son contrôle



thermique. Le répéteur de TDF 1/2 comme TV SAT 2 est conforme au bloc diagramme de la figure synoptique de la charge utile de TDF 1. Les signaux de la liaison montante reçus dans la bande 17,3 - 18,1 GHz sont amplifiés dans un récepteur à large bande qui, par un double changement de fréquence, les convertit dans la bande 11,7 - 12,5 GHz. Les canaux sont ensuite filtrés individuellement dans le démultiplexeur, amplifiés séparément à l'aide d'amplificateurs de canaux à ondes progressives de 230 watts (typique) et regroupés dans le multiplexeur de sortie avant d'exciter l'antenne d'émission. De plus, un émetteur parmi les 5 utilise deux ATOP (ou TOP) l'un étant de secours de l'autre. Les satellites comprennent donc 6 ATOP.

Pour information, le module de communication comprend également la régulation thermique que nous ne détaillerons pas.

– Le module antenne :

Voici un paragraphe revêtant une certaine importance, car lié directement avec les caractéristiques de la zone de service de TDF 1/2.

Le module antenne a pour fonction la réception et surtout, en ce qui nous concerne, l'émission de signaux de radiodiffusion dans les bandes de fréquences du service de radiodiffusion c'est-à-dire 18 et 12 GHz. Cette dernière bande est très officiellement désignée par l'UIT*, sous le sigle - S.R.S. - La réception et l'émission des signaux de télécommande sont, soit dans les bandes de fréquences du service d'exploitation spatiale 2,1 et 2,3 GHz, soit dans les bandes de fréquences du service de radiodiffusion 18 et 12 GHz.

Le module antenne assure en outre la réception des signaux d'acartométrie utilisés dans le pointage précis des faisceaux d'émission.

Le module de TDF/TV SAT de 3,40 m de hauteur est constitué d'une tour en fibre de carbone qui supporte les deux réflecteurs d'émission et de réception. La tour porte les sources d'excitation de ces deux antennes et l'antenne S de diagramme quasi-omnidirectionnel.

L'antenne d'émission de TDF 1/2 à 12 GHz est un réflecteur elliptique de 2,4 x 0,98 m alimenté par une multisource décalée et assurant une couverture de $2,5^\circ \times 0,98^\circ$. Son pointage est obtenu à $0,06^\circ$ près par la détection radioélectrique d'une émission terrienne à 11,2 GHz délivrant les signaux de commande à un mécanisme de pointage du réflecteur.

Quant à l'antenne de réception à 18 GHz elle est constituée d'un réflecteur circulaire de 2 m de diamètre alimenté par une source cannelée décalée et assurant une couverture de $0,7^\circ \times 0,7^\circ$. Elle est pointée à $0,2^\circ$ près environ, par recopie des signaux d'acartométrie de l'antenne d'émission.

Le particularisme de TDF/TV SAT

Les satellites allemands et français sont les premiers et certainement les derniers à représenter une certaine catégorie d'engins spatiaux de grande puissance. Ils sont aussi classés dans la catégorie des satellites dits "lourds".

Si l'on compare (voir cartes) le tandem TDF/TV SAT aux autres satellites actuellement opération-

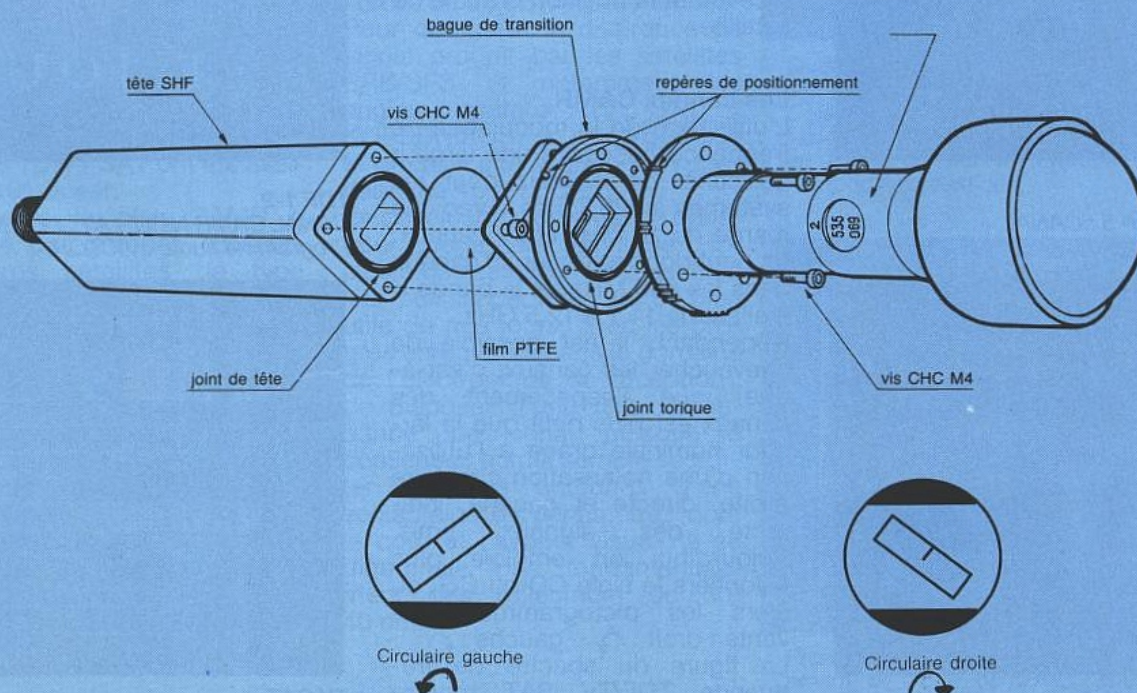
Référence de la zone principale de couverture du satellite 12 GHz OLYMPUS 19° Ouest, polarisation droite et gauche (sous réserve de reprise opérationnelle). Facteur de mérite de l'U.E. par référence au standard de qualité CAMR.

nels, tels que les EUTELSAT II, ASTRA 1 A et B et TELECOM I, ils se distinguent immédiatement par une Pire crête nettement supérieure aux satellites S.F.S. En effet, on enregistre entre 9 et 15 dB de mieux, permettant, de ce fait, au niveau de la réception, une réduction significative du diamètre d'antenne, de l'ordre de 65 à 80 % à sensibilité de signal égal ou porteuse/bruit. S'il est pris comme référence le rapport signal sur bruit, la réduction, avec les satellites ayant une excursion de 22/25 MHz/V, quoique moins spectaculaire, reste fort appréciable.

Pour ce faire une idée révélatrice sur l'importance de l'intensité des signaux émis par ses mastodontes spatiaux, disons que la seule action de diriger une source suivie d'une tête hyper 12 GHz en direction de la position orbitale - 19° 0 - occupée par TDF 1/2 et TV SAT 2 permet déjà de capter des images, certes cliquées, comme le prouve la photo d'écran (ARD 1 +).



Traitement des polarisations circulaires.

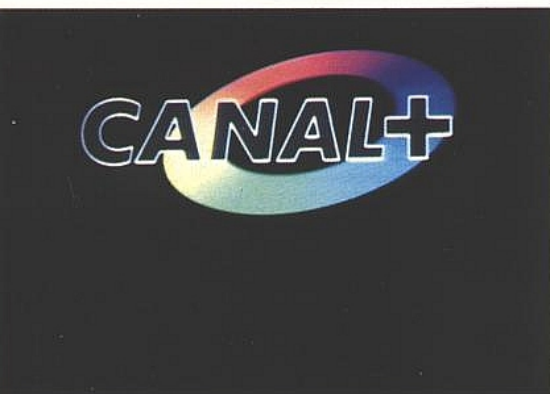




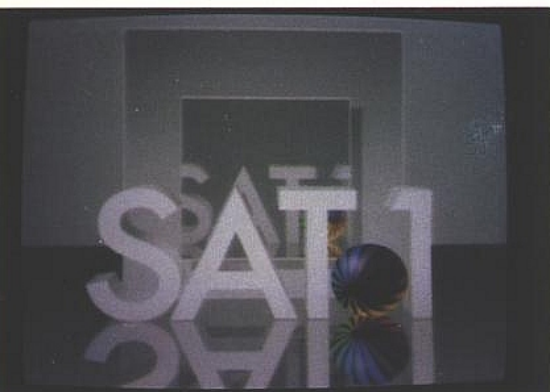
TDF 1-2
CANAL CAMR N° 1 : MCM . f : 11,727 GHz.
Programme audio : RFI.



TV SAT
CANAL CAMR N° 2 : RTL + . f : 11,746 GHz.



TDF 1-2
CANAL CAMR N° 5 : CANAL + .
f : 11,804 GHz.



TV SAT
CANAL CAMR N° 6 : SAT 1 . f : 11,823 GHz.

On comprend dès lors qu'une antenne de gain réduit (voir miniaturisation des UE) quelle soit parabolique, plate, conique (voir photo) ou encore sous forme de cornet, puisse parfaitement être utilisée et cela dans le respect des stipulations de la CAMR, sauf éventuellement en ce qui touche l'angle d'ouverture de ces antennes, pouvant atteindre voire dépasser les 5°.

Outre cette puissance d'émission "formidable", le couple TDF/TV SAT se distingue par une bande de fréquences et polarisation différentes par rapport aux satellites du "Service Fixe par Satellite".

La réglementation et les normes CAMR

La Radiodiffusion Directe par Satellite ou R.D.S. à 12 GHz a fait l'objet d'une conférence mondiale qui a eu lieu à Genève en 1977.

La CAMR a eu pour but la planification des fréquences des canaux attribués à chaque pays, la détermination des caractéristiques d'émission et des caractéristiques relatives à la réception. Cette dernière caractéristique sera traitée et largement développée dans le prochain numéro ERP.

La planification a défini le nombre, l'espacement, et la largeur des canaux dits CAMR. La conférence a aussi traité des paramètres importants concernant les fréquences et caractéristiques des canaux ainsi que le type de polarisation des ondes à recevoir et la position orbitale du satellite.

Les canaux CAMR

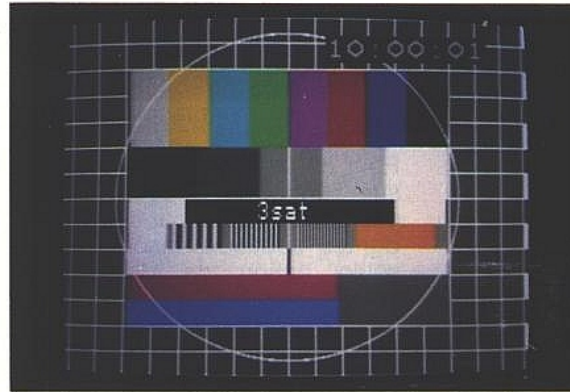
L'utilisation de la modulation de fréquence nécessite une largeur de canal de 27 MHz pour les systèmes à 625 lignes. Avec une marge de 10 MHz entre canaux, on peut donc attribuer 20 canaux dans les 800 MHz de la bande K 2 allant de 11,7 à 12,5 GHz.

Cependant, il est possible de chevaucher les canaux, c'est-à-dire, que l'espacement des canaux est plus petit que la largeur nominale grâce à l'utilisation d'une polarisation circulaire droite, directe et gauche, indirecte des signaux émis. Aujourd'hui on emploie plus volontiers le sigle CD ou CG, ou alors les pictogrammes suivants : droit : ↻ gauche : ↺

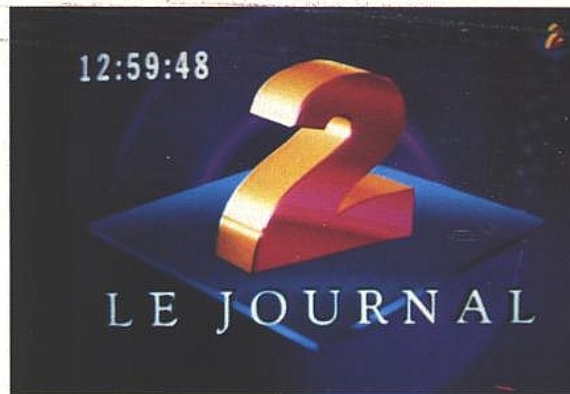
La figure du spectre de fréquence TDF/TV SAT montre cette situation. L'atténuation du signal contra-polaire est impor-



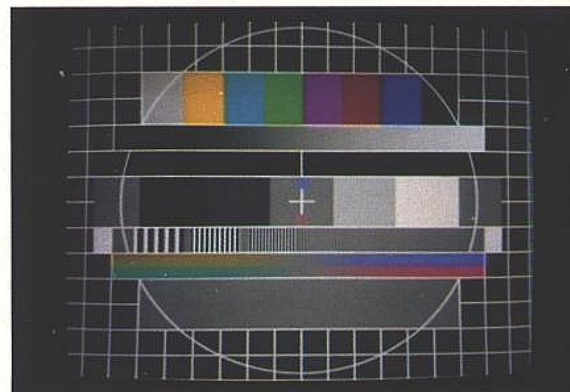
TDF 1-2
CANAL CAMR N° 9 : LA SEPT.
f : 11,880 GHz.
Programme audio : HECTOR.



TV SAT
CANAL N° 10 : DREI SAT . f : 11,900 GHz.



TDF 1-2
CANAL CAMR N° 17 : A2 . f : 12,034 GHz.
Programme audio : VICTOR.



TV SAT
CANAL CAMR N° 18 : EINS PLUS.
f : 12,053 GHz.

tante environ 20 dB et par conséquent si les canaux adjacents sont contra-polaires l'interférence est minimisée.

De plus, avec la modulation de fréquence où la puissance des bandes latérales au bord du canal est relativement faible, le brouillage avec le canal adjacent est encore plus réduit. La bande SRS comporte donc 40 canaux.

De cette capacité, 5 canaux impaires droits ont été attribués aux satellites français et 5 canaux pairs gauches aux satellites allemands dans une fourchette de fréquences allant de 11,7 à 12,1 GHz.

Dans la pratique pour discriminer les signaux allemands des français, est utilisé, généralement, une plaquette en téflon insérée dans la partie du guide d'ondes de la source (voir cliché). Il existe encore d'autres manières et moyens, comme par rotation des fenêtres de chambre, par exemple (Cornet dépolariseur Tonna pour mono-polarisation).

Assignement orbital étudié

Si les satellites TDF/TV SAT ne sont pas forcément à la "verticale" de leur pays à desservir, c'est qu'à certaines périodes de l'année ils passent dans le cône d'ombre de la Terre. Pendant le temps de l'éclipse - environ 75 mm jour - et cela pendant les périodes d'équinoxes, les satellites ne sont plus alimentés en énergie solaire et donc ne peuvent diffuser puisque la capacité des batteries est insuffisante. Il y a intérêt que le phénomène d'éclipse se produise dans la 2^e partie de la nuit et c'est donc la raison pour laquelle les satellites TDF/TV SAT sont localisés à l'ouest des zones à desservir. Un décalage de 20° vers l'ouest retarde l'apparition des éclipses de 1 h 20 mn, ce qui se produit vers 2 h GMT.

Au vu de ces contraintes, les satellites TDF/T SAT ont été assignés à 19° Ouest.

Par ailleurs le plan CAMR a regroupé par grappes orbitales les autres satellites de type R.D.S., sur des positions orbitales nominales avec des intervalles de 6°, exemple : 13, 19, 25, 31, 37 ouest etc.

Dans une optique à moyen terme, il est probable que les positions adjacentes 13 et 25° ne soient pas utilisées par d'autres satellites R.D.S., ce qui revêt une certaine importance au vu des brouillages mutuels possibles occasionnés par le manque de sélectivité des antennes de petit

diamètre, occasionnant un angle d'ouverture trop grand.

Pour mémoire rappelons que seule actuellement est occupée la position 31° Ouest par le satellite anglais B.S.B. devant être rejoint par le satellite SRS/SFS HISPASAT. Quant à TELE X il est assigné à 5° Est.



Un petit mot sur le compagnon du tandem franco-allemand, le satellite Olympus (toujours HS à l'heure où nous écrivons ces lignes) qui, d'après l'Agence Spatiale Européenne "subit des tentatives acharnées de réactivation...!"

Nota : Olympus a une capacité de 3 canaux TV à 12 GHz.

TDF/TV SAT : Conception semblable, caractéristiques de diffusion différentes.

Nous avons vu que la conception générale des satellites TDF/TV SAT est quasi-identique. Toutefois, pour assurer chacun leur mission dans le respect des accords de Genève, les antennes, l'arrangement des ATOP, les fréquences, les polarisations sont spécifiques. L'Allemagne, via TV SAT s'est vu attribuer les canaux 2, 6, 10, 14 et 18 en polarisation gauche. Le canal 14 est employé en audio pour la diffusion de 16 programmes numériques.

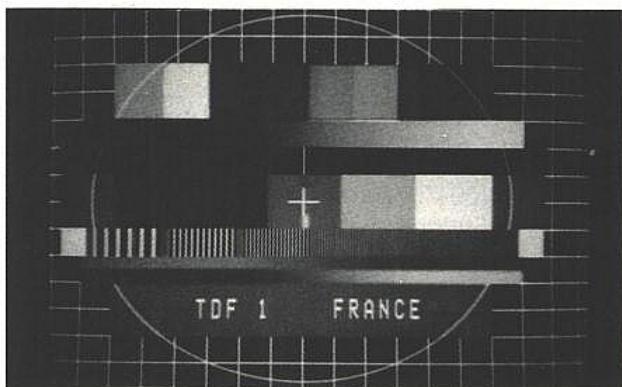
L'angle d'ouverture de l'antenne d'émission est de 1,62° x 0,72°. Le point de visée du faisceau est 50° N - 10° E, où la Pire est à son intensité maximale, soit 66 dBW. Le niveau de réception minimal dans l'Allemagne réunifiée est de l'ordre de 62 dBw (opérationnel). Pour comparer la différence de signal produit par les satellites SRS/SFS et notamment les engins orbitaux TV SAT / KOPERNIKUS, on remarque que le premier cité à une Pire supérieure de 15 à 12 dB.

En conclusion, force est de constater que la caractéristique principale des satellites RDS est bien leur puissance. Mais est ce bien utile de nos jours, avec les progrès enregistrés dans le domaine de l'électronique de réception*, de disposer d'une telle "abondance" de signal, puisque le consensus actuel semble se porter sur des antennes d'une soixantaine de centimètres dont le coût et l'aspect visuel ne se différencie pas fondamentalement des réflecteurs de 30/40 cm.



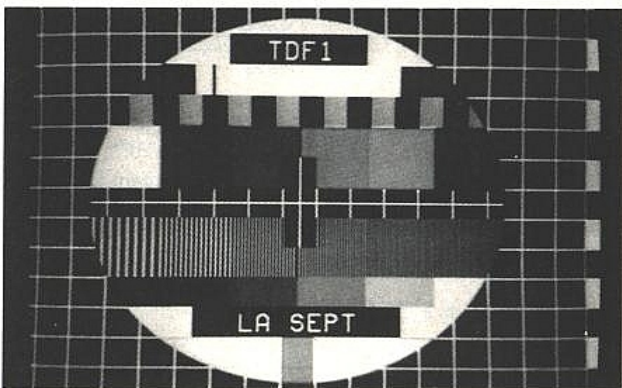
Source cannelée recevant dans sa partie guide d'ondes le dépolariseur (plaquette en téflon placée ici en polarisation gauche).

Ensemble source/tête en orientation réelle vers TV SAT autorisant, déjà, la détection d'un signal identifiable (voir mire justificative).



NORME CAMR

Aspect d'image correspondant à l'objectif minimum de qualité défini par la CAMR.



Qualité d'image correspondant à un rapport signal sur bruit de 48 dB.

C'est l'objectif minimum souhaité par Télédiffusion De France pour les retransmissions en D2. MAC, sur le territoire français, en réception domestique.



Proche du centre des faisceaux où la PIRE atteint 64 voire 66 dBW, l'emploi de très petites antennes d'un gain de 22 dB, permet d'accéder au service RDS, comme le montre ce cliché.



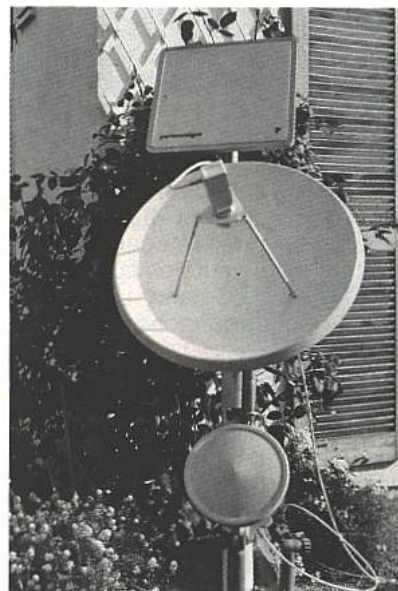
Aspect d'image obtenu au moyen de l'ensemble source/tête (F : 1,3 dB) orienté, dans une zone à 63 dBW.
Transmission test en 16/9.

Cette tendance soixante semble chaque jour s'affirmer, confortée par la prochaine mise en service - début 92 - du satellite TELECOM 2 nécessitant également l'emploi de Ø d'antenne moyens (60/75 cm) en présence de canaux type CAMR, excursion 13,5 MHz/V*. Avant de clore cette première partie, un petit mot sur le projet PRE-EUROPE-SAT et EUROPESAT devant

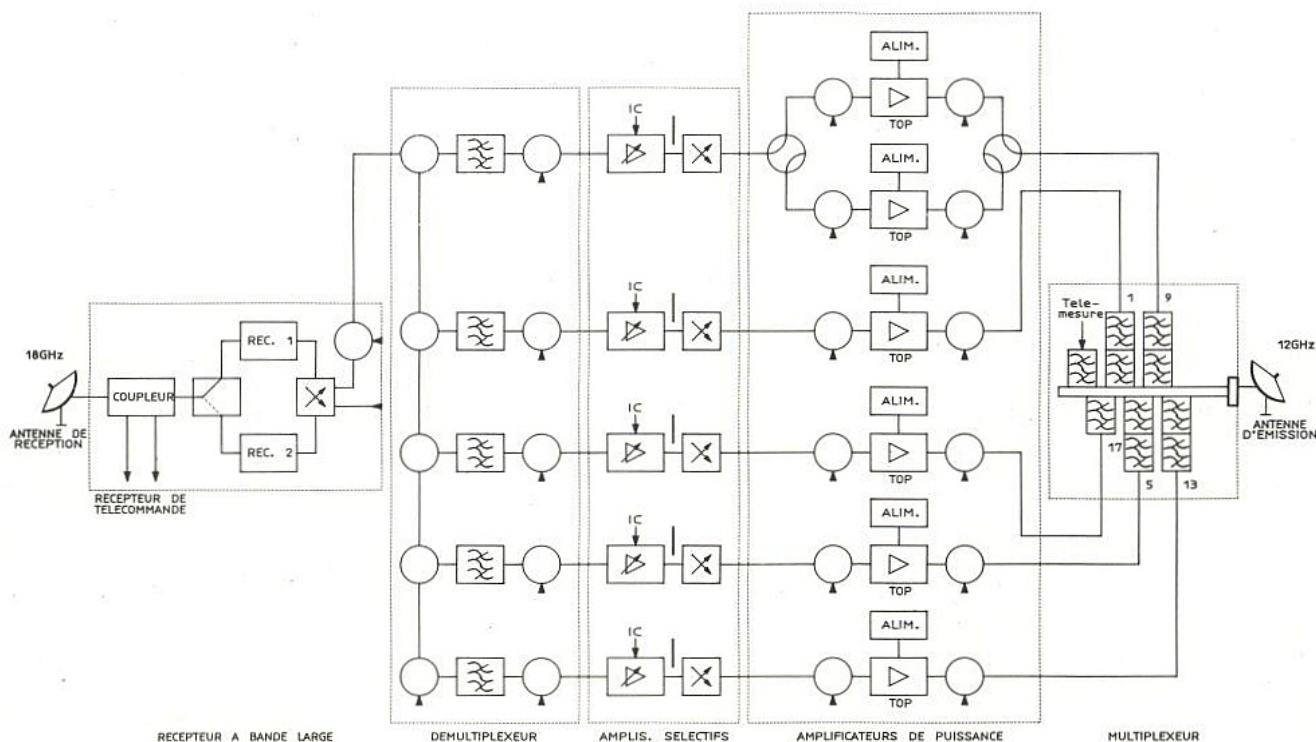
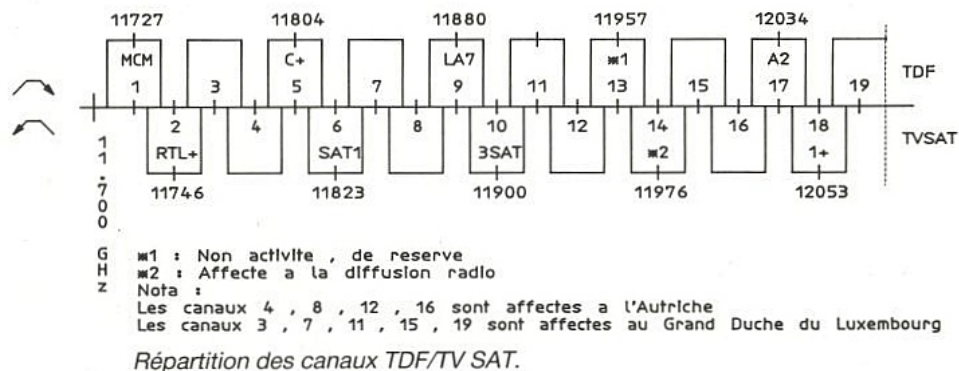
épauler puis remplacer le système TDF/TV SAT. Etant en pleine élaboration il est difficile de connaître avec précision les Pires minimales qui seront déterminées en tenant compte des besoins définis par les commanditaires. Cependant, il est déjà acquis que le signal chutera de 3 dB au moins, dans le meilleur des sites, puisque la puissance prévue des ATOP est de 110 watts. Un casse-tête en perspective pour Télédiffusion De France qui devra parallèlement et impérativement poursuivre l'alimentation des sites éloignés équipés qui sont aujourd'hui parfaitement desservis par TDF 1-2, francophonie oblige... A suivre.

* Norme qui pourrait ne pas être retenue par France Télécom pour des transmissions de type D2 MAC.

S. NUEFFER



Différents types d'antenne pour la réception de la RDS (DBS). Les antennes plates et coniques, notamment, sont compatibles avec les objectifs de qualité définis par la CAMR, dans la zone principale de couverture - 103 dBW/m². Les antennes paraboliques restent nécessaires au-delà de ladite zone.



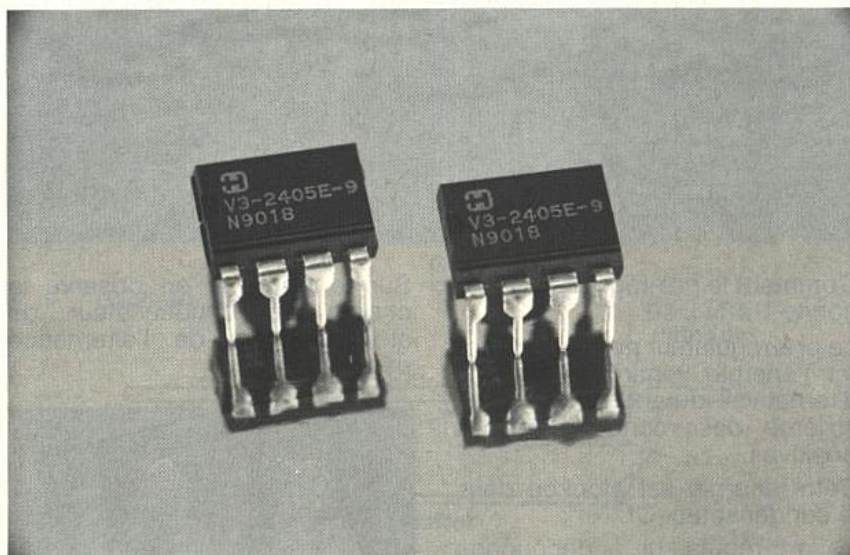
Synoptique de la charge utile de TDF 1.

Alimentation secteur sans transformateur Harris HV-2405

Le circuit que nous vous présentons aujourd'hui permet de réaliser une alimentation continue (5 V à 24 V) à partir du secteur (18 V - 264 V efficaces, 48 Hz - 440 Hz) sans transformateur. Le HV-2405 est un circuit qui est très innovant. Il est le seul du marché à accepter une tension d'entrée de 264 V efficaces.

Le concepteur de circuit électrique est souvent confronté à la réalisation d'une alimentation.

Le HV-2405 offre une nouvelle solution.



PRÉSENTATION DU CIRCUIT

Le HV-2405 de HARRIS est un circuit monolithique permettant de fournir une tension continue fonctionnelle non isolée à partir du secteur. Il s'agit d'un convertisseur alternatif continu (AC/DC) avec les caractéristiques suivantes :

- * tension d'entrée de 18 V à 264 V eff ;
- * fréquence d'entrée 48 Hz à 440 Hz ;

- * tension de sortie 5 V à 24 V ;
- * Courant de sortie 50 mA ;
- * Régulation de sortie < 5 %.

Ce composant est formé de trois blocs (**figure 1**) : un redresseur mono-alternance, un pré-régulateur et un régulateur série linéaire. Le redresseur est réalisé avec une diode D_1 qui redresse la tension alternative, le composant n'utilise qu'une alternance de la tension d'entrée. Puis le pré-régulateur à découpage définit l'énergie qui va être stockée dans le condensateur C_f . Le régulateur série filtre et stabilise la tension de sortie.

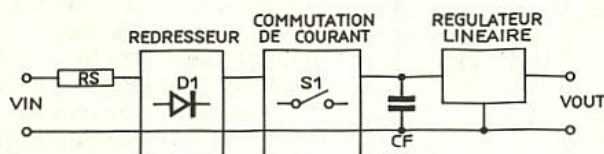


Figure 1

Comment la tension secteur en France est-elle définie ?

Les valeurs de tensions du réseau de distribution en France sont définies par un arrêté ministériel du 29 mai 1986 publié au journal officiel du 25 juin 1986.

Tension nominale monophasée : 230 Volts eff.

Tension minimale monophasée : 207 Volts eff.

Tension maximale monophasée : 244 Volts eff.

On remarque que l'on a avantage à acheter des ampoules électriques de 240 V car elles auront une durée de vie plus importante que des ampoules 220 V. La variation secteur des installations dépend de la situation : en fin ou en début de ligne.

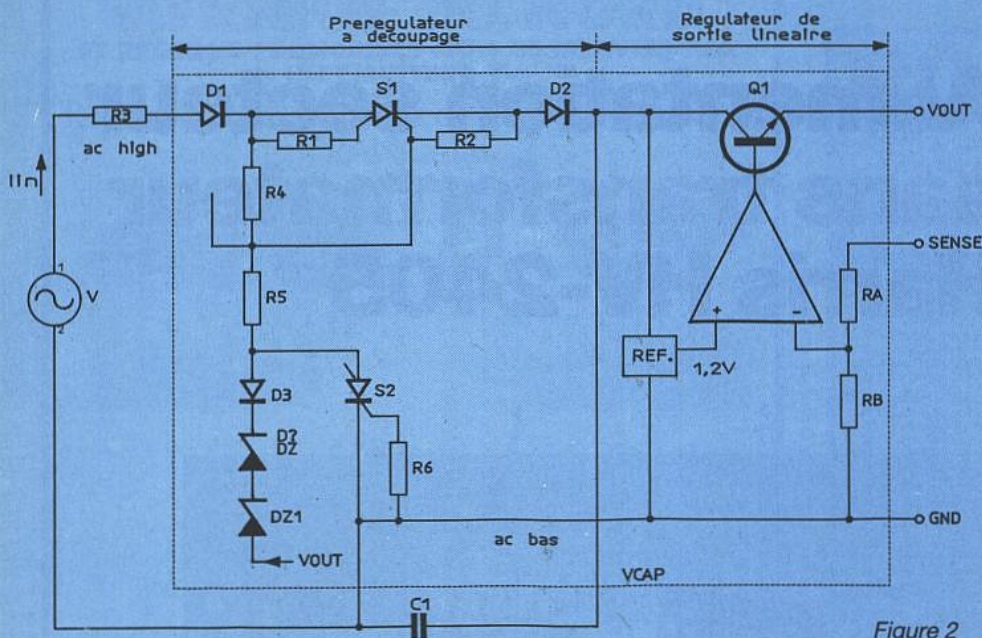


Figure 2

Comment le pré-régulateur fonctionne-t-il ?

Le pré-régulateur permet de capter l'énergie venant de la ligne alternative durant environ un sixième des mono-alternances positives.

Cette énergie est stockée dans le condensateur Cf.

Le pré-régulateur à découpage (figure 2) est réalisé avec deux thyristors du type GTO (gate turn off) que l'on peut commander par leurs gâchettes. Le premier thyristor S1 du commutateur statique est commandé passant au début de chaque alternance positive ; son arrêt est réalisé par le deuxième thyristor S2 qui est connecté à l'une de ses gâchettes. S2 extrait ainsi des charges dans S1 et l'arrête.

D1 est bloquée lors de l'alternance négative.

S1 thyristor assure la fonction du commutateur.

D2 évite que le condensateur de stockage, cf, ne se décharge dans le circuit.

R2 assure la mise en conduction de S1 durant l'alternance positive.

Le déclenchement de S2 est réalisé lorsque la tension aux bornes du condensateur de stockage atteint la valeur de la tension de sortie du régulateur + 7,5 Volts.

Il y a donc une régulation du temps de conduction du premier thyristor. L'angle de conduction du thyristor S1 est asservi à la consommation de la charge. Un rendement relativement important est atteint en commutant le courant seulement lors des tensions faibles, correspondant au début de l'alternance.

Sur la figure 3, on observe la charge du condensateur de stockage lors de l'alternance positive.

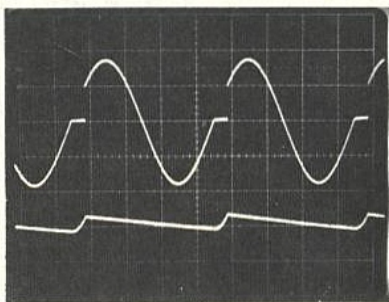


Figure 3

La figure 4 montre la caractéristique de la limitation de courant de sortie.

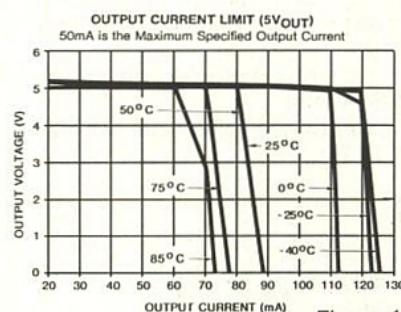


Figure 4

Rappel sur le fonctionnement d'un thyristor

Le HV-2405 utilise des thyristors à deux gâchettes.

Revoyons le fonctionnement du thyristor. Un thyristor est un semi-conducteur constitué de quatre régions de conductibilité alternées, figure 5. Le schéma équivalent consiste en deux transistors PNP et NPN montés tête-bêche, figure 6.

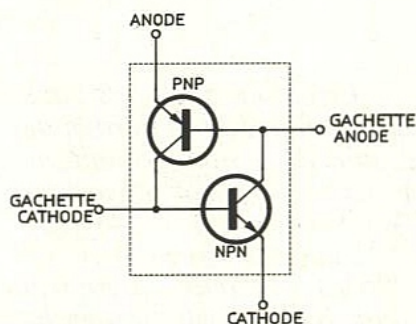


Figure 6

Le thyristor peut être rendu passant par une gâchette des deux transistors. Lorsque le thyristor est passant (figure 7), il y a une

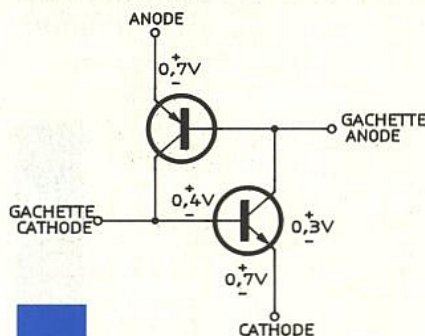


Figure 7

tension proche de 1 V entre l'anode et la cathode. Cette tension se décompose en 0,3 V dû à la tension de saturation collecteur et 0,7 V dû à la tension de la jonction base émetteur polarisée en direct. Regardons la tension et le courant à travers du thyristor lorsqu'il commute, figure 8.

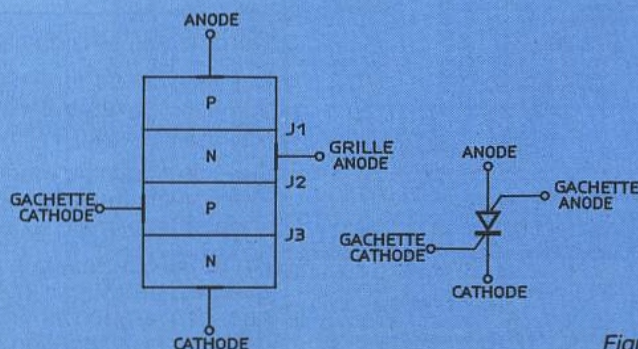


Figure 5

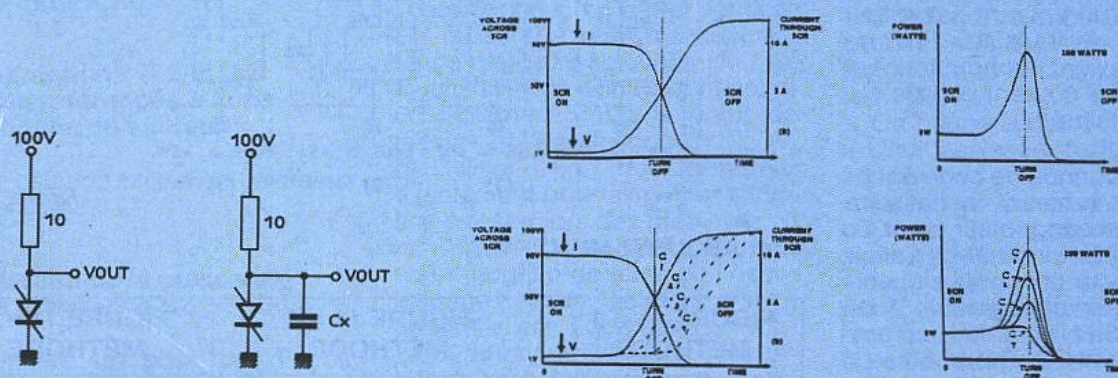


Figure 8 : Tension et courant à la commutation avec ou sans condensateur d'aide.

On remarque que lors de l'extinction du thyristor les pertes instantanées dues à la commutation ne sont pas négligeables. Pour un thyristor commutant sous 100 V une charge résistive de 10 ohms les pertes instantanées aux bornes du thyristor peuvent monter à 250 W. Une méthode classique pour réduire les pertes lors de l'extinction est de mettre un circuit d'aide à la commutation, en parallèle avec le thyristor, constitué d'un condensateur qui ralentit la montée de la tension.

Pour le HV-2405, les transistors NPN et PNP formant chaque thyristor ne sont pas séparés car les transistors haute tension ont des résistances de collecteur élevées entraînant des pertes de conduction. Les deux transistors sont réalisés dans la même cellule de diélectrique et on utilise l'effet de la modulation de la conductivité pour réduire les résistances des différents canaux. Les thyristors sont isolés entre eux grâce à une isolation par diélectrique visible **figure 9**.

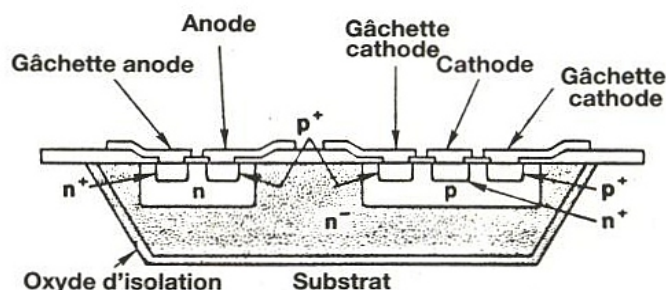


Figure 9

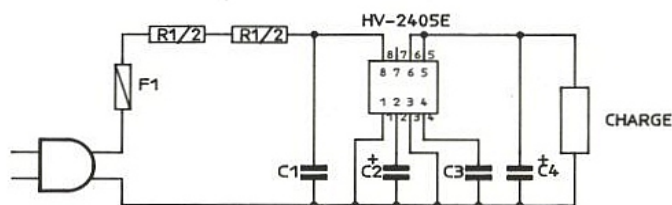


Figure 10 : Application standard du HV 2405, alimentation 5 volts.

– R_1 , résistance de limitation du courant crête de charge du condensateur de stockage. Lorsque le condensateur de stockage est vide, on a le plus important appel de courant. Le courant maximum que peut supporter le thyristor S_1 est de 2,5 A.

$$R_1 \text{ min} = 244 \times 2 / 2,5 = 138 \, \Omega$$

On prend une marge de sécurité.

$$R_1 = 150 \, \Omega$$

R_1 devra pouvoir dissiper une énergie de 6 W : c'est pourquoi nous la réaliserons avec deux résistances de 75 ohms et de 3 W.

– C_1 est un condensateur d'aide à la commutation, il permet de ralentir la montée de la tension lors de l'extinction du thyristor S_1 . Le temps d'extinction de S_1 est de $t_{\text{off}} = 2 \, \mu\text{s}$. On veut ralentir la tension de 7,5 μs . On a un circuit R_1, C_1 de charge expo-

nentielle de constante de temps $R_1 \times C_1$.

$$C_1 = 7,5 \cdot 10^{-6} / 150 = 50 \, \text{nF}$$

C_1 doit pouvoir supporter une tension alternative de 250 V.

– C_2 , condensateur de pré-régulation. Il est chargé à chaque demi-alternance et alimente le régulateur série durant une période. Sa capacité sera déterminée par le besoin du courant de sortie. L'emploi d'un condensateur de valeur plus élevée demandera un temps de charge initiale plus long, mais réduira l'ondulation sur la broche 2, qui est reliée à l'entrée du régulateur série et réduira ainsi l'ondulation de sortie (**figure 3**).

$$C_2 = 470 \, \mu\text{F}, \text{ valeur conseillée.}$$

Tension du condensateur = tension de sortie + 10 V.

– C_3 , condensateur d'inhibition empêche la conduction intempestive des thyristors lors de transitoires élevés. Il est

MISE EN ŒUVRE

La **figure 10** montre le schéma de mise en œuvre pour la réalisation d'une alimentation 5 volts. Calculons la valeur de chacun des composants :

– F_1 , fusible permettant de déconnecter le circuit de la ligne de puissance si le circuit intégré ou le condensateur est détérioré. Cette précaution est indispensable pour les alimentations sans transformateur car le courant ne serait plus limité que par le réglage du disjoncteur de la source de tension alternative.

connecté à la base du transistor PNP du deuxième thyristor S2 qui est accessible par la broche 4. Pour comprendre son fonctionnement, il faut se rappeler que lorsqu'un courant est extrait de la base du transistor PNP de S2, S2 devient conducteur et éteint S1. Ce courant charge C3, il se définit ainsi :

$$i = C_3 \, dV/dt$$

La seule inconnue de cette équation est le courant nécessaire pour rendre conducteur S2 et C3 pourra être déterminé. La valeur de dV/dt pour un signal sinusoïdal de valeur efficace 244 V de fréquence 50 Hz est de :

$$dV/dt = 244 \times 2 \times 2 \times 50 \times \pi = 1,1 \, 10^5 \, \text{V/s}$$

Pour rendre S2 passant il faut prendre un courant de 41 μA , donc C3 aura pour valeur :

$$C_3 = 41 \, 10^{-6} / 1,1 \, 10^5 = 370 \, \text{pF}$$

Tension de C3 =

Tension de sortie + 10 V

Si la capacité de C3 est trop faible il n'y aura pas de protection suffisante, si elle est trop grande S1 ne s'enclenchera jamais.

- C4, condensateur de filtrage du régulateur : une capacité de 1 μF est recommandée pour maintenir une bonne stabilité. Une valeur plus importante ne diminuera pas l'ondulation mais réduira le bruit qui pourrait apparaître à cause des commutateurs.

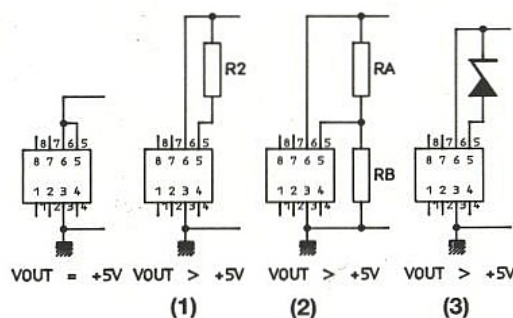


Figure 11 a

VOUT ADJUSTEMENT

FIGURE 11 a 1 MÉTHODE		FIGURE 11 a 2 MÉTHODE		FIGURE 11 a 3 MÉTHODE	
R2	Vo	RA/RB	Vo	Vz*	Vo
0	5 V	0/Open	5 V	-	5 V
1 k	6 V	160/1 k	6 V	1 V	6 V
3 k	8 V	510/1 k	8 V	3 V	8 V
5 k	10 V	820/1 k	10 V	5 V	10 V
7 k	12 V	1,2 k/1 k	12,2 V	7 V	12 V
9 k	14 V	1,5 k/1 k	14 V	9 V	14 V
11 k	16 V	1,8 k/1 k	15,8 V	11 V	16 V
13 k	18 V	2,2 k/1 k	18,2 V	13 V	18 V
15 k	22 V	3,0 k/1 k	19,4 V	15 V	20 V
17 k	22 V	3,0 k/1 k	23 V	17 V	22 V
19 k	24 V	3,1 k/1 k	24 V	19 V	24 V

* Vz @ 1 mA

Figure 11 b : Différentes solutions pour le réglage de la tension de sortie.

APPLICATIONS

Alimentation fixe 5 V :

Le régulateur linéaire a une tension de référence de 1,2 V qui est stabilisée en température. Une résistance de contre-réaction interne a été incluse. Pour une tension de sortie de 5 V il suffit de relier la broche 5 par un court-circuit à la broche 6 (figure 11).

Alimentation fixe entre 5 V et 24 V :

On relie les broches 5 et 6 par une diode zener de telle sorte que :

$$V_{out} = 5 \, \text{V} + V_{zener}$$

Alimentation réglable de 5 V à 24 V

On relie les broches 5 et 6 par un potentiomètre de 20 k Ω .

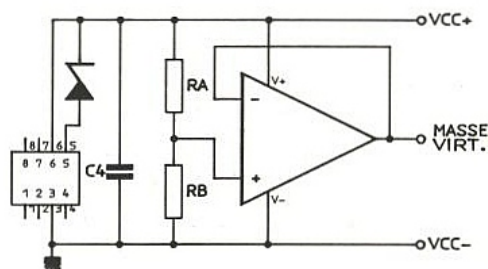


Figure 12 : Alimentation symétrique utilisant une masse virtuelle.

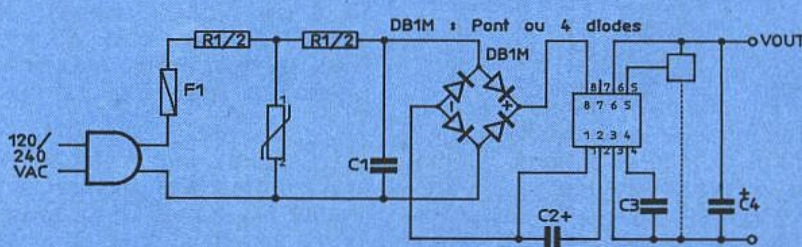


Figure 13

Alimentation + 5 V et - 5 V

On insère une diode zener de 5 V entre les broches 5 et 6. On peut réaliser une masse artificielle (figure 12).

Alimentation + 5 V et - 5 V masse référencée à l'une des lignes du secteur :

Pour cela, on utilise un inverseur de tension.

Réduction de la puissance de la résistance R₁

On insère un pont de diodes juste avant l'alimentation du HV-2405. La fréquence des mono-alternances est multipliée par deux (figure 13).

Conseils pour les tests

- 1) Placer un fusible sur l'un des fils d'entrée.
- 2) L'alimentation n'étant pas isolée de l'une des lignes du secteur, il faut manipuler la tension de sortie avec les mêmes précautions que s'il s'agissait d'une des lignes du secteur.

3) Si l'on veut visualiser avec un oscilloscope un signal, il faut prendre quelques précautions car le point froid (masse) d'une sonde est relié à la masse de l'oscilloscope, or cette dernière est reliée à la terre. Le concepteur a plusieurs solutions :

- a) Utiliser une sonde qui assure un isolement entre le point de mesure et l'oscilloscope.
- b) Utiliser un transformateur d'isolement pour alimenter le circuit à tester lors des mesures.
- c) Certains concepteurs débranchent la prise de terre de l'oscilloscope ; cette solution est à proscrire car l'opérateur a toujours tendance à toucher l'appareil de mesure, et les nouveaux modèles d'oscilloscopes ont des alimentations à découpage qui utilisent la terre pour le filtrage.
- 4) Pour assurer une protection contre les chocs électriques, surtensions transitoires dues à la foudre par exemple,... on peut utiliser une varistance : par exemple, une V275LA20 de HARRIS.

Avantages par rapport aux autres circuits

- Ce circuit est réalisé selon une technologie haute tension HV de HARRIS qui permet de faire des circuits intégrés avec des transistors haute tension qui supportent 700 V.
- On gagne la place du transformateur abaisseur fonctionnant à 50 Hz.
- Le circuit fonctionne très bien pour une large gamme de tensions et de fréquences.
- Le circuit fonctionne très bien pour différentes charges variables car le temps de conduction du commutateur est asservi à la consommation. Or les montages qui sont basés à partir d'un condensateur d'entrée qui abaisse la tension ne peuvent fonctionner que pour une charge fixe.
- Simplicité de mise en œuvre du circuit.

André Baguenier Désormeaux
Harris Semiconducteur

TMS 320/10 - 9900/40/80/85/89 - M3870 - 1802/04/05/06 - 6301/03/04 - 64180 - 6800/01/02/03 - 6805/HC05/705 - 6809 - 68HC11 - 68000/08/10/20/30/332 - 8021/22/35/39/45/50/48/49 - 8031/51/32/52 - 8751/535 - 8086/186/286/386 - 8096/196 - Z80 - Z8 etc...

NOUVEAUTES 1992

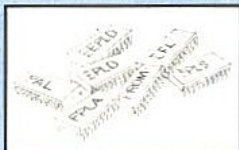
● AVCASE :

Environnement intégré C
Assembleur et debugger C
8051, 8096, Z80, Z180,
6502, 65816, 68HC11



● PLD COMPILER :

Compile la majorité des
PAL, GAL, FPLA d'une
façon simple et conviviale



● PROF-IT

Abordable et performant
permet l'analyse du code
6502 - 6800 / 02 - 6809
68 HC11 - 68000 -
8088 / 86 - Z80



● PROTO-LAB

Transforme votre PC en
laboratoire pour la
simulation et le test



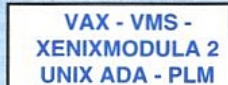
● 68000 LAB

Un outil performant
pour le développement
du 68000 / XX sur PC



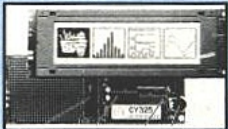
● VAX - VMS - XENIX MODULA 2 UNIX ADA - PLM

Des compilateurs puissants
et professionnels



● LCD PROTO KIT

Un outil simple sur PC
permet le développement
d'application avec
écran LCD



● PROTEUS

Programmeur universel
et autonome et de bon prix



RESUME DE NOTRE CATALOGUE

- Cross assembleurs - Macro assembleurs
- Cross simulateurs - Debuggers
- Cross compilateurs C
- Cross compilateurs PASCAL
- Cross compilateurs XENIX, UNIX
- Cross compilateurs VAX, VMS- ADA
- Cross Compilateurs Modula 2
- Source Level Debuggers
- CAO : Routage manuel
- CAO : Routage auto
- Emulateurs Universel Microprocesseur
- Emulateurs d'Eprom
- Editeurs
- Compilateur pour PLD/PAL
- Programmeur Universel sur PC
- Programmeur Universel autonome
- Programmeurs EPROM sur PC
- Programmeurs par RS 232
- Effaceurs d'EPROM
- Cartes d'application
- Cartes analyseur logique
- Adaptateurs universels pour programmer PGA - PLCC
- Adaptateurs universels pour programmer des MONOCHIPS
- Programmes et cartes de simulation
- Testeur de composants
- Noyau temps réel avec source...



**ETUDES
CONSEIL**

études & conseil
23, av. du 8 Mai 1945
95200 - SARCELLES

TEL. : (1) 39.92.55.49
Télécopie (1) 39.92.21.13

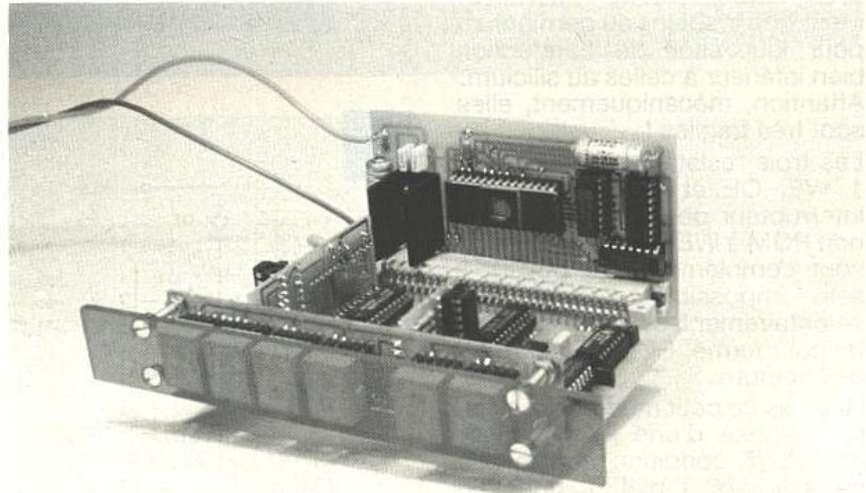
RAGE et ROMLEC, deux petits modules pour se simplifier la vie !

Quand il s'agit de confier un programme ou une simple idée à une Eprom, il est bien rare que l'on aille droit au but.

De mises au point en modifications diverses, les Eproms à effacer s'accumulent alors sur la table de travail, en même temps que monte le stress du développeur, ce qui n'a pas pour vertu d'arranger les choses...

La solution idéale consiste donc à étudier en RAM sauvegardée, puis à recopier le contenu de cette dernière dans une Eprom seulement quand tout est parfait.

Mais cet "idéal" coûte cher, à moins que l'on accepte quelques concessions, et un tout petit peu de travail.



La première partie du rêve débute par une RAM sauvegardée que l'on pourrait exporter facilement, et surtout réécrire à volonté. Il n'est pas bien difficile de se bricoler une telle merveille, et monsieur Gueulle proposait déjà une solution dans le n° 500. L'adaptation que nous en avons faite est essentiellement mécanique puisque elle ne nécessite ni circuit imprimé, ni plaque VEROBOARD, et qu'elle rend compatible une RAM statique de 2 ko avec une EPROM 2764, tant en programmation qu'en lecture.

Cette "faible" capacité semble toutefois suffisante pour mettre au point une routine avant de l'insérer dans un tout plus conséquent, et assurément très largement dimensionnée s'il faut résoudre des problèmes séquentiels ou conditionnels.

Il serait d'ailleurs possible de doubler, voire quadrupler l'espace disponible, sans trop de complications.

Mais quand la RAM sauvegardée contient enfin les données souhaitées, encore faut-il les recopier en EPROM. De multiples solutions sont permises.

Nous allons offrir aux lecteurs qui ont construit EPROMER +

EPROMAN une petite carte appelée ROMLEC, qui présente la particularité de pouvoir servir de lecteur d'EPROM (ou de RAM sauvegardée), mais aussi de serveur de données pour certaines applications, et permettre encore des transferts RAM-EPROM ou EPROM-EPROM sans immobiliser d'ordinateur pour l'occasion, de manière semi-automatique.

RAGE

Pour disposer à faible coût d'une RAM sauvegardée, il faudra accorder un minimum de soin à la réalisation pratique.

La figure 1 comprend à la fois le brochage d'une 6116 ou 446 et l'implantation mécanique d'une 2764. Il n'est pas nouveau de constater qu'une grande partie des pattes sont identiques entre les deux modèles, pour peu que l'on insère la 446 sur les 24 broches comprises entre 3 et 26 d'une 2764.

Si on observe attentivement les broches qui diffèrent, on constate que pour un boîtier 24 points, seule deux sont à prendre en compte : la broche 20 qui attend WE barre pour la ROM, correspond à A11 sur une 2764 ;

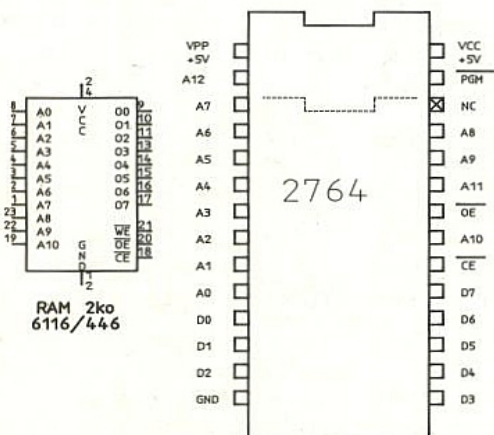


Figure 1

et la broche 24 (+ Vcc) mise en correspondance avec 26, qui est non connectée sur une 2764, mais présente A₁₃ sur une 128. Donc, si on imaginait de supprimer ces deux broches et de raccorder "en l'air" WE barre à PGM barre, puis + Vcc à + Vcc, on serait alors parfaitement compatible. C'est ce que nous allons faire.

Comme on peut le voir sur la **figure 2**, on va assurer une double distribution pour Vcc : soit par la broche 28 et D₁ quand le circuit est alimenté, soit par la pile de sauvegarde et D₂. Ces deux diodes seront impérativement des modèles au germanium pour leur seuil de conduction bien inférieur à celles au silicium. Attention, mécaniquement, elles sont très fragiles !

Les trois résistances vont tirer à 1 WE, OE et CE, et un petit interrupteur permettra de lier ou non PGM à WE (tous ces signaux sont complémentés) : ouvert, il sera impossible d'écrire (soit volontairement soit par inadvertance) ; fermé, PGM se chargera de l'écriture.

Une fois ce petit montage réalisé, on dispose d'une RAM sauvegardée (à condition que la pile ne soit pas à plat...), que l'on peut parfaitement programmer sur un programmeur d'Eeprom classique. Deux précautions seront à prendre pour éviter les mauvaises surprises :

- 1 - ouvrir l'interrupteur avant tout déplacement ;
- 2 - ne pas poser n'importe où cet assemblage pour deux raisons : inutile de créer des courts-circuits incontrôlés et se rappeler que les broches d'un support ordinaire sont beaucoup plus fragiles que celles d'un circuit intégré.

Cette dernière remarque annonce la première étape de la réalisation pratique (voir **figure 3**). C'est en effet un support "ordinaire" 28 broches qui sert de base à l'ensemble. Il faut en effet abolir les modèles tulipes dont les broches nettement plus grosses, déformeraient (voire détruiraient) la plupart des supports à insertion nulle.

On extraira complètement les broches 26 et 23 de ce support, et on préparera deux morceaux de barrettes sécables (tulipes cette fois) : sur le premier de 12 points il suffira de souder un fil noir à une des broches extrêmes (ce sera le moins de la pile). Sur le second, de 14 points, il faudra effectuer le câblage indiqué **figure 2**. Comme on peut le voir sur les photographies, l'auteur utilise

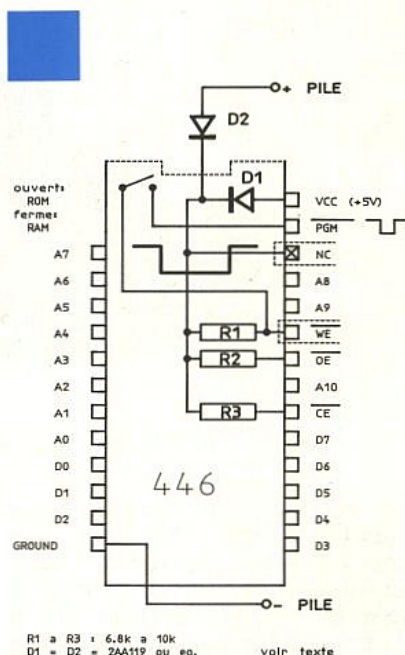
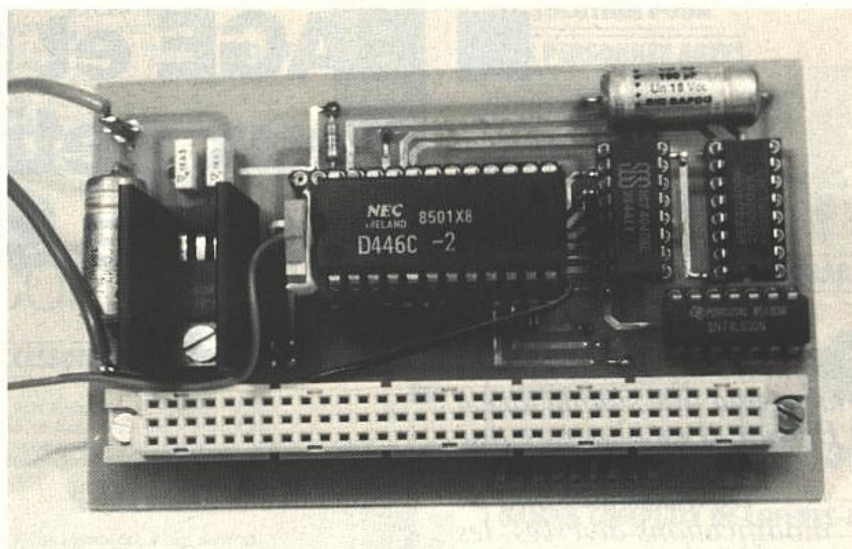


Figure 2

des réseaux de résistances de récupération, mais il est tout à fait possible de prendre des résistances 1/4 W classiques.

Chacun fera à son goût, mais il faudra être très soigneux.

Une fois le "câblage" terminé, on engagera les barrettes sur le support de base et on pourra noyer l'ensemble dans l'Araldite, ce qui fixera le mini-switch et apportera une rigidité rassurante. Pour la pile de sauvegarde, tout est permis : des piles bouton placées sous la RAM à la traditionnelle pile de 4,5 V reliée par fils souples en passant par la pile lithium baguée au-dessus de la RAM par des bracelets élastiques.

Pour préparer cet outil, une petite heure de travail suffit et, son coût étant ridiculement faible, on pourra en prévoir deux ou trois exemplaires facilement identifiables : EXE, BAK, TRANSIT ?

Le mode d'emploi est extrêmement simple si on se rappelle qu'il faut que l'inter soit ouvert pour tout déplacement. Ce n'est alors ni plus ni moins qu'une ROM, puisque l'écriture est interdite. On gardera cet état jusqu'au moment où une écriture sera

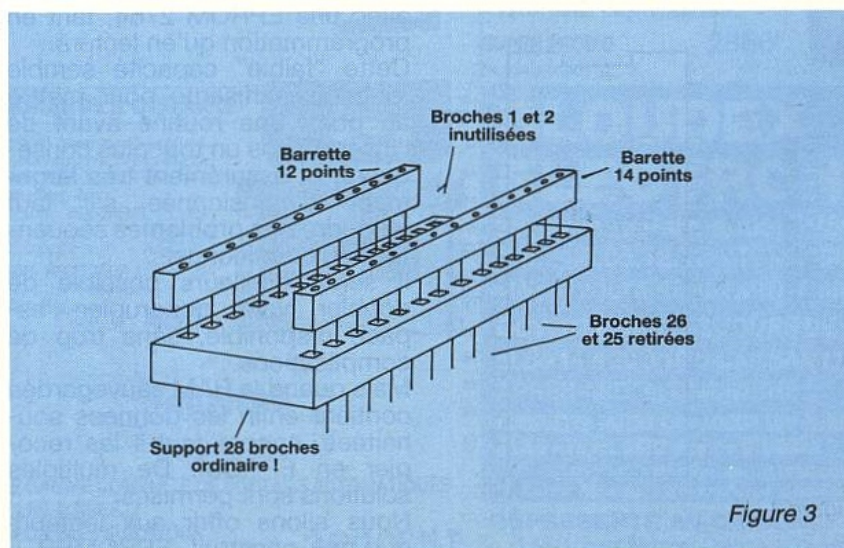


Figure 3

nécessaire : une fois la RAM placée sur un programmeur d'Eprom (2764), on ferme le switch et on procèdera comme d'habitude, sans se préoccuper de la tension de programmation puisque la broche 1 du support 28 points est non connectée.

Supposons maintenant que la RAM contienne enfin les données à recopier en EPROM. Si vous êtes équipé d'un copieur, tout va bien. Par contre, si vous ne disposez que d'un programmeur manuel (EPROMER + EPROMAN, par exemple), il va tout falloir re-saisir, avec les risques d'erreurs que cette méthode comporte.

C'est alors que ROMLEC entre en jeu...

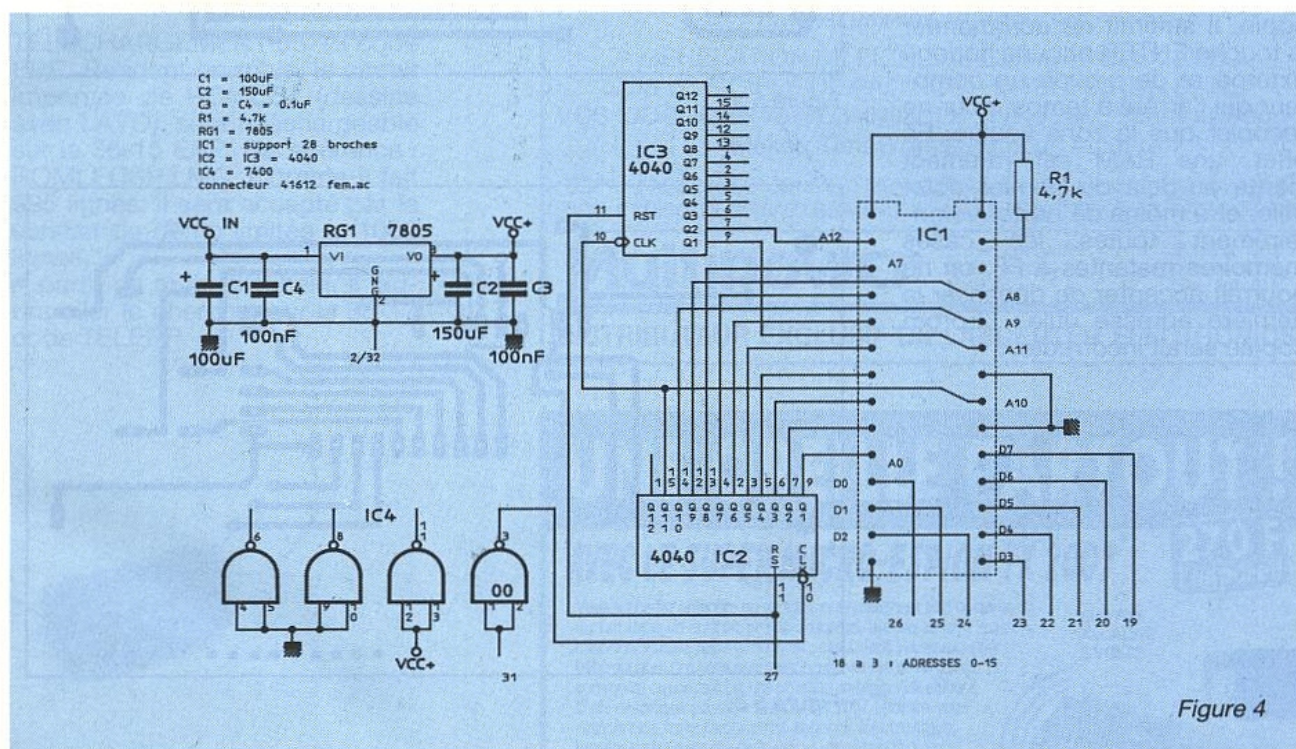
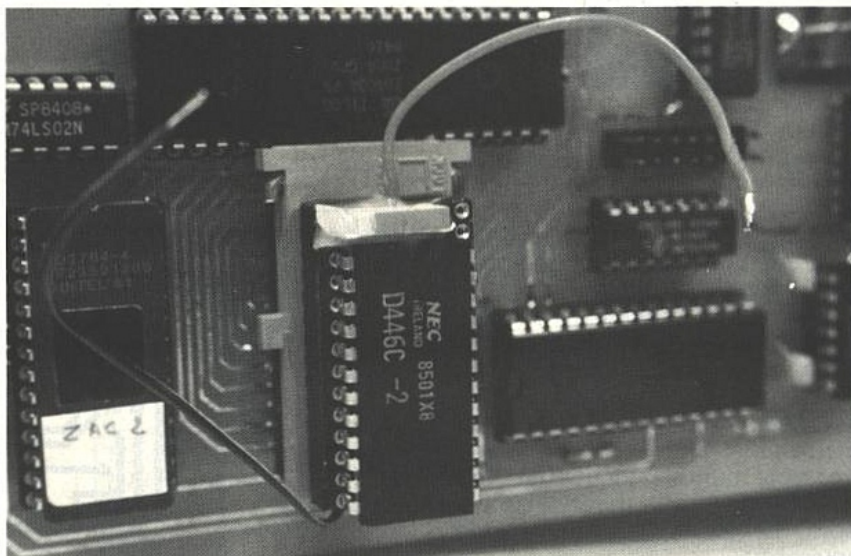


Figure 4

ROMLEC

Le schéma proposé figure 4 ne peut laisser présager des services offerts ! Il s'agit, en fait, d'un simple lecteur d'Eprom, qui dispose de deux commandes : une entrée d'horloge (sur IC_{4a}) et une entrée de remise à zéro (11 de IC₂). Le support étant figé en lecture exclusivement, on aura compris que les adresses sur 12 bits s'incrémenteront à chaque coup d'horloge, mettant les données à disposition de l'utilisateur. Tel qu'est présenté le montage, on travaille en aveugle, et il faut faire confiance à la RAZ et aux tops d'horloge. Mais, si on observe cette fois le dessin de la carte réelle (figure 5), on constate la présence d'un connecteur 41612 regroupant, entre autres, adresses et données, totalement

compatible avec l'affichage Hexa publié dans le numéro 528, pages 31 à 38. Ainsi, en emboîtant sur ce connecteur la carte d'affichage, on sera en mesure de suivre les opérations de lecture. Sous le connecteur, un départ en nappe pour onze points est prévu : 8 pour les données, 1 pour RST, 1 pour l'horloge et enfin la masse.

Les commandes d'horloge et de reset seront faciles à fabriquer, mais si vous avez construit Epromer et Eproman, elles existent déjà. Il va suffire de se "bricoler" une prise gigogne subd 25, et de repiquer le signal Valid provenant d'Eproman pour commander l'horloge, puis ouvrir les lignes de données venant d'Eproman (inutiles) pour les remplacer côté

Epromer par celles de ROMLEC.

Pour la RAZ, deux solutions sont possibles : soit on se repique directement sur la ligne, soit on effectue une ouverture et on raccorde la RAZ de ROMLEC sur la broche correspondante provenant d'Eproman.

Dans le premier cas, un appui sur Clear (Eproman) effectuera la remise à zéro des adresses, tant sur ROMLEC que sur Epromer.

Dans le second cas, seul ROMLEC sera remis à zéro. Il ne faut pas oublier, en effet, que les compteurs d'adresses sur Epromer sont prépositionnables par switches, et qu'il sera ainsi possible d'effectuer une copie de ROMLEC à l'adresse qu'on voudra sur Epromer. Par exemple,

on pourra copier en 3000 sur l'Eprom des données commençant en 20 sur ROMLEC.

Nous voici donc bien en présence d'un accessoire simple, transformant notre programmeur en copieur manuel. En effet, le signal d'horloge utilisé provient de la touche ENTER d'Eproman. Donc dans l'état actuel des choses, il faudra appuyer autant de fois sur cette touche qu'on aura de lignes à copier. On pourrait faire mieux, c'est évident, mais ne plus avoir à se soucier ni des adresses ni des données n'est déjà pas si mal. Par expérience, on copie manuellement entre 150 et 200 lignes à la minute, ce qui porte le kilo-octet à 4 minutes environ.

Si on désirait automatiser la copie, il suffirait de commander la touche ENTER par une horloge externe et de prévoir un compteur qui l'arrête à temps, pour ne recopier que la zone voulue. En effet, une RAM est rarement vierge au-delà du dernier octet utile, et à moins de porter volontairement toutes les cases mémoires restantes à FF, on ne pourrait accepter de dépasser la dernière adresse utile : l'Eprom copiée serait incorrecte.

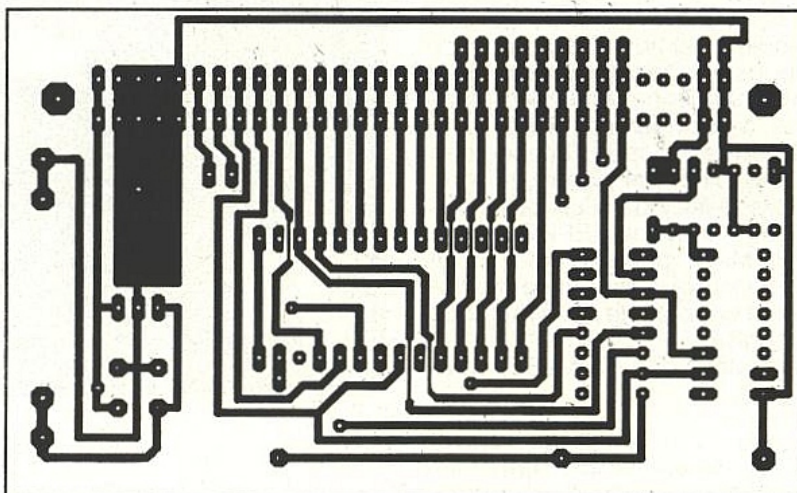


Figure 5 a.

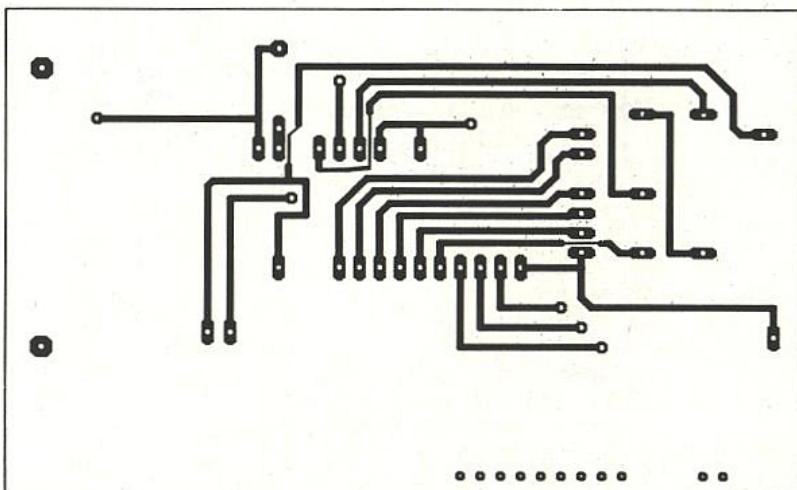


Figure 5 b.

Le seul cas où un automatisme serait envisageable simplement, s'appliquerait à une copie intégrale d'une 2764 dans une autre 2764. Se contenter de supprimer l'interdiction d'écriture automatique prévue dans Eproman fonctionnerait à merveille, mais serait très dangereux. Mieux vaudrait mettre un jack à ouverture pour déconnecter la touche Enter et ré-injecter une horloge externe. Ainsi on ne perturberait pas le fonctionnement normal de l'ensemble, et le fait d'engager un jack engagerait également la responsabilité de l'opérateur...

Bien entendu, vous aurez compris que tous les transferts sont possibles : copier une zone d'Eprom dans une RAM sauvegardée, faire des copies de RAM à RAM, assembler des routines venant de diverses sources dans une Eprom, etc.

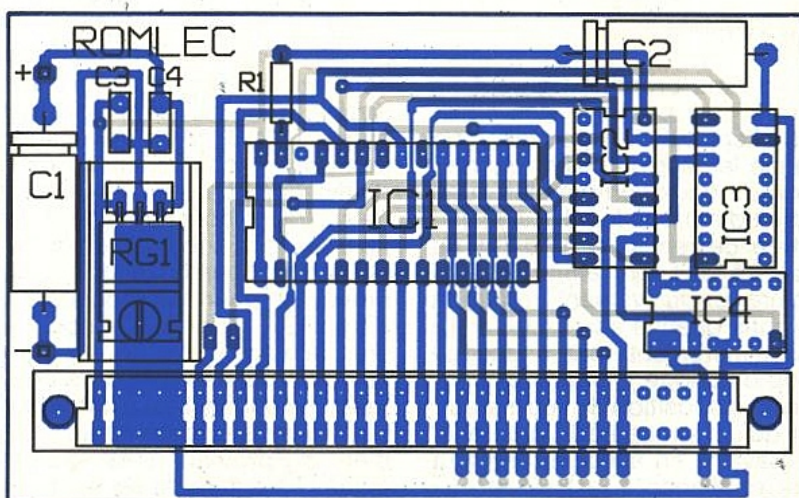


Figure 5 c.

CONCLUSION

Ces deux petits montages sont à mettre entre toutes les mains, et les services qu'ils rendront dans un petit atelier d'étude ou encore "sur le terrain", les rendront vite indispensables. Si, comme l'auteur, vous mettez tout dans un attaché-case, vous pourrez par exemple effectuer dans une discothèque des modifications de cycles pour des jeux de lumières, constater de visu qu'elles sont vraiment conformes aux effets désirés, puis copier sur place le résultat en Eeprom sans avoir eu pour cela besoin de déplacer un ordinateur et des accessoires. Mais ce n'est qu'un exemple !

Jean ALARY.

TÉLÉCHARGEMENT 36-15 code ERP. Pendant un mois, le circuit imprimé de ROMLEC (dessiné avec LAYO), sera téléchargeable sur le 36-15 ERP. Sa référence : ROMLECS.P.LMC. Comme il fait 995 lignes, il sera accepté par la version de démo limitée à 1000 lignes.

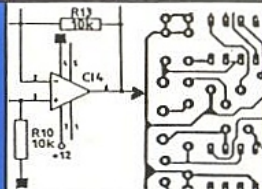
A partir du mois prochain, il faudra aller le chercher sur le 36-17 code TELERP.

Nomenclature

R₁ : 4,7 kΩ
C₁ : 100 μF
C₂ : 150 μF
C₃, C₄ : 0,1 μF
RG₁ : 7805
IC₂, IC₃ : 4040
IC₄ : 7400
1 connecteur 41612 femelle

CAO

sur PC/AT et compatibles



COMMENT ECONOMISER SANS COMPROMIS ?

ACHETEZ UN LOGICIEL COMPLET ET COHERENT :
LE TOUT POUR MOINS DE **9000F HT !!**

Saisie de schémas, multifeuilles

« ISIS DESIGNER + »

NETLISTS

« ARES AUTOROUTE »

routage de circuits-imprimés
multistratégies, multicouches, CMS

► PEUT AUSSI AUTOROUTER SUR SIMPLE FACE !

Complet avec ses drivers d'imprimantes, HPGL, Lasers, Gerber, NC-drill, etc.

+ GENERATION DE FICHIERS COMPATIBLES AVEC
VOS LOGICIELS DE PAO POUR INTEGRATION DANS
VOS DOCUMENTS TECHNIQUES (Windows, Ventura, Page-Maker, TimeWorks, Autocad etc.)

FACILE AVEC ICONES ET MENUS DEROULANTS. MANUEL EN FRANÇAIS !
DOC. ET DISQ. DEMO (3.5") GRATUITE AUX PROFESSIONNELS. ECRIVEZ VITE A :

Multipower

22, rue Emile Baudot
91120 PALAISEAU
FRANCE

Tél. : (33) 1.69.30.13.79
Fax : (33) 1.69.20.60.41
Téléc : 603 103 F

DISTRIBUTEUR EXCLUSIF DE LABCENTER ELECTRONICS

UNE OREILLE PARTOUT !

AVEC LE SUPER MICRO-ESPION TX 2007

270 F
l'appareil

Vous souhaitez entendre ou enregistrer secrètement tout ce qui se dit ou fait dans un endroit précis, magasin, bureau, dépôt, maison, caravane, voiture, appartement, etc., etc. ? Vous voulez surveiller un bébé qui dort, une personne malade, une voiture ou un garage, un commerce ou une maison, une situation ambiguë, nuit et jour ? C'est désormais possible avec le TX 2007. Lorsque vous recevez ce formidable petit appareil électronique, branchez une simple pile de 9 volts et installez-le là où vous voulez tout surveiller. Il est très facile à cacher. Dès lors, le TX 2007 émet sur la bande FM et vous pouvez repartir l'écouter sur votre poste de radio, comme une émission normale, jusqu'à 500 mètres de distance en ville et 5 kms en plaine.

Très sensible : entend un chuchotement à 10 mètres. Collé contre un mur, vous fait entendre les bruits à travers la cloison. Fréquence réglable (85-115 MHz). L'appareil est pré-réglé sur 107 FM à la livraison. Garanti 3 ans. TRES SIMPLE D'EMPLOI : BRANCHEZ UNE SIMPLE PILE 9 VOLTS ET C'EST TOUT : VOUS ENTENDREZ TOUT SUR VOTRE RADIO FM, WALKMAN, CHAÎNE HI-FI, AUTO-RADIO, etc. et vous serez étonné à votre tour comme 140 000 acheteurs à ce jour ! Essayez vite (sans risque pendant 15 jours*) cette petite merveille, véritable petite radio-libre miniature qui peut porter à 20 kms si l'on ajoute piles et antenne ! Vous pouvez avoir confiance car : spécialistes et fabricants, nous fournissons depuis 7 ans les administrations, détectives, ambassades, professionnels de la sécurité, etc., etc.

VOTRE GARANTIE : si dans les 8 jours qui suivent sa livraison chez vous, pour une raison quelconque, vous n'êtes pas satisfait de votre TX 2007, vous serez intégralement remboursé par le Directeur Général M.A. FRANCOIS. Sans discussion.

GRATUIT : En commandant dans les 8 jours, vous recevrez en plus : le GUIDE DE L'ESPIONNAGE avec trucs, secrets, révélations, scandales, et le passionnant CATALOGUE DES PRODUITS TRES SPECIAUX !!

Vous pouvez commander par téléphone : 91 34 34 94 - par fax : 91 49 11 91 - par Minitel 3615 PRAGMA
Vous pouvez vous procurer l'appareil en magasin à notre adresse ci-dessous à Paris, (et aussi à Marseille : PRAGMA 276, bd Chave. 13005 - Tél. 91 34 34 94)
BON DE COMMANDE RAPIDE (48 H) A DECOUPER ET ENVOYER A

"CIA-KGB" 95, bd Diderot. 75012 PARIS
(métro Reuilly-Diderot) - Téléphone (1) 40 09 88 33

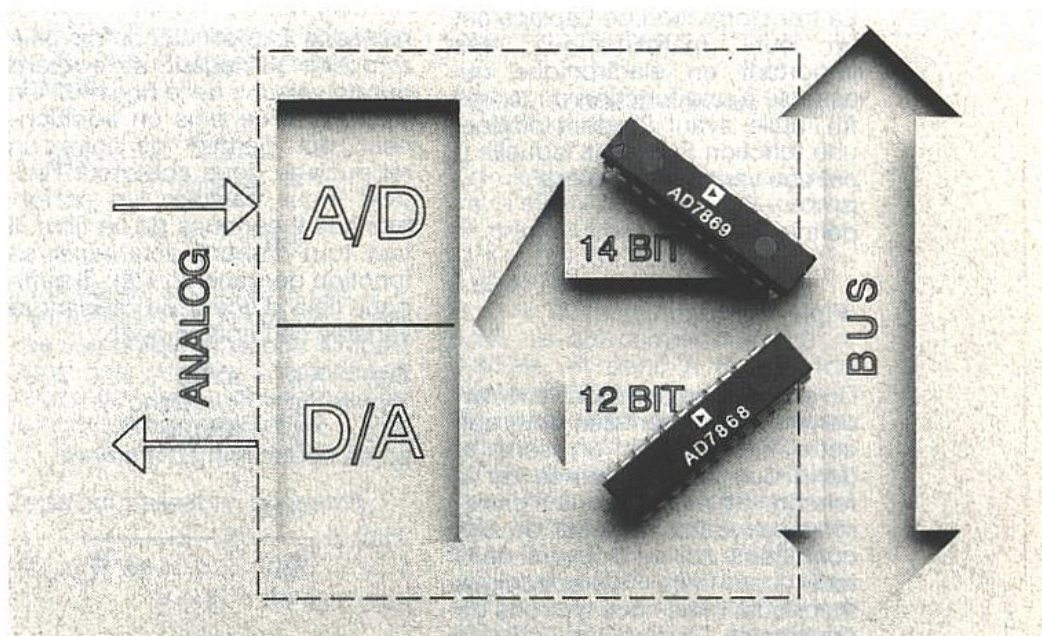
☐ Oui, envoyez-moi TX 2007 au prix de 270 F + 25 F de Colissimo recommandé.
☐ Je désire piles alcalines 9 volts au prix de 30 F l'une.
NOM _____ Prénom _____

Adresse _____
Code Postal _____ Ville _____
Règlement par : ☐ Chèque ci-joint
☐ Mandat lettre
☐ CB Carte Bleue (N° et date de validité svp)
☐ Je réglerai au facteur en contre-rembours. (+35 F)

ERP 02/92

Les lignes à retard en filtrage analogique

Les lignes à retard sont des dispositifs qui se retrouvent assez souvent en électronique. Chacun connaît leur utilisation dans des systèmes avec retards tels que le décodage de la voie chrominance en TVC ou certains décodeurs pour télévision cryptée... Leur utilisation en filtrage analogique est, pour diverses raisons, beaucoup moins classique. Citons parmi ces raisons les problèmes de reproductibilité et d'encombrement.



Un article traitant des lignes à retard peut être trouvé dans le numéro 506 de cette revue, et on y notera que ces lignes peuvent être fabriquées de diverses façons, avec, par exemple, des systèmes à constantes réparties tels des câbles coaxiaux, ou des systèmes à constantes localisées, c'est-à-dire essentiellement des circuits LC. Dans les deux cas, des problèmes de tolérances se posent et il est, de ce fait, très difficile d'obtenir des lignes qui soient parfaitement identiques entre elles. Notons au passage que si les lignes coaxiales sont en général utilisées pour obtenir des retards assez courts, de l'ordre de quelques dizaines ou centaines de nanosecondes, les circuits LC, de leur côté, permettent d'obtenir des retards plus importants, mais nécessitent un grand nombre de cellules, ce qui ne va pas sans poser de problèmes.

Une autre façon de réaliser une ligne à retard est d'utiliser des systèmes à ondes de surface ou de volume, mais il faut bien dire que ce genre de dispositifs est, jusqu'à présent, réservé à des applications très professionnelles. Pour terminer ce rapide tour d'horizon, citons les grands classiques que sont les circuits intégrés genre TDA 4560 et TDA

4565. Ici encore des problèmes se posent, telles la difficulté d'obtenir des retards longs avec des bandes passantes convenables.

A tous ces problèmes rajoutons la difficulté, voire l'impossibilité d'avoir des retards variables électroniquement, ce qui peut parfois être très utile.

On peut en pratique résoudre la plupart de ces problèmes au moyen du dispositif représenté sur la **figure 1**. Comme on peut



Figure 1 : Principe de la ligne à retard utilisée.

le constater, le principe du système est très simple : le signal d'entrée est échantillonné puis mis en mémoire et relu au bout d'un certain temps correspondant au retard souhaité. Si diverses conditions sont satisfaites : fréquence d'échantillonnage correcte, nombre de bits suffisant, capacité mémoire, etc., on peut de la sorte disposer d'un système précis, compact, consommant peu, avec possibilité d'ajuster le retard à volonté, etc. C'est ce type de montage qui sera utilisé par la suite, mais

avant de décrire la partie électronique proprement dite, il est apparu judicieux de procéder à quelques rappels théoriques afin de montrer quels résultats on peut espérer obtenir.

RAPPELS THÉORIQUES

Transformation de Laplace

La transformation de Laplace est un outil mathématique très important en électronique qui associe à une fonction du temps $f(t)$, nulle avant l'instant origine, une fonction $F(p)$ dans laquelle p est une variable complexe : $p = \sigma + j\omega$ avec $j^2 = -1$, définie par :

$$F(p) = \int_0^{\infty} f(t)e^{-pt} dt$$

Diverses conditions doivent évidemment être vérifiées pour que cette intégrale ait un sens et donc que la transformée de la fonction $f(t)$ existe. Nous n'entrons pas dans le détail de ces conditions qui se trouvent dans tout bon livre d'électronique théorique, mais nous citerons les principales propriétés de la transformation utiles ici.

Linéarité : si $f_1(t)$ a pour transformée $F_1(p)$, si $f_2(t)$ a pour transformée $F_2(p)$, alors, $a_1f_1(t) + a_2f_2(t)$ a pour transformée $a_1F_1(p) + a_2F_2(p)$ quelles que soient les constantes a_1 et a_2 .

Retard : si $f_1(t)$ a pour transformée $F_1(p)$, alors $f_1(t - \tau)$ a pour transformée $F_1(p)e^{-\tau p}$.

Ce résultat peut être démontré très aisément par un changement de variable dans l'intégrale ci-dessus, et nous sera utile car il montre que la fonction de transfert d'un retard pur égal à τ est simplement $e^{-\tau p}$.

Le montage de la **figure 2**, qui



Figure 2 : Montage de base.

comprend un amplificateur de gain a et un retard pur de valeur τ , a une fonction de transfert qui s'exprime par :

$$H(p) = \frac{S(p)}{E(p)} = ae^{-\tau p}$$

formule dans laquelle $S(p)$ et $E(p)$ sont bien évidemment les transformées de Laplace de la sortie $s(t)$ et de l'entrée $e(t)$.

Utilisation des retards en filtrage

Considérons le système de la **figure 3** dans lequel nous recon-

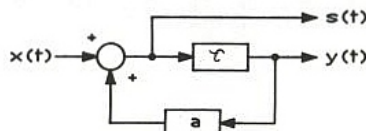


Figure 3 : Système étudié.

naissions l'amplificateur de gain a , positif ou négatif, et le retard pur de valeur τ de la **figure 2**. On y a ajouté de plus un additionneur qui permet de faire un rebouclage de la sortie sur l'entrée. Pour calculer les performances théoriques de ce filtre, il faut tout d'abord déterminer sa fonction de transfert $H(p)$. Il suffit pour cela d'écrire en utilisant la variable de Laplace que :

$$\begin{aligned} S(p) &= X(p) + aY(p) \\ Y(p) &= S(p)e^{-\tau p} \text{ et donc} \\ S(p) &= X(p) + aS(p)e^{-\tau p} \end{aligned}$$

on en déduit immédiatement

$$H(p) = \frac{S(p)}{X(p)} = \frac{1}{1 - ae^{-\tau p}}$$

Stabilité

Comme chacun le sait, en électronique, la stabilité d'un système est quelque chose d'essentiel. Les exemples ne manquent pas pour tous les praticiens, de systèmes stables en maquettes, devenant de superbes oscillateurs dès leur réalisation au propre. Evidemment, d'un cas à l'autre il y a eu divers changements : capacités parasites, découplages différents, etc., qui ont créé le problème. Il est donc intéressant d'essayer d'étudier rapidement la stabilité d'un dispositif donné. Nous disposons pour cela de divers critères, d'utilisation plus ou moins aisée, et nous utiliserons le théorème qui dit que : un système bouclé est stable si et seulement si tous les pôles de sa fonction de transfert sont à partie réelle négative. La démonstration de ce résultat est assez simple, mais fait appel à des notions qui, bien que très classiques, sortent du cadre de cet article.

Il découle de ce théorème que nous devons donc trouver les pôles de la fonction de transfert $H(p)$. On démontre en mathématiques que les pôles de $H(p)$ sont les valeurs de la variable p qui annulent son dénominateur, autrement dit, il faut résoudre l'équation : $1 - ae^{-\tau p} = 0$

qui peut s'écrire en tenant compte des propriétés de l'exponentielle : $e^{\tau p} = a$.

En posant : $p = \sigma + j\omega$, on est conduit à $e^{\sigma\tau} e^{j\omega\tau} = a$.

Dans cette relation, a est un nombre réel positif ou négatif, $e^{\sigma\tau}$ est un nombre réel positif, $e^{j\omega\tau}$ est un nombre complexe de module unité.

Si $a > 0$, les seules solutions sont données par :

$$e^{\sigma\tau} = a \text{ d'où l'on déduit :}$$

$$\sigma = \frac{1}{\tau} \text{Log}(a)$$

$$e^{j\omega\tau} = 1 \text{ qui conduit à :}$$

$$\omega = 2k\pi/\tau$$

Si $a < 0$, les solutions sont données par :

$$e^{\sigma\tau} = |a| \text{ qui donne :}$$

$$\sigma = \frac{1}{\tau} \text{Log}|a|$$

$$e^{j\omega\tau} = -1 \text{ d'où l'on obtient :}$$

$$\omega = (2k + 1)\pi/\tau$$

dans ces formules, k est un entier quelconque positif ou négatif.

On peut remarquer à partir de ces formules qu'il existe une infinité de pôles disposés parallèlement à l'axe imaginaire.

Cette situation n'est pas très habituelle dans les systèmes usuels où l'on trouve classiquement un nombre fini de pôles : elle traduit ici la présence du retard pur. Quoiqu'il en soit, on remarquera aussi que pour que la partie réelle σ des pôles soit négative, il est nécessaire que $|a| < 1$ à cause du logarithme. La **figure 4** indique la disposition des pôles dans les cas $a > 0$ et $a < 0$.

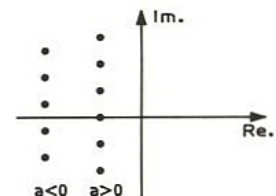


Figure 4 : Disposition des pôles de la fonction de transfert dans le plan complexe.

Le résultat précédent nous indique en fait que le symbole a doit représenter un simple atténuateur.

Notons aussi que la sortie $y(t)$ est simplement égale à $s(t)$ retardée de τ et en aura donc exactement les mêmes propriétés.

Caractéristiques du filtre

La réponse aux fréquences réelles s'obtient en posant $p = j\omega$ dans la fonction de transfert. On obtient donc de la sorte l'expression :

$$H(j\omega) = \frac{1}{1 - ae^{-j\omega\tau}}$$

$$= \frac{1}{1 - a \cdot \cos(\omega\tau) + ja \cdot \sin(\omega\tau)}$$

Il est alors facile de calculer le carré du module de la fonction de transfert qui s'exprime par :

$$|H(j\omega)|^2 = \frac{1}{1 + a^2 - 2a \cdot \cos(\omega\tau)}$$

L'étude de cette fonction montre que les maxima et minima de $|H(j\omega)|$ se produisent si $\sin(\omega\tau) = 0$, c'est-à-dire si $\omega\tau = k\pi$. Ici aussi, deux cas se présentent suivant le signe de a . La **figure 5** donne $|H(j\omega)|$ pour $a > 0$ et la **figure 6** pour $a < 0$. Un calcul simple montre que l'on obtient les résultats suivants :

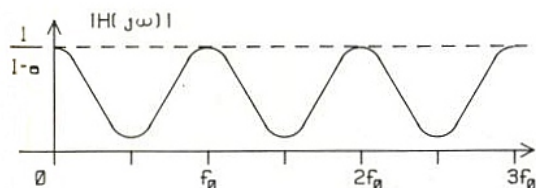


Figure 5 : $|H(j\omega)|$ pour $a > 0$.

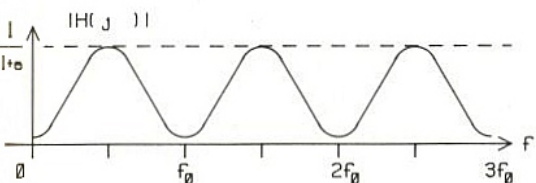


Figure 6 : $|H(j\omega)|$ pour $a < 0$.

	Maximum	Minimum
$a > 0$	$\frac{1}{1-a}$	$\frac{1}{1+a}$
$a < 0$	$\frac{1}{1+a}$	$\frac{1}{1-a}$

Tableau 1 : valeur du maximum et du minimum en fonction de a .

On voit donc que le montage se comporte comme un filtre en peigne, avec en principe une infinité de répliques du premier élément. Il va de soi que si un tel résultat n'est pas souhaité, et que si seule une réponse particulière autour d'une fréquence donnée

est intéressante, il est possible de faire suivre le filtre étudié par un passe-bande dont le rôle sera d'éliminer toutes les réponses indésirables. Ce filtre n'aura par contre pas besoin d'avoir des caractéristiques très poussées puisque, ainsi que nous le verrons, le filtre étudié peut être très sélectif.

Pour faire une étude de la bande passante du filtre, il est utile de procéder à une normalisation de la fonction de transfert en posant :

$$H_n(j\omega) = \frac{H(j\omega)}{|H(j\omega)|_{\max}}$$

$$= (1-a) \cdot H(j\omega)$$

Dans ce qui suit, seul le cas $a > 0$ sera étudié car le cas $a < 0$ est très semblable et donne simplement des résultats décalés en fréquence, ainsi que cela peut se voir sur les **figures 5 et 6**.

Cette normalisation conduit à :

$$|H_n(j\omega)|^2 = \frac{(1-a)^2}{1 + a^2 - 2a \cdot \cos(\omega\tau)}$$

et donc à avoir :

$$|H_n(j\omega)|_{\max} = 1 \text{ et}$$

$$|H_n(j\omega)|_{\min} = \frac{1-a}{1+a}$$

On voit de cette façon que plus a est proche de 1 et plus le minimum se creuse par rapport au maximum.

Bande passante à - 3 dB

La bande passante à - 3 dB est définie par les valeurs de $\omega\tau$ telles que $|H_n(j\omega)| = 1/\sqrt{2}$, c'est-à-dire telles que $|H_n(j\omega)|^2 = 1/2$. Cela revient en fait à résoudre l'équation :

$$\frac{(1-a)^2}{1 + a^2 - 2a \cdot \cos(\omega\tau)} = \frac{1}{2}$$

et conduit donc à

$$\cos(\omega\tau) = -\frac{a^2 - 4a + 1}{2a}$$

Il est facile de se rendre compte que cette équation a une infinité de solutions si $0 < a < 1$. Ces solutions sont données par les valeurs $\omega_1\tau + 2k\pi$ et $-\omega_1\tau + 2k\pi$, dans lesquelles $\omega_1\tau$ est la plus petite valeur vérifiant l'équa-

tion, ce qui revient à dire que l'on retrouve la bande passante élémentaire $\pm \omega_1\tau$ autour de chacun des maxima du filtre ainsi constitué. La **figure 7** donne une représentation pratique du phénomène.

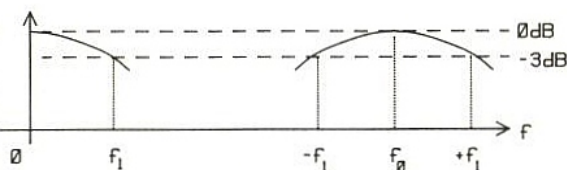


Figure 7 : Détail des bandes passantes individuelles.

Un exemple numérique permettra d'avoir une idée des ordres de grandeur possibles.

Si $a = 0,9$, on obtient $\cos(\omega_1\tau) = 0,9944$ et donc $\omega_1\tau = 0,105$.

Si $\tau = 20$ ms, on a alors $\omega_1 = 5,27$, ce qui correspond à $f_1 \approx 0,84$ Hz, et donc à une bande passante totale $\Delta f \approx 1,68$ Hz.

On remarquera que cette bande passante est très étroite, et qu'elle serait difficile à obtenir avec des moyens conventionnels, même en basse fréquence. Dans le cas qui vient d'être étudié, la fréquence centrale du filtre est 50 Hz et ses multiples, ce qui correspond à un Q du circuit égal à :

$$Q_n = n \cdot \frac{50}{1,68} \approx n \cdot 30$$

Points à - X dB

On sait que par normalisation l'on a toujours

$$(1-a)/(1+a) \leq |H_n| \leq 1$$

La valeur maximum possible pour l'atténuation est donc dans ce cas égale à

$$A_{\max} = 20 \log(1-a)/(1+a)$$

ce qui conduit au tableau suivant :

a	$A_{\max}$ dB	Bande passante Hz
0,7	- 15 dB	5,73
0,8	- 19 dB	3,56
0,9	- 26 dB	1,68
0,95	- 32 dB	0,82
0,97	- 36 dB	0,48

Tableau 2 : atténuation maximale possible et bande passante correspondante en fonction de a .

Comme on peut le constater, ces filtres sont surtout intéressants du fait de leur faible bande passante. Si une grande atténuation est nécessaire hors bande, il faudra les faire suivre (ou précéder) par d'autres filtres. La **figure 8** donne l'évolution des courbes de réponse de ces filtres en fonction du paramètre a , pour $\tau = 20$ ms.

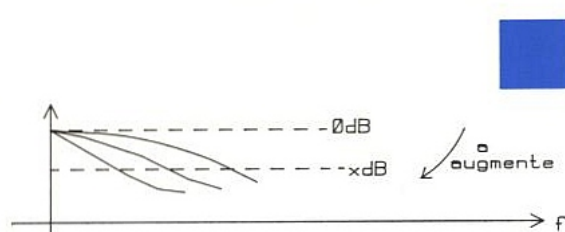


Figure 8 : Evolution de la bande passante à $-x$ dB en fonction de a .

RÉJECTEUR

Le même circuit permet grâce à une légère modification d'obtenir un réjecteur multiple. Le schéma de la **figure 9** est identique à celui de la figure 3 sauf en ce qui concerne la présence de l'atténuateur $(1 - a)$ et du soustracteur. La fonction de transfert $R(p)$ de l'ensemble se trouve aisément en écrivant que :

$Z(p) = X(p) - (1 - a) \cdot S(p)$
et donc :

$$Z(p) = X(p) \left[1 - \frac{1 - a}{1 - ae^{-\tau p}} \right]$$

Ce qui se transforme en :

$$R(p) = \frac{Z(p)}{X(p)} = \frac{a(1 - e^{-\tau p})}{1 - ae^{-\tau p}}$$

On remarquera que le dénominateur de cette fonction de transfert est identique à celui de $H(p)$. Cela était prévisible puisque le dénominateur est caractéristique de la stabilité du système, chose inchangée par rapport au cas du passe-bande. Il n'y a donc pas lieu d'étudier à nouveau la stabilité, tout ce qui a été dit précédemment est encore valable. Le numérateur fait, par contre, apparaître un terme supplémentaire susceptible de s'annuler et donc de créer des zéros aux fréquences réelles. Pour déterminer ces fréquences, il suffit de résoudre l'équation :

$R(p) = 0$ c'est-à-dire : $e^{-\tau p} = 1$. En posant comme précédemment $p = \sigma + j\omega$, on est conduit aux solutions : $\sigma = 0$ et $\omega\tau = 2k\pi$. Il y a donc une infinité de fréquences réelles qui vérifient l'équation, c'est-à-dire qui annulent la fonction de transfert. On remarquera de plus que ceci est vrai que a soit positif ou négatif.

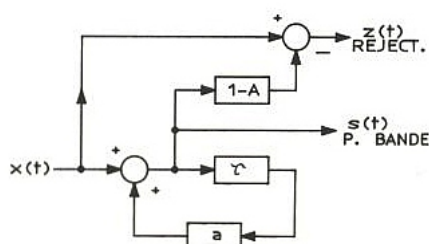


Figure 9 : Schéma de principe du réjecteur.

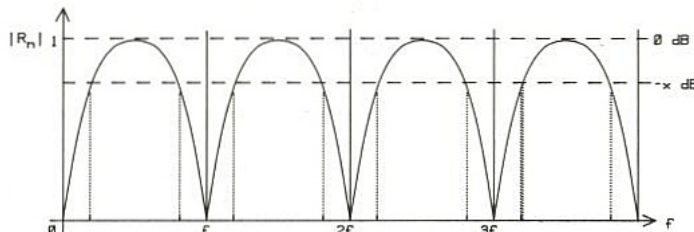


Figure 10 : Fonction de transfert du réjecteur.

Caractéristiques du filtre réjecteur

On étudiera le cas $a > 0$, mais le cas $a < 0$ s'étudie de la même façon. Pour analyser le comportement aux fréquences réelles, il faut ici aussi poser $p = j\omega$. On obtient alors :

$$R(j\omega) = \frac{a \cdot (1 - e^{-j\omega\tau})}{1 - a \cdot e^{-j\omega\tau}}$$

soit $R(j\omega) =$

$$\frac{a \cdot [1 - \cos(\omega\tau) + j \cdot \sin(\omega\tau)]}{1 - a \cdot \cos(\omega\tau) + ja \cdot \sin(\omega\tau)}$$

Ici aussi, il est préférable de travailler sur le carré du module de la fonction de transfert, ce qui conduit à :

$$|R(j\omega)|^2 = \frac{2 \cdot a^2 \cdot [1 - \cos(\omega\tau)]}{1 + a^2 - 2a \cdot \cos(\omega\tau)}$$

On voit alors que $|R(j\omega)| = 0$ pour $\cos(\omega\tau) = 1$, c'est-à-dire pour $\omega\tau = 2k\pi$ comme déjà vu.

On a, de plus, $|R(j\omega)|_{\max} = (2a/1 + a)$.

En procédant à une normalisation de la fonction de transfert, on obtient :

$$R_n(j\omega) = \frac{R(j\omega)}{|R(j\omega)|_{\max}} = \frac{1 + a}{2a} \cdot \frac{a \cdot (1 - e^{-j\omega\tau})}{1 - a \cdot e^{-j\omega\tau}}$$

ce qui conduit à :

$$|R_n(j\omega)|^2 = \frac{(1 + a)^2}{2} \cdot \frac{[1 - \cos(\omega\tau)]}{1 + a^2 - 2a \cdot \cos(\omega\tau)}$$

avec :

$$\begin{aligned} |R_n(j\omega)|_{\min} &= 0 \text{ pour } \omega\tau = 2k\pi \\ |R_n(j\omega)|_{\max} &= 1 \text{ pour } \omega\tau = (2k + 1)\pi. \end{aligned}$$

L'allure du filtre ainsi obtenu est donnée par la **figure 10**. Nous pouvons ici aussi déterminer les valeurs de $\omega\tau$ pour lesquelles

$|R_n|$ est égal à $-x$ dB. Posons pour cela $|R_n|^2 = 1/\lambda^2$ et résolvons l'équation obtenue pour les valeurs de λ correspondant à l'atténuation souhaitée : $\lambda = \sqrt{2}$ pour -3 dB, $\lambda = 10$ pour -20 dB, etc. La solution de l'équation peut s'écrire :

$$\cos(\omega\tau) = \frac{2 \cdot (1 + a^2) - \lambda^2 \cdot (1 + a)^2}{4a - 2 \cdot (1 + a)^2}$$

Avec les mêmes valeurs que dans le cas du passe-bande, c'est-à-dire : $\tau = 20$ ms et $a = 0,9$, on obtient aisément $\cos(\omega\tau) = 0,9944$ pour la bande totale à -3 dB, c'est-à-dire à $f_1 (-3 \text{ dB}) = 1,67$ Hz. On obtient de même pour la bande totale à -20 dB : $f_1 (-20 \text{ dB}) = 0,17$ Hz. Comme on peut le constater, la bande de fréquence éliminée est très étroite et ce système permet de n'enlever qu'une fréquence bien précise ainsi que ses harmoniques.

Dans le cas où une seule fréquence doit être supprimée, il est possible de procéder comme pour le passe-bande, c'est-à-dire qu'il suffit d'insérer un filtre passe-bande assez large sur la sortie $S(t)$ de façon à ne conserver que la fréquence souhaitée. Cette sortie $S(t)$ est ensuite envoyée dans l'atténuateur $(1 - a)$ et le soustracteur pour former la sortie $Z(t)$ conformément à la **figure 11**.

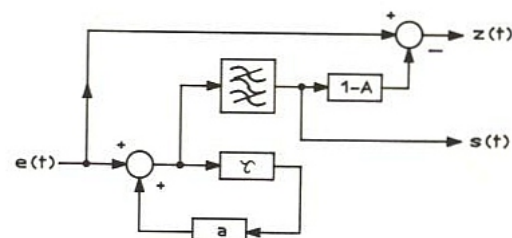


Figure 11 : Le filtre passe-bande permet d'obtenir un passe-bande simple très sélectif sur $s(t)$ et un réjecteur simple sur $z(t)$.

Il est à noter que la présence d'un réjecteur en peigne comme celui décrit est parfois nécessaire, en particulier si le signal à éliminer présente des harmoniques comme cela est souvent le cas avec le 50 Hz du secteur.

G. GIROLAMI
Université de Corse

Introduction au langage "C"

En matière de microélectronique, il existe aujourd'hui une grande diversité de composants programmables. Cette diversité implique quasiment autant de langages assembleur qu'il existe de familles de microprocesseurs. Pour se dégager un peu de cette contrainte, on utilise aujourd'hui le langage "C" pour lequel il existe des compilateurs pour la plupart des microprocesseurs. Nous vous proposons donc d'examiner brièvement ce que peut vous apporter le langage "C".

```

ile dit iev earch ake un ptions rouse elp
C:\C6000\SOURCE\SAMPLES\GRDEMO.C
/* GRDEMO.C - Demonstrates capabilities of the
 * Uses MENU module to display menus. Uses TUR
 * graphics. This program runs only in DOS and
 */
#include <graph.h>
#include <math.h>
#include <malloc.h>
#include <stdlib.h>
#include <stdio.h>
#include <conio.h>
#include <time.h>
#include "turtle.h"
#include "menu.h"

/* Function prototypes */
int main( void );
void Circles( void );
void Sphere( void );
int Polygons( void );
int Spiral( int angle, double inc );

GRDEMO.c
Adjust
_clearscreen?
_settextposition[5]?
_outtext[5]?
_getwritemode?
_setwritemode[2]?
sprintf?
_rectangle_w[2]?
Diamond[2]
_PenDown[4]
_MoveTo[6]
_linetto_w?
_moveto_w?
GetKey
_bios_keybrd[4]?
Home
_setviewport?
_setwindow?
_getwindowcoord[2]?
_moveto_w?
(F1=Help) (Alt=Menu) (F6=WINDOW) pseudo 00000.015

```

Tout d'abord l'intérêt du langage "C" réside dans le fait qu'il s'agit d'un langage qui reste proche de la machine. On peut donc en attendre des programmes performants. Certes le langage "C" n'est pas aussi efficace que l'assembleur mais les performances restent comparables. Il est d'ailleurs assez facile de mixer des routines écrites en assembleur avec du code écrit en "C". Vous pouvez ainsi écrire la partie de code "critique" (c'est-à-dire les gestionnaires d'interruptions et tout ce qui concerne le "temps réel") en assembleur et écrire le reste du programme en "C". Le temps de développement s'en trouve alors considérablement réduit.

En "C" toutes les ressources de la machine sont accessibles.

Cela va des registres du microprocesseur jusqu'au moindre octet de la mémoire. Vous pouvez même isoler un bit, ou un groupe de bits, en tant que variable. C'est donc un langage qui a sa place pour la programmation des microcontrôleurs "BIT-ORIENTED" tel que le 8051 et tous ses dérivés.

Un des avantages à utiliser le langage "C" pour vos développements, c'est sa portabilité. Si vous prenez bien soin de séparer

les routines de bas niveau du reste du programme, vous pourrez "porter" votre programme assez facilement dans un environnement totalement différent. Les différents compilateurs intègrent tous une librairie de fonctions dite "standard". Les routines de cette librairie sont définies par une norme ANSI garantissant ainsi la portabilité des programmes qui n'utilisent que ces routines. Elles permettent d'effectuer les opérations de base les plus courantes telles que : affichage à l'écran, allocation de l'espace mémoire, etc. Si votre programme n'accède pas au HARDWARE directement, le portage est immédiat : il vous suffit de recompiler votre programme dans son nouvel environnement. Par contre si votre programme accède directement aux registres de la machine, vous aurez bien entendu à modifier les routines concernées pour tenir compte des différences de la machine. Mais en tous cas vous n'aurez pas à traduire votre programme, comme c'est par exemple le cas pour porter un programme écrit en assembleur pour Z80 vers l'assembleur du 8086.

Et en dernier avantage, et non des moindres, le "C" est un langage "structuré".

LA PROGRAMMATION STRUCTURÉE

Si vous programmez habituellement en BASIC ou bien en assembleur, peut-être allez-vous être surpris par ce qui suit. En effet le but avoué de la programmation structurée n'est autre que de se passer des instructions de branchement tels que : GOTO, JUMP, JNZ, etc.

Depuis longtemps les théoriciens de l'informatique ont compris le désordre que peuvent engendrer ces instructions lorsqu'on les utilise fréquemment. Tous les listings en BASIC en témoignent ! Ne doit-on pas placer les lignes de programme de 10 en 10 (ou plus) afin de pouvoir rajouter des instructions plus tard ?

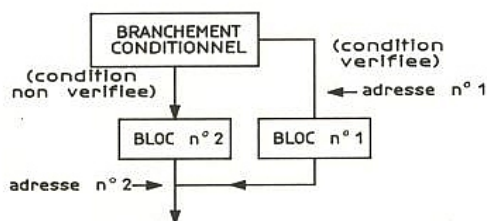
De cette façon il n'est pas nécessaire de retoucher aux instructions GOTO ou GOSUB. Mais si par malheur l'espace ainsi réservé se révèle trop petit, vous savez peut-être par expérience combien il est fastidieux de modifier toutes les adresses de branchement des différents GOTO et GOSUB du programme.

Comment s'y prend-on en programmation structurée pour dissiper le malaise ?

Tout d'abord lorsqu'on écrit un programme, on commence par définir les tâches à accomplir. Ensuite on organise la succession de ces tâches selon un ordre logique grâce à des instructions conditionnelles.

Chaque tâche élémentaire peut être considérée comme un bloc d'instructions continues au sein duquel il n'y a pas de rupture de séquence. Si jamais il y a une rupture de séquence, c'est que cette tâche n'est pas aussi élémentaire qu'on veut bien le dire, et qu'elle peut être décomposée en blocs plus simples. A l'extrême, on devrait pouvoir décomposer tout le programme en blocs simples qu'il faudrait ensuite organiser entre eux à l'aide d'instructions conditionnelles.

En utilisant des instructions de branchement pour relier ces blocs entre eux, on arrive souvent au cas de figure suivant :



Pour écrire le programme il sera donc nécessaire de placer des labels pour référencer les adresses n° 1 et n° 2, et de les associer aux instructions de branchement respectives.

La programmation structurée propose l'approche suivante :
SI (condition est vérifiée)

ALORS

exécuter (bloc n° 1)

SINON

exécuter (bloc n° 2)

Bien entendu la logique reste la même, mais vous remarquerez qu'il n'est plus nécessaire de se préoccuper des adresses. Cela devient le rôle du compilateur. C'est donc au compilateur de savoir où commencent les blocs d'instructions et de gérer en conséquence les branchements (de façon bien ordonnée et transparente pour le programmeur).

C'est de cette façon que l'on programme en langage "C" tout comme en PASCAL et même en BASIC désormais, comme c'est le cas par exemple du QBASIC de MICROSOFT. Si vous prenez l'habitude de décaler (grâce au caractère TAB) les blocs d'instructions des instructions conditionnelles, vous constaterez vite que vos programmes deviendront alors plus lisibles, et que la logique même du programme deviendra apparente.

LES ÉLÉMENTS DU LANGAGE "C"

Le langage "C" permet bien entendu de manipuler des entités classiques : INTÉGER, CHAR, FLOAT. Mais l'entité la plus intéressante en "C" est certainement la famille des pointeurs.

Par exemple, en "C", une chaîne alphanumérique est définie par son adresse de départ (un pointeur donc) et se termine par le caractère NULL (code 0). Si vous avez besoin de transmettre cette chaîne comme paramètre à une fonction, il n'est pas nécessaire de transmettre tous les éléments qui la constituent mais son adresse seulement.

Mais l'utilité des pointeurs ne s'arrête pas là. Tous les tableaux et toutes les structures que vous pouvez créer seront identifiés par un pointeur. Les différents éléments de ces tableaux et structures seront quant à eux définis par leur déplacement par rapport au début du tableau ou de la structure.

La particularité des pointeurs en "C", c'est qu'ils sont "typés". Cela veut dire qu'un pointeur tient compte de la nature de

l'élément qu'il pointe ! Par exemple un pointeur sur un entier ne doit pas être utilisé tel quel pour pointer sur un caractère.

Dans le cas d'un compilateur dans un environnement de type IBM PC, un élément de type entier occupe deux octets en mémoire, tandis qu'un caractère n'occupe qu'un octet. Si vous utilisez un pointeur sur un entier pour accéder à l'élément suivant en mémoire, le compilateur considérera que l'adresse de l'élément recherché correspond au pointeur + 2 octets (longueur du type INT). Dans le cas d'un pointeur sur un tableau, l'adresse de l'élément suivant correspondra au pointeur + la longueur d'un élément du tableau.

Un pointeur en langage "C" n'est plus une simple adresse, mais l'adresse d'un élément de nature connue. Ceci explique pourquoi en langage "C", il est nécessaire de définir les variables avant leur utilisation.

Lorsque l'on doit utiliser le même pointeur pour accéder à des éléments n'ayant pas le même type, le "C" autorise des opérations de "transtypage". C'est ainsi que pour accéder à un caractère à partir d'un pointeur sur un entier vous devez indiquer explicitement au compilateur la nature de l'élément à récupérer. Selon la nature des instructions, le compilateur comprendra d'ailleurs de lui-même qu'il doit effectuer un changement de type implicite.

L'utilisation des pointeurs n'a de limite que l'imagination des programmeurs. Vous pouvez tout à fait définir un tableau de pointeurs, dont chaque élément pointe sur une structure qui contient un pointeur qui fait référence à un pointeur sur une chaîne alphanumérique (qui est elle-même définie par un pointeur !).

Tout comme les tableaux ou les structures, les fonctions peuvent être atteintes grâce à des pointeurs.

Fonctions et paramètres

Puisque le langage "C" est un langage structuré, il fait largement appel aux fonctions. Les fonctions ont souvent besoin de paramètres pour effectuer leur travail. Ces paramètres sont introduits sur la pile en commençant par le dernier de la liste, avant d'appeler la fonction. C'est aussi sur la pile qu'est réservé l'espace mémoire nécessaire pour les variables locales de la fonction. Ces variables n'ont

donc plus d'existence une fois que la pile est libérée.

Le compilateur se débrouille pour mettre en place les instructions nécessaires lorsqu'il doit accéder aux variables sur la pile. L'intérêt principal de cette méthode est de ne pas encombrer le segment de données avec des variables temporaires, et donc de limiter la taille du programme. En contrepartie la taille de pile est plus délicate à calculer, mais la plupart du temps c'est le compilateur qui s'en chargera pour vous.

De même que pour les variables, les fonctions doivent être définies avant d'être utilisées. Ceci permet au compilateur de vérifier la correspondance du type des

arguments passés à la fonction. On regroupe souvent les définitions des fonctions (aussi appelées prototypes) dans un fichier d'entête (header). C'est par exemple le cas du fichier `STDIO.H` qui contient les définitions des fonctions de la librairie dite standard.

Tous les programmes écrits en langage "C" comportent une fonction particulière et unique appelée "main". Il s'agit du point d'entrée du programme.

Instructions conditionnelles

Bien entendu le "C" utilise abondamment les instructions conditionnelles telles que :

cette syntaxe effectue les tâches suivantes :

- 1) Exécute la tâche de départ
- 2) Puis tant que la condition est vérifiée :
 - a) Exécute le bloc d'instructions
 - b) Exécute la tâche de progression

Par exemple :

```
for = (x = 0 ; x<5 ; x++)
{
    bloc ;
}
```

signifie :

- 1) Mettre 0 dans la variable x
 - 2) Puis tant que x est inférieur à 5 :
 - a) Exécuter le bloc
 - b) Incrémenter la variable x
- On trouve enfin une instruction bien pratique : SWITCH dont voici un exemple :

```
switch (x)
{
    case 1 : bloc 1 ; break ;
    case 5 : bloc 2 ; break ;
    défaut : bloc ;
}
```

Cette instruction permet d'exécuter un bloc d'instructions selon le contenu de la variable x.

```
if (condition)
{
    bloc à exécuter si
    condition satisfaite ;
}
else
{
    bloc à exécuter dans
    le cas contraire ;
} } facultatif
```

et les différentes formes de boucles :

```
while (condition)
{
    bloc à exécuter tant que la condition est vraie ;
    (la condition est évaluée avant l'exécution du bloc)
}
```

```
do
{
    bloc à exécuter tant que la condition est vraie ;
    (la condition est évaluée après l'exécution du bloc)
}
while (condition) ;
```

et aussi un type particulier de la boucle FOR dont la syntaxe risque de troubler quelque peu les habitués du BASIC :

```
fort (tâche de départ ; condition ; tâche de progression)
{
    bloc à exécuter ;
}
```

Quelques éléments sur la syntaxe en "C"

Nous n'allons bien entendu pas vous faire un cours complet sur la syntaxe du langage "C" car les pages de la revue n'y suffiraient pas. Mais pour vous permettre de déchiffrer un peu mieux un programme en "C", voici quelques notions :

– Pour délimiter les blocs d'instructions, on utilise les caractères suivants :

```
{ pour le début
} pour la fin
```

– Pour délimiter les commentaires, on utilise les caractères suivants :

```
/* Pour le début du commentaire
*/ Pour la fin
```

– Pour délimiter la fin d'une instruction on utilise le caractère point-virgule.

– Les variables GLOBALES, c'est-à-dire les variables visibles par toutes les fonctions du programme doivent être définies en début du programme.

– Les variables LOCALES, c'est-à-dire les variables visibles par une fonction unique doivent être définies en début de la fonction, avant la première instruction.

Voici un exemple de programme écrit en C :

```
#include <stdio.h> /* inclusion du fichier des */
/* définitions de la librairie */
/* standard */
char x; /* définition de la variable x */
char * y; /* ici x est un caractère signé */
/* définition d'un pointeur sur */
/* un caractère */
char chaine = "ABCDabcdABCDABCD";

int fonction1(char *); /* prototype de la fonction */

/* ***** */
/* la fonction suivante compte le nb de caractère 'A' d'une */
/* chaîne alphanumérique. la fonction reçoit comme paramètre */
/* un pointeur qui donne l'adresse de départ de la chaîne. */
/* la fonction renvoie le nb de caractères trouvés comme */
/* valeur de retour. */
/* ***** */

fonction1(p)
{
    int a=0; /* variable locale définie sur la pile */
    /* et initialisée à zéro */
    while(*p != 0) /* tant que le caractère pointé par p */
    { /* est différent de 0 (fin de chaîne) */
        if (*p == 'A') /* si le caractère pointé par p est égal */
        {
            a++; /* incrémenter la variable a */
        }
        p++; /* incrémenter le pointeur (ici +1, car */
        /* l'élément pointé a une longueur de 1) */
    }
    return(a); /* renvoie le contenu de la variable a */
} /* fin de la fonction1 */

/* ***** */
/* fonction principale du programme */
/* ***** */

void main(void)
{
    y=chaine;
    x=fonction1(y); /* range la valeur de retour dans la */
    /* variable x */
    /* affiche le résultat */
    printf("Nb de caractère(s) A trouvé(s) : %d",x);
} /* fin de la fonction main */
```

LES COMPILATEURS

Comme pour tous les autres langages compilés, les compilateurs "C" doivent tenir compte des particularités des μP pour lesquels ils sont destinés. C'est ainsi que des différences mineures apparaissent comme par exemple le nombre de variables de type REGISTER disponibles.

Avec la famille de μP INTEL IAPX86 (8086 à 80486) on est amené à considérer un élément important : le modèle de mémoire. Les μP de la famille IAPX86 gèrent la mémoire par segments. C'est ainsi qu'un programme écrit pour cette famille de μP possède souvent un segment de CODE, un segment de DONNÉES et un segment de PILE. Ces segments peuvent être combinés de différentes façons, ce qui nous amène aux différents modèles que l'on retrouve sur les compilateurs "C" destinés à un environnement de type IBM PC.

Parmi les familles de microcontrôleurs qui donnent accès à un nombre important de compilateurs et d'outils de développe-

ment, figure très certainement la famille 8051 et tous ses dérivés (87C451, 87C652 et bien d'autres).

Pour les microcontrôleurs de la famille 8051 et ses dérivés, les compilateurs du marché reconnaissent d'office les variables qui reprennent les noms des registres et des ports d'entrées/sorties du μC . Il en va de même de chaque BIT de ces registres. Par exemple la variable "P3.1" fait référence au bit n° 1 du port n° 3. Vous n'avez pas besoin de redéfinir tous ces noms puisqu'ils existent déjà pour le compilateur. Par contre, vous pouvez leur donner un nom plus parlant en utilisant la fonction #DEFINE, comme par exemple :

```
#DEFINE P3.1
SIGNAL-HORLOGE
```

Pour faciliter les opérations de mise au point on trouve en plus des compilateurs "C" des ÉMULATEURS et des SIMULATEURS qui savent travailler aussi bien en langage machine qu'en langage source. Vous pouvez alors exécuter votre programme "pas à pas" dans le langage même

qui vous a servi à le créer. Vous pouvez aussi modifier le contenu des variables sans en connaître l'adresse, simplement en les appelant par leur nom symbolique.

Certains émulateurs pour microcontrôleurs 8051 permettent aussi de programmer les EPROM des 8751, qui ne sont autres que des μC équipés d'une EPROM interne.

Les simulateurs sont des outils assez séduisants pour les développements en équipe car ils permettent de commencer à tester une ébauche de programme alors qu'une maquette de test n'est pas encore disponible. Bien entendu un simulateur ne permet pas de se rendre compte de certains problèmes qui surviennent en temps réel.

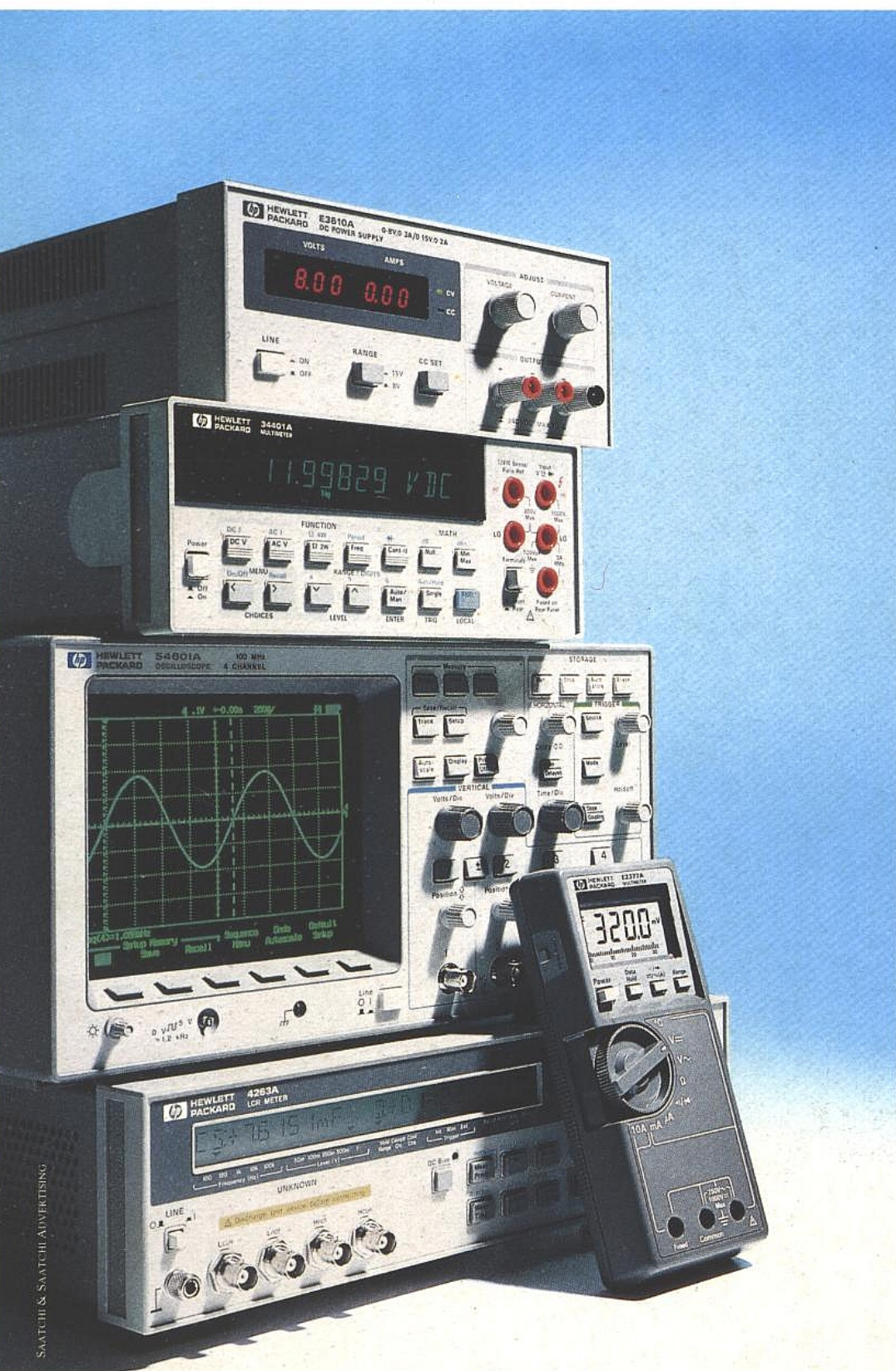
Nous espérons que ces quelques lignes vous auront donné envie de vous mettre au "C". Vous aurez l'occasion de voir par vous-même, dans les mois qui viennent et au fil des maquettes qui vous seront proposées dans ces pages, que le langage "C" a un long avenir devant lui.

M.P.

E.T.S.F.
recherche auteurs
dans le domaine
de l'électronique
de loisirs

Ecrire ou téléphoner à
B. FIGHIERA
2 à 12, rue de Bellevue
75019 PARIS
Tél. : (1) 42.00.33.05

Avec Hewlett-Packard, offrez-vous le meilleur de la technologie à un prix avantageux.



Avec les instruments de base HP, vous disposez d'un matériel performant à un prix défiant toute concurrence.

Vous recherchez une alimentation à double gamme ! C'est facile, la gamme HP E3610 vous apportera une alimentation courant continu 30 W à faible bruit et au prix de 2 360,14 F TTC*.

Vous souhaitez intégrer un multimètre numérique dans un système ou l'utiliser en laboratoire, avec le HP 34401A 6 digits 1/2, profitez de performances exceptionnelles au prix de 8 693,38 F TTC*.

Pour les oscilloscopes numériques 100 MHz, vous ne pourrez pas rêver mieux avec la série HP 54600. Ces instruments qui associent l'aspect de l'analogique à la puissance de diagnostic du numérique sont disponibles pour seulement 21 774,96 F TTC (version 2 voies) ou 25 297,38 F TTC (version 4 voies).

Pour un prix de 31 156,22 F TTC*, le pont de mesures LCR HP 4263A vous permettra de réduire le coût des mesures de composants en système ou sur banc, avec une précision de 100 Hz à 100 KHz.

Enfin, le HP E2377A, un des meilleurs multimètres de poche de la série HP E2300 2000 points, est disponible avec 5 fonctions à un prix compris entre 865,78 F TTC* et 1 648,54 F TTC*.

Pour de plus amples informations, appelez le : 60 77 31 08 et nous vous ferons parvenir une notice qui vous confirmera que chez Hewlett-Packard, performances et coût modéré font bon ménage.

Il est temps de passer à Hewlett-Packard.

 **HEWLETT
PACKARD**